

АННОТАЦИЯ

к рабочей программе дисциплины

Б1.В.ДВ.02.01 «Цифровая обработка сигналов в базисе ПЛИС»

Направление подготовки 11.04.04 «Электроника и наноэлектроника»

Профиль «Интегральные системы и устройства в микро- и наноэлектронике»

Квалификация (степень) выпускника: магистр

Форма обучения очная / заочная

Срок освоения образовательной программы 2 года / 2 года 3 м

Год начала подготовки 2020

Цель изучения дисциплины: обеспечение основ проектирования устройств цифровой обработки сигналов в базисе БИС программируемой логики (ПЛИС) с привлечением высокоуровневого языка описания аппаратных средств VHDL в САПР Altera Quartus II и в САПР ПЛИС Xilinx ISE Design Suite с привлечением системы визуально-имитационного моделирования Matlab/Simulink.

Задачи изучения дисциплины:

– изучение основ проектирования цифровых устройств обработки сигналов, представленных схемным описанием на уровне вентилей, кодом языка VHDL, мегафункциями САПР Altera Quartus II и генераторами параметризованных ядер Xilinx ISE для реализации в базисе ПЛИС;

– углубленное освоение языка VHDL для написания кода моделей цифровых устройств обработки сигналов;

– получение практических навыков работы с системой визуально-имитационного моделирования Matlab/Simulink для разработки сложно-функциональных моделей цифровых устройств обработки сигналов с использованием графического представления последовательностных устройств приложения StateFlow и языка M-файлов системы Matlab/Simulink;

– освоение методики извлечения кода языка VHDL в автоматическом режиме с помощью приложения Simulink HDL coder с последующим созданием функциональных моделей цифровых устройств обработки сигналов в базисе ПЛИС в САПР Quartus II;

– освоение методики проведения верификация цифровых устройств обработки сигналов с использованием системы цифрового моделирования ModelSim.

– получение практических навыков работы с САПР ПЛИС Altera Quartus II для разработки функциональных моделей цифровых устройств обработки сигналов с использованием мегафункций и с помощью учебного лабораторного стенда LESO2.1 (Лаборатории электронных средств обучения, ЛЭСО ГОУ ВПО «СибГУТИ»);

– получение практических навыков работы с САПР ПЛИС Xilinx ISE для разработки функциональных моделей цифровых КИХ-фильтров.

Перечень формируемых компетенций:

ПК-5: способность разрабатывать эффективные алгоритмы решения сформулированных задач с использованием современных языков программирования и обеспечивать их программную реализацию;

ПК-7: способность к восприятию, разработке и критической оценке новых способов проектирования твердотельных приборов и устройств.

Общая трудоемкость дисциплины (з.е.): 6.

Форма итогового контроля по дисциплине: экзамен