

**МИНИСТЕРСТВО НАУКИ И ВЫСШЕГО ОБРАЗОВАНИЯ
РОССИЙСКОЙ ФЕДЕРАЦИИ**

Федеральное государственное бюджетное образовательное
учреждение высшего образования
«Воронежский государственный технический университет»

Г. И. Липатов

ОСОБЕННОСТИ ПРОИЗВОДСТВА ИС

Учебное пособие

Воронеж 2019

УДК 621.382(075.8)

ББК 32.844.1я7

ЛБ1

Рецензенты:

*кафедра физики полупроводников и микроэлектроники
Воронежского государственного университета
(зав. кафедрой д-р физ.-мат. наук, проф. Е. Н. Бормонтов);
канд. физ.-мат. наук, доц. Т. Г. Меньшикова*

Липатов, Г. И.

Особенности производства ИС: учебное пособие [Электронный ресурс]. — Электрон. текстовые и граф. данные (3,0 Мб) / Г. И. Липатов. — Воронеж: ФГБОУ ВО «Воронежский государственный технический университет», 2019. — 1 электрон. опт. диск (CD-ROM): цв. — Систем. требования: ПК 500 и выше; 256 Мб ОЗУ; Windows XP; SVGA с разрешением 1024×768; Adobe Acrobat; CD-ROM дисковод; мышь. — Загл. с экрана.

ISBN 978-5-7731-0800-9

Учебное пособие содержит общие сведения к выполнению отчета по технологической практике, включая основные этапы технологии изготовления полупроводниковых приборов и ИС, принципы формирования структур ИС, основные группы методов технологии изготовления ИС, основы технологических маршрутов изготовления приборных структур, особенности производства ИС и критерии прогрессивности технологии, основные технологические операции изготовления ИС, примерные технологические маршруты изготовления полупроводниковых приборов и ИС.

Издание предназначено для студентов, изучающих дисциплину «Технологическая практика» и обучающихся по направлению подготовки 28.03.02 «Наноинженерия» (профиль «Инженерные нанотехнологии в приборостроении»).

Ил. 22. Библиогр.: 12 назв.

*Издается по решению учебно-методического совета
Воронежского государственного технического университета*

УДК 621.382(075.8)

ББК 32.844.1я7

ISBN 978-5-7731-0800-9

© Липатов Г. И., 2019

© ФГБОУ ВО «Воронежский
государственный технический
университет», 2019

ВВЕДЕНИЕ

Производственно-технологическая практика имеет целью закрепление знаний и умений, полученных в процессе теоретического обучения. Практика проводится в сторонних организациях (учреждениях, предприятиях) по профилю специальности. Во время производственно-технологической практики студент должен:

Изучить:

- типовые технологические операции и методы их выполнения;
- типовые маршрутные процессы и их организацию;
- организацию и управление деятельностью подразделения;
- действующие стандарты, технические условия, положения и инструкции по эксплуатации оборудования, программам испытаний, оформлению технической документации;
- правила эксплуатации технологического и контрольно-измерительного оборудования, а также их обслуживание;
- вопросы обеспечения безопасности жизнедеятельности и экологической чистоты.

Освоить:

- методы анализа технического уровня объектов техники и технологии для определения их соответствия действующим техническим условиям и стандартам;
- методы контроля и измерения характеристик и параметров полупроводниковых материалов и приборов;
- порядок пользования периодическими, реферативными и справочно-информационными изданиями по профилю специальности.

В конце практики студенты предоставляют руководителю практики от института оформленный согласно требованиям СТП ВГТУ отчет и сдают дифференцированный зачет.

1. ОСНОВНЫЕ ЭТАПЫ ТЕХНОЛОГИИ ИЗГОТОВЛЕНИЯ ПОЛУПРОВОДНИКОВЫХ ПРИБОРОВ И ИНТЕГРАЛЬНЫХ СХЕМ

Промышленность выпускает разнообразные по функциональному назначению и конструктивному оформлению полупроводниковые приборы и интегральные схемы (ИС). Вместе с этим в технологии их изготовления можно выделить основные, общие для всех этапы (рис. 1): изготовление и очистка пластин, изготовление структур ИС, изготовления деталей и узлов корпусов, сборка, испытания и измерения, заключительные операции.

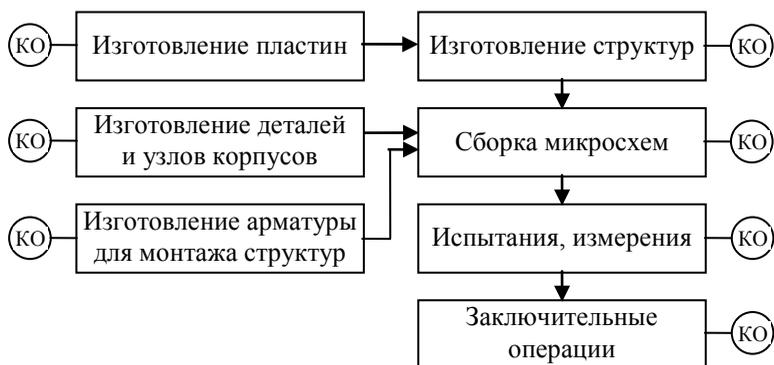


Рис. 1. Этапы изготовления ИС (КО — контрольные операции)

Процесс изготовления любой ИС сопровождается контрольными операциями и завершается испытаниями. После испытаний и измерения параметров удовлетворяющие требованиям изделия проходят заключительные операции (окраска, лакировка, маркировка, упаковка), поступают на склад готовой продукции для передачи заказчику — изготовителю электронной аппаратуры.

Изготовление пластин. Полупроводниковые пластины являются основными заготовками для изготовления структур ИС. Для промышленного изготовления большинства ИС применяют кремний. Это объясняется тем, что кремний по сравнению с первоначально использовавшимся германием обладает рядом преимуществ. Кремний имеет большую ширину запрещенной зоны, что обеспечивает более широкий интервал рабочих температур, меньшие обратные токи переходов и меньшую их зависимость от температуры. Кремниевые $p-n$ -переходы имеют большие пробивные напряжения, их пробой наступает при больших температурах.

Распространенность кремния в природе обеспечивает неограниченную возможность расширения его производства по сравнению с другими полупроводниками, относящимися к рассеянным элементам (германий) или содержащими их в своем составе (полупроводники $A^{III}B^V$). По сравнению с другими полупроводниками кремний обладает существенно большим значением критического напряжения образования дислокаций, что позволяет выращивать бездислокационные монокристаллические слитки диаметром до 300 мм и длиной до двух метров. И, что является определяющим, на поверхности кремниевой пластины легко получить термическим окислени-

ем слой диоксида кремния (SiO_2), обладающего хорошими диэлектрическими и удовлетворительными маскирующими от проникновения легирующих примесей (бора, фосфора, мышьяка, сурьмы) свойствами. Коэффициенты диффузии этих примесей в диоксиде кремния существенно меньше, чем в кремнии, что позволяет локально легировать пластины, защищая (маскируя) остальные участки их поверхности слоем SiO_2 .

В качестве основы для изготовления полупроводниковых приборов и ИС используются пластины кремния определенного диаметра и соответствующей толщины.

Изготовление пластин включает механическую обработку полупроводникового материала и очистку поверхности полученных заготовок.

Механическая обработка полупроводников затруднена их высокими твердостью и хрупкостью. Использовать обычные методы механической обработки, применяемые в металлообрабатывающей промышленности, такие, например, как штамповка, вырубка, нельзя. Для изготовления пластин из монокристаллических слитков применяют метод абразивной обработки, т. е. обработки более твердым, но менее хрупким, чем обрабатываемая поверхность, материалом.

Очистка пластин после абразивной обработки обязательна, так как на их поверхностях остаются загрязнения, которые недопустимы в дальнейшем технологическом процессе. Удаление загрязнений до требуемого уровня чистоты представляет сложную задачу, так как источниками загрязнений могут быть сами технологические обработки и окружающая среда. Именно поэтому очистку поверхности пластин выполняют несколько раз, как в процессе абразивной обработки при их изготовлении, так и после, т. е. непосредственно перед операциями изготовления структур.

В процессе механической обработки и перед изготовлением структур очистку пластин выполняют в различных жидких средах: органических растворителях, водных растворах на основе кислот, щелочей, сильных окислителей. Сухая очистка (газовое или плазменное травление) является финишной и, как правило, совмещена с последующими операциями изготовления структур.

Изготовление структур. Этот этап состоит в формировании элементов, межэлементных соединений и контактных площадок в соответствии с топологическими чертежами и вертикальными разрезами структур, т. е. в получении элементов заданной конфигурации,

размеров, взаимного расположения в горизонтальной плоскости (поверхности) пластин и заданных размеров и вертикальном направлении (толщины пленок, глубины легирования). В соответствии с этим все методы изготовления структур можно разделить на три группы: методы формирования топологии, методы получения пленок, методы легирования пластин и наращивания полупроводниковых слоев. Структуры микросхем изготавливают только *групповым* методом. Одновременной обработке на большинстве операций подвергается партия пластин, и на каждой из них формируется не одна, а множество структур.

Сборка. Общепринято под сборкой подразумевать завершающий процесс соединения деталей и сборочных единиц (узлов), в результате которого получается готовое изделие. Для сборки корпусных ИС параллельно с изготовлением структур изготавливают детали и узлы корпусов, в ряде случаев — дополнительную арматуру, например, выводные рамки, выводы на ленточных носителях и др. Для сборки бескорпусных ИС подготавливают герметизирующие составы и изготавливают арматуру для подсоединения структур. Сборка ИС включает монтаж структур к основаниям корпусов, выводным рамкам или дополнительным подложкам, подсоединение электродных выводов к контактным площадкам и внешним выводам ИС, герметизацию.

Испытания и измерения. Для отбраковки ИС, содержащих скрытые дефекты после герметизации, проводят технологические испытания и измерение параметров. Технологические испытания делят на климатические, механические и электрические. При климатических испытаниях ИС проверяют на термоциклирование, влаго-, тепло- и холодоустойчивость. С помощью механических испытаний на удар и вибропрочность проверяют механическую прочность конструкции и внутрисхемных соединений ИС. В процессе электрических испытаний проводится токовая тренировка и проверка ИС на стабильность, а также измерение параметров ИС.

Заключительные операции. К заключительным операциям относятся окраска, лакировка, гальваническое покрытие, маркировка, упаковка. Маркировка, содержащая условное обозначение ИС, обозначение первого вывода, год и месяц выпуска, товарный знак предприятия и клеймо отдела технического контроля, должна быть на каждой выпускаемой ИС. Упакованные ИС поступают на склад готовой продукции.

2. ПРИНЦИПЫ ФОРМИРОВАНИЯ СТРУКТУР ИС

В отличие от электронных схем на дискретных элементах, проектирование которых практически мало зависит от дальнейшей технологии, для ИС проектирование теснейшим образом связано с технологией их изготовления. Это объясняется тем, что ИС представляют собой единое конструктивное целое с весьма большим количеством элементов малых размеров. Параметры каждого элемента и рабочие характеристики ИС в целом определяются не только точностью топологии, но и выбором оптимальных материалов и технологии. При этом необходимо учесть факторы, влияющие на точность процессов формирования топологии. Даже незначительные отклонения от заданных технологических режимов приводят к отклонениям от необходимой топологии. Кроме этого, между элементами ИС всегда существуют нежелательные взаимодействия и паразитные эффекты, которые также необходимо учитывать и сводить к минимуму.

Из-за взаимозависимости конструкции и технологии при проектировании ИС исходными данными, наряду с внешними конструктивными, электрическими и эксплуатационными, являются данные, отражающие возможности и ограничения технологии. Именно они определяют оптимальную конструкцию ИС. Таким образом, для ИС понятия проектирования конструкции и технологии тесно взаимосвязаны, при этом технологии принадлежит определяющая роль.

При изготовлении структур ИС руководствуются определенными принципами, которые обусловлены взаимосвязью проектирования конструкции ИС и технологии их изготовления и в равной степени относятся к ним обоим.

Принцип совместимости элементов вытекает из конструктивного единства ИС. Причем каждый элемент ИС изготавливают не в отдельном технологическом процессе с последующей сборкой, а в едином со всеми другими элементами. Иными словами, здесь имеет место не только конструктивная, но и технологическая интеграция, при которой в одном технологическом процессе одновременно изготавливают различные элементы. Именно поэтому при выборе типов и конструкции элементов, входящих в состав ИС, необходимо оценить практическую возможность их совместного формирования в едином технологическом процессе. Кроме этого, при проектировании необходимо учесть, что для ИС параметры элементов также взаимозависимы и определяются свойствами и параметрами

рами материала полупроводниковых пластин, на которых изготавливается ИС.

Для практического осуществления принципа совместимости элементов за основу берут самый сложный элемент (транзистор). Конструкции других элементов составляются только из таких областей, как и те, на основе которых построен транзистор. Характер технологических обработок и их последовательность определяются конструкцией транзистора. Технология изготовления ИС проектируется так, что попутно одновременно с транзисторами формируются все остальные элементы. Например, в биполярных ИС резисторы формируются одновременно с формированием базовых областей транзисторов, конденсаторами могут служить обратно смещенные $p-n$ -переходы.

Нарушение принципа совместимости элементов приводит к технологической невозможности создания ИС или к необходимости введения в технологический процесс дополнительных операций. Примером несовместимых элементов являются МОП-конденсаторы в составе ИС на биполярных транзисторах, поскольку они требуют дополнительных операций по получению диэлектрика конденсатора.

Принцип локальности технологических обработок означает то, что при одновременном формировании множества активных и пассивных элементов и межэлементных соединений ИС наряду с процессами, в которых обрабатывается вся поверхность пластин, в большинстве процессов технологическому воздействию подвергается не вся поверхность, а лишь ее отдельные локальные участки. Форма, размеры и взаимное расположение этих участков на поверхности пластин соответствует топологическому чертежу для данной обработки (для данного топологического слоя).

Практическая реализация этого принципа осуществляется с помощью маскирования участков, которые не подлежат обработке, или с помощью локализации самих средств обработки. В первом случае мы имеем дело с масочной технологией, во втором — с безмасочной (электронно- или ионно-лучевая, лазерная).

Масочная технология основана на маскировании нужных участков поверхности пластин с помощью контактных масок. Контактная маска в виде слоя материала с отверстиями необходимой формы предназначена для однократного использования. Маска создается непосредственно на подложке методом фотолитографии. Она позволяет формировать топологию как прямую, так и обратную относи-

тельно рисунка маски. В первом случае сначала наносят слой, в котором необходимо получить рисунок, затем сверху формируют маску и через окна в маске лишние участки слоя удаляют травлением. Во втором случае сначала формируют маску, затем сверху наносят пленку. Топология в пленке формируется в процессе удаления контактной маски. При этом происходит как бы взрыв изнутри, вместе с нижним слоем маски поднимается вышележащая пленка. Поэтому этот способ называют «взрывным».

Локальная обработка без использования масок может выполняться острогофокусированными электронным, ионным или лазерным лучами, включением, выключением и перемещением которых по заданной программе управляют с помощью ЭВМ.

Принцип послойного формирования элементов ИС (принцип послойности): при изготовлении структур ИС локальные обработки выполняют многократно, т. е. элементы формируют постепенно, как бы технологическими слоями. Например, при изготовлении биполярной ИС, фрагмент разреза кристалла которой показан на рис. 2, локальные обработки проводят пять раз. Роль контактной маски каждый раз выполняет слой диоксида кремния с окнами, соответствующими топологии формируемого слоя. Число таких технологических обработок равно числу топологических чертежей на данную ИС.

Необходимым условием при соблюдении принципа послойности является точное совмещение каждого последующего технологического слоя с предыдущим.

На практике при масочной технологии совмещение слоев обеспечивается наличием комплекта совмещенных друг с другом

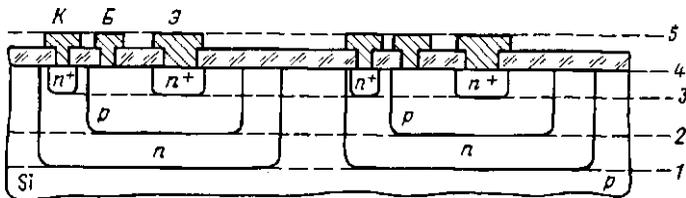


Рис. 2. Фрагмент сечения структуры ИС на биполярных транзисторах:
 1 — первый технологический слой — формирование изолирующих переходов; 2 — второй технологический слой — формирование переходов база—коллектор; 3 — третий технологический слой — формирование переходов эмиттер—база и приконтактных n^+ -областей; 4 — четвертый технологический слой — нанесение слоя металлизации; 5 — пятый технологический слой — получение топологии контактов, проводящих дорожек, контактных площадок

шаблонов, с помощью которых на поверхности пластин формируют контактные маски. При этом рисунок каждого последующего слоя — шаблона — совмещается с рисунком предыдущего слоя — на пластине — с помощью специальных меток совмещения.

3. ОСНОВНЫЕ ГРУППЫ МЕТОДОВ ТЕХНОЛОГИИ ИЗГОТОВЛЕНИЯ ИС

В технологии ИС применяют весьма широкий набор разнообразных по своей физико-химической сущности методов и их разновидностей (способов), рис. 3. В каждом конкретном случае при совершенствовании или при создании новой технологии выбирается оптимальный для данного изделия вариант.

Методы очистки пластин и подложек выделяют в отдельную группу, так как очистка выполняется не только при и после изготовления пластин и подложек, но и сопровождает весь процесс изготовления структур ИС, а также применяется и на этапе сборки.

В зависимости от агрегатного состояния сред, в которых ведется очистка, её подразделяют на жидкостную и сухую.

Методы изготовления структур включают: методы формирования топологии ИС, т. е. получения заданных топологическими чертежами конфигураций, размеров и взаимного расположения элементов, межэлементных соединений и контактных площадок; методы получения пленок; методы получения полупроводниковых слоев и $p-n$ -переходов.

Формирование топологии ИС, как уже отмечалось, осуществляется с помощью масок или без них путем локализации средств об-

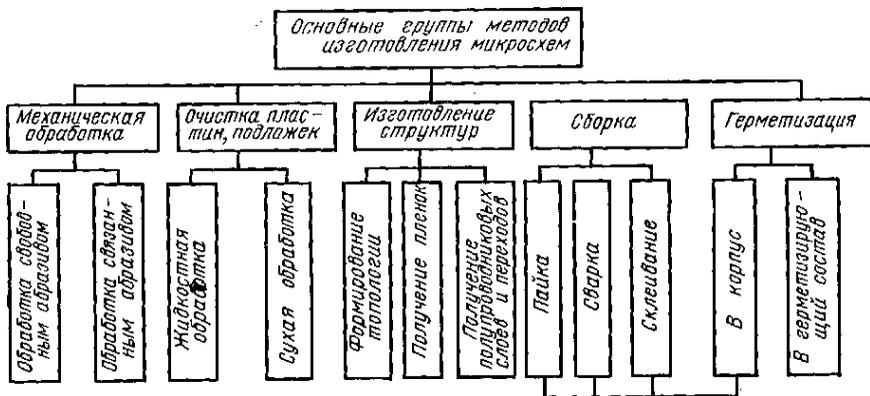


Рис. 3. Основные группы методов изготовления ИС

работки. В настоящее время наиболее широко в производстве ИС применяются способы с использованием контактных масок. Сами же контактные маски и дальнейшая передача топологического рисунка с них на соответствующий технологический слой ИС выполняются методами литографии.

Методы получения пленок и слоев весьма разнообразны. Пленки входят в конструкцию ИС, а также используются в технологии их изготовления. В конструкции ИС на основе пленок и слоев формируют межэлементные соединения и контактные площадки; пленки и слои служат для изоляции элементов и межэлементных соединений, расположенных на разных уровнях, для защиты структур, в качестве подзатворного диэлектрика. Пленками также покрывают детали для облегчения процессов их соединений при сборке, для защиты корпусов от коррозии и др.

В технологических процессах изготовления ИС пленки используют для защиты пластин при хранении и межоперационной транспортировке, для формирования контактных масок, в качестве источников легирующих примесей и др.

Пленки и слои получают в вакууме, в плазме газового разряда, в парогазовых смесях при нормальном или пониженном давлениях, наносят в виде жидких составов и путем термообработки переводят в твердое состояние. Материал пленки может переноситься от источника к поверхности пластин или подложек без изменения или с изменением химического состава (соответственно физическое или химическое осаждение).

Методы получения полупроводниковых слоев и $p-n$ -переходов выделены в отдельную группу по ряду причин. Во-первых, полупроводниковым слоям принадлежит ведущее значение в ИС. Во-вторых, при осаждении полупроводникового слоя на полупроводниковой пластине полученная структура слой—пластина представляет собой $p-n$ -переход. И в-третьих, в производстве ИС наиболее часто полупроводниковые слои осаждают именно на полупроводниковые пластины. Что же касается самих методов осаждения полупроводниковых слоев, то по существу — это методы получения пленок, только материал пленок — полупроводник. Отметим, что полупроводниковые слои принято называть именно слоями, а не пленками, и часто не полупроводниковыми, а эпитаксиальными, чтобы подчеркнуть их важность и особую роль в производстве ИС. Слово «эпитаксия» (от греч. $\epsilon\pi\lambda\iota$ — на и $\tau\alpha\chi\iota\sigma$ — упорядочение) означает процесс

ориентированного нарастания, в результате которого образующаяся новая фаза естественным образом продолжает кристаллическую решетку имеющейся фазы-подложки, т. е. растущий слой повторяет кристаллическую структуру подложки, играющей роль затравки.

Легирование полупроводниковых пластин — это традиционный метод получения p — n -переходов. В производстве ИС введение примеси в решетку полупроводника осуществляется либо диффузией атомов (диффузионное легирование) либо имплантацией ускоренных ионов (ионное легирование).

Методы герметизации выделены в отдельную группу только для того, чтобы показать, что бескорпусная герметизация выполняется другими методами, чем корпусная и другие операции сборки. При корпусной герметизации все сборочные операции выполняются методами пайки, сварки, склеивания и их разновидностями.

4. ОСНОВЫ ТЕХНОЛОГИЧЕСКИХ МАРШРУТОВ ИЗГОТОВЛЕНИЯ ПРИБОРНЫХ СТРУКТУР

Рассмотрим технологические процессы, которые оправдали себя в производстве, стали основными базовыми методами, продолжают применяться и совершенствоваться самостоятельно и в различных сочетаниях. Для полупроводниковых структур это эпитаксиально-планарная технология.

Для понимания сущности этих процессов достаточно остановиться на последовательности основных операций и этапов, а не рассматривать абсолютно все операции технологического маршрута.

Отличительной особенностью *планарной технологии* является неоднократная повторяемость одинаковых по сути технологических обработок, следующих в порядке: получение маскирующей пленки, литография, легирование полупроводниковой пластины. Маскирующие пленки и литография необходимы для формирования на поверхности пластин контактных масок, легирование нужно для получения с помощью этих масок в близком к поверхности слое локальных участков с противоположным типом проводимости или с повышенной по сравнению с остальной частью пластины концентрацией примеси. Каждая такая группа обработок завершает формирование определенного технологического слоя (см. принцип послойного формирования элементов). Количество повторений этой группы обработок определяется конструкцией кристалла ИС. На завершающем этапе изготовления планарных структур выполняется ме-

таллизация (получение омических контактов к активным областям элементов, пленочных межэлементных соединений, контактных площадок) и защита структур от внешних воздействий диэлектрической пленкой.

При формировании металлизации так же, как при формировании транзисторов и элементов на их основе, используется контактная маска, т. е. необходимы получение маскирующей пленки и литография. Но третья обработка (легирование) заменяется получением электропроводящей пленки, которая для формирования топологии металлизации подвергается литографической обработке.

Защита структур включает процесс нанесения диэлектрической пленки и литографическую обработку для получения окон, открывающих контактные площадки, что необходимо для окончательного выполнения на этапе сборки электрических соединений с внешними выводами корпуса ИС.

Схема планарного процесса приведена на рис. 4. Технологические обработки в приведенной схеме планарного процесса для удобства иллюстрируются с помощью разреза фрагмента (части) полупроводниковой пластины с одним элементом. На практике обработке подвергаются целые партии пластин. На каждой пластине формируются элементы не одного, а множества будущих кристаллов ИС, т. е. планарная технология является методом групповой обработки пластин.

Представленный в схеме процесс «очистка поверхности» означает то, что каждый раз после удаления контактной маски перед получением следующей маскирующей пленки необходима тщательная очистка поверхности пластин от загрязнений. Очистка

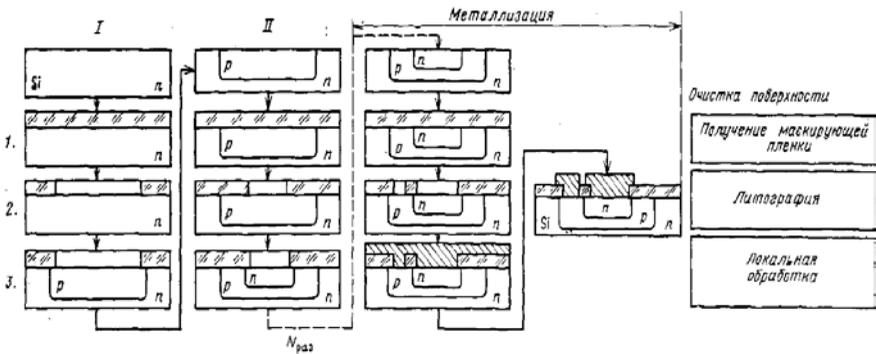


Рис. 4. Схема планарного процесса

не является специфической обработкой при получении планарных структур. Неоднократная очистка поверхности пластины необходима в процессах изготовления не только планарных, но и любых других структур. Именно поэтому к основным обработкам в планарной технологии относятся три выделенных процесса. Каждый горизонтальный ряд в данной схеме означает однотипную и многократно повторяющуюся обработку, каждый вертикальный — последовательность обработок для формирования технологических слоев структур (*I*, *II* и т. д.).

При выполнении только одного ряда технологических обработок (*I*) и завершении их металлизацией получается простейшая планарная структура — дискретный диод. При выполнении двух рядов (*I*, *II*) технологических обработок после металлизации получается дискретный транзистор; трёх рядов — интегральный транзистор. Если в процессе формирования интегральных транзисторов мы для нужных нам частей поверхности пластин остановимся на одном первом ряде технологических обработок (не делая окон в маскирующей пленке при выполнении последующих рядов обработок), то в этих частях пластин мы получим резисторы. Если не будем вскрывать окна, начиная с третьего ряда обработок, то в нужных местах попутно будут сформированы интегральные диоды.

Повторяемость однотипных операций, основные из которых приведены в таблице ниже, делает планарную технологию универсальной, так как позволяет разбить производство структур на сравнительно небольшое число технологических участков, где можно изготавливать любые планарные структуры, начиная от простейших дискретных диодов и кончая сложными СВЧ-транзисторами и сверхбольшими интегральными схемами (СБИС). Переход к производству новой планарной структуры часто можно осуществить только изменением комплекта шаблонов и режимов проведения технологических операций.

Внесение изменений в технологический процесс, не нарушающих его принципиальной сущности в целом (например, замена технологических методов осаждения слоев и пленок, легирования, литографической обработки), изменение количества повторяющихся групп однотипных операций, изменение топологии или режимов выполнения операций позволяют улучшать параметры, повышать точность и уменьшать минимальный размер топологического рисунка или создавать ИС новой конструкции.

Основные технологические операции изготовления ИС

Этап технологии	Технологические операции
Изготовление и чистка пластин/ подложек	Кристаллографическая ориентация Калибровка слитков Резка слитков на пластины Шлифование пластин Полирование пластин Обезжиривание Отмывка Сушка
Изготовление структур	Эпитаксия Диффузия Ионное внедрение, отжиг Получение пленок: маскирующей, под затворного диэлектрика, затвора, металлизации, защитной Операции литографии: нанесение резиста, 1-я сушка, совмещение, экспонирование, проявление, 2-я сушка, травление, удаление резиста
Сборка	Разделение пластин на кристаллы Монтаж кристаллов Разварка выводов Герметизация
Заключительные операции	Окраска Нанесение гальванического покрытия Маркировка Лакировка Упаковка

Планарная технология благодаря групповому характеру работ высокопроизводительна, обеспечивает малый разброс и хорошую воспроизводимость параметров приборов при сравнительно небольших затратах производства.

Применение литографии и локального легирования позволяет получать $p-n$ -переходы весьма малых площадей и сложной конфигурации. Уменьшение площадей переходов уменьшает их емкость и, следовательно, увеличивает предельные рабочие частоты приборов.

В настоящее время планарная технология составляет основу технологических маршрутов изготовления ИС, в том числе и СБИС.

Для реализации возможностей планарной технологии необходимо выполнение большого числа общих требований производства и определенных технологических условий, обеспечивающих получение структур высокого качества на всех технологических этапах,

что невозможно без применения особоличистых основных и вспомогательных материалов, выделяемых в специальный класс «электронной чистоты», точного технологического и контрольного оборудования, использования «чистых производственных помещений», удовлетворяющих столь высоким требованиям технологической гигиены, какие не встречаются ни в одной из других отраслей.

Исключительно высокие требования к качеству и чистоте исходных материалов, чистоте производственных помещений, точности оборудования обусловлены тем, что брак хотя бы на одной операции влечет за собой забраковку всей партии структур — это также является особенностью планарной технологии.

Также планарная технология предъявляет высокие требования к качеству подготовки пластин (плоскостность, параллельность сторон, минимальная шероховатость, высокое качество очистки).

5. ОСОБЕННОСТИ ПРОИЗВОДСТВА ИС И КРИТЕРИИ ПРОГРЕССИВНОСТИ ТЕХНОЛОГИИ

Технологические процессы производства ИС содержат большое количество операций и большой объем групповых обработок, что приводит даже при незначительных сбоях или отклонениях от режима к большому проценту брака или даже к браку всей партии.

Многофакторность зависимостей параметров обрабатываемых объектов от условий проведения технологических операций накладывает определенные трудности на математическое моделирование технологических процессов и требует использования ЭВМ для их мониторинга.

Постоянная тенденция функционального усложнения ИС путем повышения степени интеграции, частое обновление номенклатуры, прецизионность процессов, необходимость использования средств вычислительной техники на всех этапах проектирования и производства ИС создали предпосылки для перехода от автоматизации отдельных операций к автоматизации всего производства с минимальным участием человека.

Использование прогрессивной технологии предполагает постоянное улучшение качества изделий и обеспечение высокой экономической эффективности производства при непрерывном улучшении условий труда и уменьшении вредного влияния на окружающую среду. Эти основные критерии производства определяются рядом взаимосвязанных критериев, главные из которых следующие.

Универсальность применяемых технологических методов и процессов, выражающаяся в том, что с их помощью можно выполнять большое количество разных по назначению обработок и получать разнообразные изделия. Например, с помощью литографии можно формировать топологию ИС всех групп, а также изготавливать шаблоны, выводные рамки, ленты и др.

Стандартность применяемых материалов и конструкций (пластин, кристаллов, деталей корпусов, оснастки и др.).

Гибкость технологических процессов, достигаемая при высоких показателях вышеуказанных критериев и позволяющая осуществлять быструю перестройку без существенных капитальных затрат на выпуск новых изделий.

Малооперационность.

Высокая скорость выполнения операций, входящих в технологический процесс.

Непрерывность выполнения ряда технологических операций технологического процесса с одновременной групповой обработкой.

Воспроизводимость параметров на каждой операции, т. е. способность к многократному повторению результатов, и высокий процент выхода годных изделий.

Технологичность конструкций полуфабрикатов, отвечающая требованиям автоматизированного производства.

Формализация, т. е. возможность математического моделирования технологических операций, что необходимо для управления технологическими процессами с помощью ЭВМ.

Экономичность — малый расход сырья, топлива, материалов, высокий процент выхода годных изделий.

Безопасность для обеспечения здоровья обслуживающего персонала и охраны окружающей среды.

Большинству из приведенных критериев прогрессивности удовлетворяют процессы, основанные на использовании электронных и ионных явлений, происходящих в вакууме и в плазме газового разряда.

6. ОСНОВНЫЕ ТЕХНОЛОГИЧЕСКИЕ ОПЕРАЦИИ ИЗГОТОВЛЕНИЯ ИС

Ниже описаны основные этапы изготовления ИС. Некоторые из них могут выполняться много раз в различных комбинациях и/или условиях обработки в течение всего цикла изготовления.

Кремниевые пластины. Исходным материалом (заготовкой) для большинства интегральных схем является монокристаллический кремний очень высокой чистоты. Его выращивают из расплава в виде монокристаллического слитка, которому в процессе последующей механической обработки придают форму цилиндра диаметром до 300 мм и длиной до двух метров. Затем этот монокристалл распиливают на пластины толщиной от 400 до 600 мкм. Поверхность пластины затем полируется до зеркального блеска с использованием методов химической и механической полировки (ХМП). Производители полупроводников обычно закупают готовые кремниевые пластины у поставщика и редко начинают свой процесс изготовления со слитка.

Основные электрические и механические свойства пластины зависят от кристаллографической ориентации, концентрации и типа примесей. Введение определенного количества тех или иных примесей к чистому кремнию называют легированием. Это позволяет изменять электрические свойства кремния, в частности его удельное сопротивление. В зависимости от типа примеси за электрическую проводимость могут быть ответственны либо дырки (в кремнии p -типа) — в случае легирования акцепторной примесью, либо электроны (в кремнии n -типа) — в случае легирования донорной примесью. При обозначении относительных концентраций легирования полупроводникового материала используются символы $+$ и $-$. Кремниевая пластина с сильным легированием или с низким удельным сопротивлением (концентрация легирующих атомов более $\sim 10^{18} \text{ см}^{-3}$) n -типа обозначается как материал n^+ , в то время как слабо легированный материал (например, концентрация легирующих атомов менее $\sim 10^{16} \text{ см}^{-3}$) обозначается как n^- . Аналогично, обозначения p^+ и p^- относятся соответственно к сильно легированным и слабо легированным областям p -типа. Возможность контролировать тип примесей и концентрацию легирования в кремнии позволяет формировать диоды, транзисторы и резисторы в интегральных схемах.

Окисление. При окислении кремний реагирует с кислородом с образованием слоя диоксида кремния (SiO_2). Для ускорения процесса его проводят при высокой температуре (1000—1200 °С) в специальных трубчатых печах. Для исключения попадания даже небольших количеств загрязнений (которые могут существенно изменить электрические свойства кремния) необходимо работать в чистом производственном помещении (ЧПП), весь персонал которого дол-

жен быть одет в специальную безворсовую одежду, закрывающую человека с головы до пят.

Кислород, используемый при окислении, может вводиться либо в виде газа высокой чистоты (процесс называют «сухим окислением»), либо в виде пара (процесс называют «влажным окислением»). Влажное окисление обеспечивает более высокую скорость роста, но сухое окисление дает лучшие электрические характеристики. Термически выращенный SiO_2 обладает отличными электроизоляционными свойствами. Диэлектрическая прочность SiO_2 составляет примерно 10^7 В/см, диэлектрическую проницаемость — около 3,9, и его используют в качестве подзатворного диэлектрика МОП-транзисторов, а также в качестве эффективной маски против диффузии многих примесей, позволяющей локально вводить легирующие примеси в кремний только в области, не покрыты оксидом.

Защитные свойства слоя SiO_2 во многом определяются его толщиной. Измерение толщины относительно тонкого слоя (пленки) сопряжено с трудностями и требует применения специальных методов. Наиболее прост в исполнении метод цветных оттенков Ньютона, основанный на наблюдении интерференционных цветов в отраженном свете. Интерференционные цвета обусловлены двойным отражением и преломлением белого света, проходящего через прозрачный слой диоксида кремния и отражающегося от непрозрачной кремниевой подложки. В результате возникающей за счет разности хода лучей интерференции тонкий прозрачный слой SiO_2 кажется в отраженном свете окрашенным. Разность хода Δ , а следовательно и цветность, зависит только от толщины d и показателя преломления n материала:

$$\Delta = 2nds \sin \alpha,$$

где α — угол отражения. Если наблюдение отраженного света производить под прямым углом к поверхности слоя, то

$$\Delta = 2nd.$$

Отсюда, зная показатель преломления материала, легко определить толщину на основании цвета пленки. Для SiO_2 $d = \Delta/3$, так как $n = 1,5$. Этот простой, не требующий оборудования метод позволяет определить толщину окисла по порядку интерференции, т. е. числу наблюдаемого повторения цветов, с погрешностью 5 % -10 %.

Фотолитография. Широкое внедрение современных функционально сложных и дорогих в изготовлении СБИС не только в

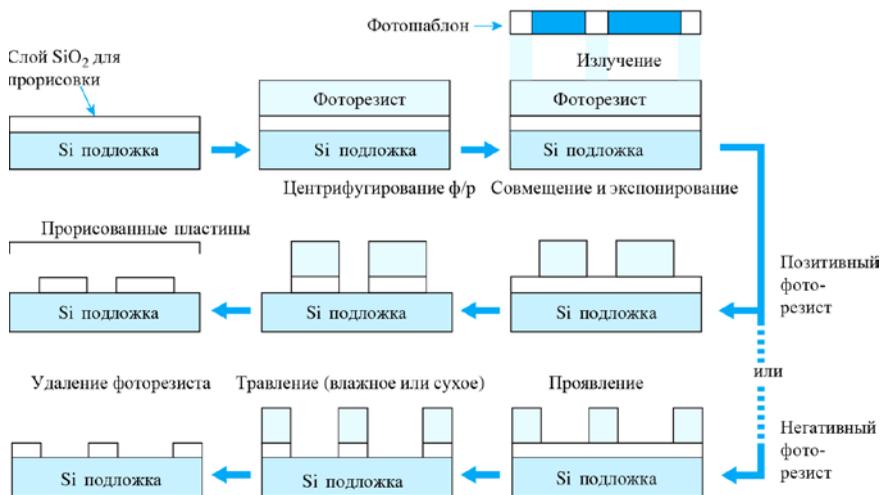


Рис. 5. Фотолитография с использованием позитивного или негативного фоторезистов

специальную, но и бытовую технику, обусловлено возможностью их массового производства. Поверхностные структуры различных компонентов интегральной схемы могут быть повторены с использованием фотолитографии. Последовательность этапов фотолитографии показана на рис. 5.

Поверхность пластины покрывают слоем светочувствительного материала, называемого фоторезистом, с использованием метода центрифугирования. После этого используют фотопластинку с нарисованными рисунками (например, кварцевая пластина с рисунком в виде хромового слоя), чтобы селективно экспонировать фоторезист при освещении глубоким ультрафиолетом (ГУФ). Открытые участки становятся мягкими (в случае позитивного фоторезиста) и затем могут быть удалены с использованием химического проявителя, что приводит к воспроизведению рисунка маски на пластине. С помощью этого метода можно точно воспроизвести очень тонкую геометрию поверхности. Кроме того, рисунки могут быть спроецированы непосредственно на пластину или может быть использован метод 10-кратного уменьшения отдельного фотошаблона с пошаговым повтором, как показано на рис. 6.

Прорисованный слой фоторезиста можно использовать в качестве эффективного маскирующего слоя для защиты материалов, находящихся ниже, от жидкостного химического травления или реак-

тивного ионного травления (РИТ, RIE). Слои диоксида кремния, нитрида кремния, поликремния и металла могут быть селективно удалены с использованием соответствующих методов травления (см. следующий раздел). После этапа травления фоторезист удаляют, оставляя перенесенный рисунок фотошаблона на поверхностном слое пластины.

В действительности этот процесс более сложный, поскольку несколько маскирующих слоев (которые могут насчитывать более 20 в продвинутых процессах изготовления СБИС) должны быть точно совмещены поверх предыдущих слоев. Это должно быть сделано с тем большей точностью, чем меньше размер геометрии маскирующих шаблонов. Это требование накладывает очень серьезные механические и оптические ограничения на фотолитографическое оборудование.

Травление. Для химического (жидкостного) травления используются различные химические растворы. Например, плавиковая (HF) кислота может быть использована для травления SiO_2 , едкий калий (KOH) — кремния, фосфорная кислота — алюминия и так далее. При жидкостном травлении химическое вещество воздействует на открытые области, не защищенные слоем фоторезиста, во всех направлениях — так называемое изотропное травление. В зависимости от толщины слоя, подвергаемого травлению, происходит некоторый подтрав. Следовательно, размер фактического рисунка будет немного отличаться от исходного рисунка. Если точный размер является критическим, используют сухое реактивно-ионное травление. Этот метод представляет собой направленную бомбардировку от-



Рис. 6. Концептуальная иллюстрация метода пошагового повтора с уменьшением для облегчения производства СБИС

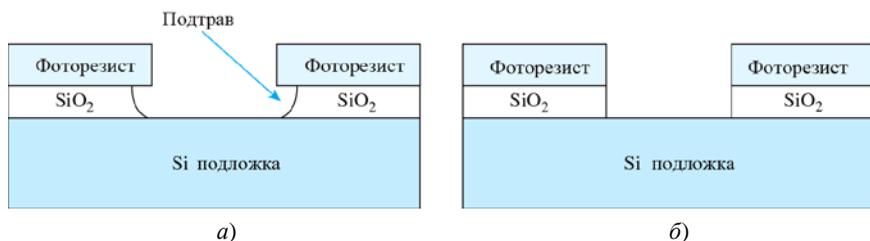


Рис. 7. (а) Вид в поперечном сечении изотропного травления оксида с сильным подтравом под слой фоторезиста. (б) Анизотропное травление, которое обычно дает поперечное сечение без подтрав

крытой поверхности с использованием химически активного газа (или ионов). Поперечное сечение протравленного слоя обычно имеет высокую направленность (анизотропное травление) и имеет тот же размер, что и рисунок фоторезиста. Сравнение между изотропным и анизотропным травлением приведено на рис. 7.

Диффузия. Диффузия — это процесс перемещения атомов под действием градиента концентрации из области с высокой концентрацией в область с низкой концентрацией. При изготовлении ИС этот метод введения атомов легирующей примеси в кремний используется для изменения его удельного сопротивления и типа проводимости. Скорость диффузии сильно зависит от температуры. Поэтому процесс легирования полупроводника проводится при температуре 1000—1200 °С. При последующем охлаждении пластины до комнатной температуры атомы примеси, по существу, «замораживаются» в своем положении.

Процесс диффузии проводится в печах, аналогичных используемым для окисления. Глубина, на которую диффундирует примесь, зависит как от температуры, так и от длительности обработки.

Наиболее распространенными примесями, используемыми в качестве легирующих, являются бор, фосфор и мышьяк. Бор — примесь *p*-типа (акцепторная), а фосфор и мышьяк — *n*-типа (донорная). Эти легирующие примеси могут быть эффективно маскированы тонкими слоями диоксида кремния. При диффузии бора в подложку *n*-типа образуется *p*—*n*-переход (диод). Если концентрация легирования высока, диффузионный слой также можно использовать в качестве проводящего слоя с очень низким удельным сопротивлением.

Ионная имплантация. Ионная имплантация — это еще один метод, используемый для введения легирующей примеси в полупроводниковый кристалл. В ионном имплантере ионам легирующей

примеси электрическим полем сообщается энергия от сотен тысяч до нескольких миллионов электрон-вольт, что позволяет им внедряться в поверхностный слой полупроводника. Глубина проникновения связана с энергией ионного пучка, которой можно управлять с помощью напряжения ускоряющего поля. Количество имплантированных ионов можно контролировать, изменяя ток пучка (поток ионов). Возможность проведения процесса при комнатной температуре и отсутствие бокового проникновения ионов под маску обеспечивают возможность формирования легированных областей субмикронных размеров.

Химическое осаждение из газовой фазы. Химическое осаждение из газовой фазы (ХОГФ) — это процесс получения слоя материала в результате протекания химической реакции в газовой или на границе газовой и твердой фаз. ХОГФ используется для создания слоев моно- или поликристаллического кремния, диоксида или нитрида кремния и др. Например, при взаимодействии газообразного моносилана (SiH_4) и кислорода конечный продукт, диоксид кремния, осаждается в виде твердого слоя на поверхности кремниевой пластины. Свойства ХОГФ оксидного слоя не так хороши, как термически выращенного оксида, но они достаточны для того, чтобы слой мог действовать как электрический изолятор. Преимуществом ХОГФ является возможность не только температурной, но и, например, плазменной активации процесса, что позволяет проводить осаждение с высокой скоростью при относительно низкой температуре.

Разновидностью процесса ХОГФ является осаждение монокристаллического слоя кремния на поверхность монокристаллической кремниевой пластины, повторяющего её кристаллическую структуру, — так называемая газозофазная эпитаксия (ГФЭ) кремния. Образующийся при этом слой кремния называют эпитаксиальным слоем. Он часто необходим для обеспечения необходимых параметров изготавливаемых приборов. При более низких температурах или если поверхность подложки не является монокристаллической, атомы не смогут ориентироваться вдоль одного и того же кристаллографического направления. В этом случае образуется слой поликристаллического кремния (поликремния), состоящий из множества мелких кристаллов кремния, ориентированных случайным образом. Слои поликремния обычно очень сильно легируют для формирования областей с высокой проводимостью, которые могут быть использованы для электрических соединений.

Металлизация. Целью металлизации является обеспечение электрического соединения различных компонентов (транзисторов, резисторов, конденсаторов и т. д.) для формирования из них необходимой электрической схемы. Металлизация включает осаждение металла на всю поверхность кремниевой подложки с последующим селективным травлением требуемого рисунка межсоединений. Металлический слой обычно наносится методом распыления в аргоновой плазме. За счет физической бомбардировки металлической мишени тяжелые ионы инертного аргона буквально выбивают атомы металла (алюминия) из мишени. Толщину осаждаемой металлической пленки можно контролировать интенсивностью и продолжительностью (обычно 1—2 мин) процесса распыления. Затем методом фотолитографии создается рисунок межсоединений.

Корпусирование. По завершении создания интегрированных структур, размер каждой из которых не превышает 12×12 мм, кремниевая пластина может содержать несколько сотен готовых микросхем с числом активных элементов (транзисторов) до 10^8 . Микросхемы сначала проверяют электрически (пока еще на пластине) с использованием автоматической зондовой станции. Плохие микросхемы помечают для последующей идентификации. Затем микросхемы отделяются друг от друга (резкой на кристаллы) и хорошие микросхемы (кристаллы) монтируют в корпуса (кристаллодержатели). Примеры таких корпусов ИС приведены на рис. 8. Для соединения выводов корпуса с металлизацией на кристалле обычно используются тонкие золотые проволочки. Далее корпуса герметизируют с помощью пластика или эпоксидной смолы под вакуумом или в инертной атмосфере.

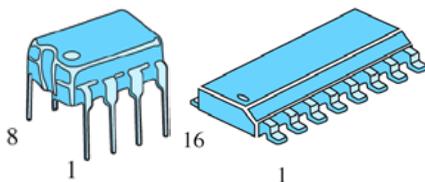


Рис. 8. Примеры 8-выводного пластикового двухрядного (DIP) корпуса ИС и 16-выводного корпуса для поверхностного монтажа

7. ТЕХНОЛОГИИ СБИС

Технология изготовления интегральных схем первоначально была основана на биполярной технологии — технологии изготовления биполярных транзисторов. К концу 1970-х годов более перспективной для реализации СБИС с высокой плотностью компоновки и меньшим энергопотреблением стала МОП-технология (технология

изготовления транзисторных структур металл—оксид—полупроводник). С начала 1980-х годов для создания СБИС для мобильных приложений стала доминировать КМОП-технология [технология получения в одном технологическом процессе на кристалле дополняющих друг друга (комплементарных) как n -, так и p -канальных МОП полевых транзисторов — комплементарных МОП или КМОП], а биполярная технология осталась для выполнения специализированных функций, таких как высокоскоростные аналоговые и радиочастотные схемы. В конце 1980-х годов внедрение биполярных устройств привело к появлению процессов изготовления высокопроизводительных биполярных-КМОП (БиКМОП) схем, которые выбрали лучшее из обеих технологий. Однако технологии БиКМОП не редко очень сложны и дорогостоящи, поскольку для каждой реализации требуется более 15—20 уровней маскирования — для сравнения, стандартные КМОП-технологии требуют от 10 до 12 уровней маскирования.

Производительность технологий КМОП и БиКМОП продолжает улучшаться с более высоким разрешением литографии. Однако фундаментальные ограничения на методы обработки и свойства полупроводников вызвали необходимость изучения альтернативных материалов. Недавно появившиеся технологии SiGe и напряженного Si являются хорошими компромиссами для повышения производительности при сохранении совместимости производства (а значит, и низкой стоимости) с существующим оборудованием для изготовления КМОП на основе кремния.

Далее будет рассмотрена последовательность типичного КМОП технологического процесса, характеристики доступных компонентов и включение биполярных приборов при формировании БиКМОП-процесса.

Двухкарманная КМОП-технология. В зависимости от выбора исходного материала (подложки) КМОП-технологии могут быть идентифицированы как n -карманная, p -карманная или двухкарманная. Последняя является наиболее сложной, но наиболее гибкой в оптимизации как n -, так p -канальных МОП ПТ. Кроме того, во многих передовых КМОП-технологиях может использоваться технология щелевой изоляции и кремний-на-изоляторе (КНИ, SOI) для снижения паразитной емкости (повышения скорости работы) и повышения плотности компоновки.

Последовательность современного двухкарманного КМОП технологического процесса приведена на рис. 9. Требуется минимум 10 маскирующих слоев. На практике для большинства КМОП про-

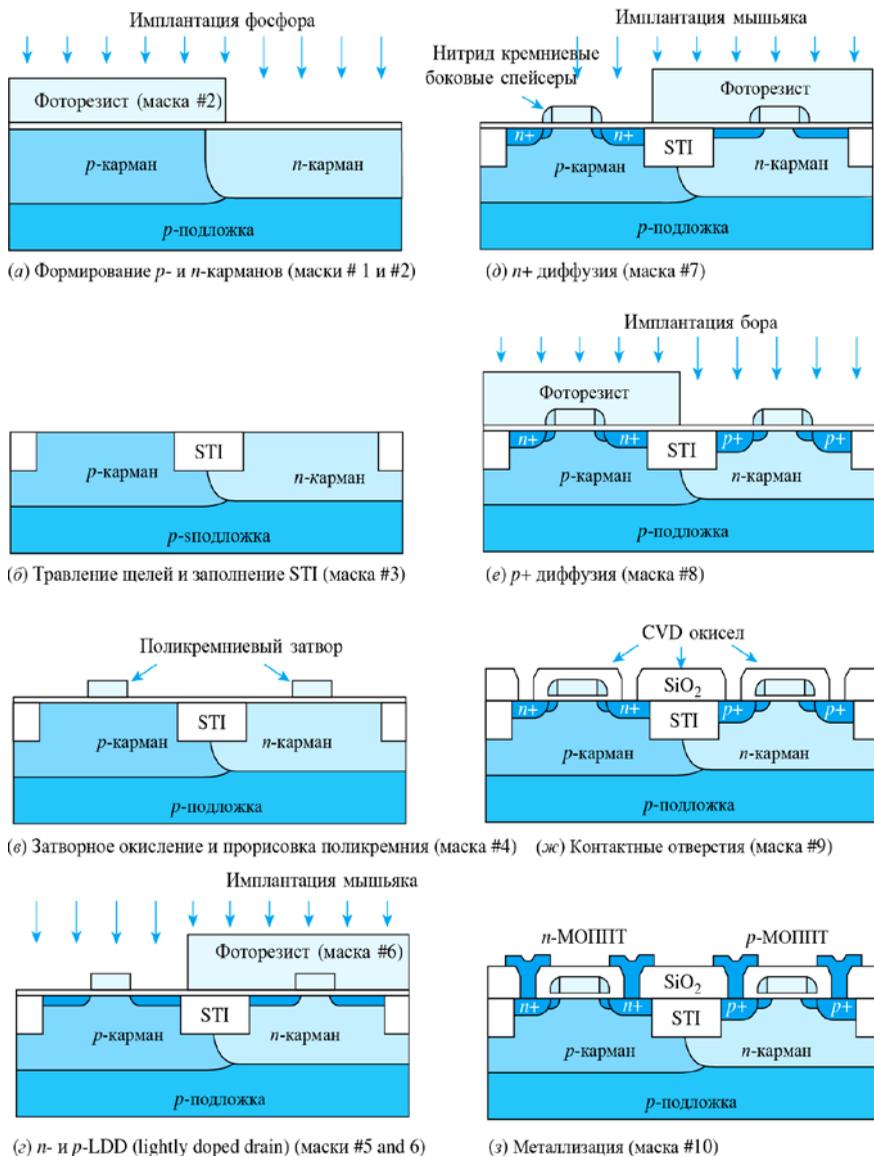


Рис. 9. Современный двухкарманный КМОП технологический процесс с мелкощелевой изоляцией (STI)

цессов также потребуются дополнительные слои, такие как *n*- и *p*-охранные кольца для лучшей защиты от защелкивания, второй поликремниевый слой для конденсаторов и многослойные металлы для соединений высокой плотности. Включение этих слоев увеличивает общее количество необходимых масок до 15—20.

Исходным материалом для двухкарманного КМОП процесса является подложка *p*-типа. Процесс начинается с формирования *p*- и *n*-карманов (рис. 9, *a*). *N*-карман требуется для размещения МОП-транзисторов с *p*-каналом, а *p*-карман — для размещения МОП-транзисторов с *n*-каналом. Процедуры формирования карманов аналогичны. Толстый слой фоторезиста травят, чтобы обнажить области под диффузию *n*-кармана. Неэкспонированные области защищены от примеси фосфора *n*-типа. Обычно для глубокой диффузии используют имплантацию фосфора, поскольку он имеет большой коэффициент диффузии и диффундирует быстрее, чем мышьяк, в подложку.

Вторым этапом является выделение активных областей (области, где должны быть размещены транзисторы) с использованием метода, называемого мелкощелевой изоляцией (shallow trench isolation, STI). Чтобы уменьшить вероятность нежелательного защелкивания (серьезная проблема в КМОП-технологии), для получения щелей глубиной примерно 0,3 мкм на поверхности кремния используется сухое травление. Эти щели затем заполняют оксидом с использованием ХОГФ, после чего проводится процедура выравнивания. Это приводит к поперечному сечению с топологией плоской поверхности (рис. 9, *б*). Альтернативный метод выделения называется локальным окислением кремния (LOCAl Oxidation of Silicon, LOCOS). Эта старая технология использует структуры нитрида кремния (Si_3N_4) для защиты от проникновения кислорода при окислении. Это позволяет селективно окислять поверхность пластины. После длительного этапа влажного окисления в областях между транзисторами образуется плотный полевой оксид. Получаемый результат тот же, что и при процессе STI, но за счет больших накладных расходов.

Следующим этапом является формирование поликремниевых затворов (рис. 9, *в*). Это один из самых важных этапов в КМОП-технологии. Сначала жидкостным травлением удаляют тонкий оксидный слой в активной области с последующим выращиванием высококачественного тонкого подзатворного оксида. Современные

глубоко-субмикронные КМОП-технологии обычно используют оксидные слои толщиной от 20 до 50 Å. Затем осаждают и прорисовывают поликремниевый слой, обычно легированный мышьяком (n -тип). Фотолитография является наиболее требовательной на этом этапе, так как для получения минимально возможной длины канала МОП ПТ требуется наилучшее разрешение.

Поликремниевый затвор представляет собой самосовмещающую конструкцию и является предпочтительным по сравнению со старым типом металлического затвора. Обычно это сопровождается созданием слаболегированных областей (lightly doped drain, LDD) для МОП ПТ обоих типов, чтобы подавить генерацию горячих электронов, которые могут повлиять на надежность транзисторов. Некритическая маска вместе с поликремниевыми затворами используется для формирования самосовмещаемых областей LDD (рис. 9, z).

Перед имплантацией n^+ - и p^+ -областей стока предварительно формируют спейсер на боковых стенках. Толстый слой нитрида кремния однородно осаждают на пластине. Вследствие конформной природы осаждения толщина слоя нитрида кремния на всех краях слоя (то есть на обоих краях поликремниевого затворного электрода) будет толще, чем там, где он осаждается на плоскую поверхность. После рассчитанного по времени РИТ для удаления всего слоя нитрида кремния останутся наросты нитрида кремния на краю поликремниевого затворного электрода (рис. 9, $д$). Такие наросты нитрида кремния называют спейсерами на боковых стенках. Они используются для блокировки последующих n^+ или p^+ исток/стоковых имплантаций, предохраняя LDD-области.

Для формирования n^+ истоковых и стоковых областей n -МОП ПТ в качестве имплантата может быть использован тяжелый мышьяк. Поликремниевый затвор также служит барьером для этого имплантата, защищая области канала. Для блокирования областей, где должны быть сформированы p -МОП ПТ (см. рис. 9, $д$), может быть использован слой фоторезиста. Плотный полевой оксид останавливает имплантат и предотвращает образование n^+ -областей за пределами активных областей. Такой же процесс фотолитографии, но для защиты n -МОП ПТ, может быть использован при имплантации бора в p^+ -области истока и стока p -МОП ПТ (рис. 9, $е$). Обратите внимание, что в обоих случаях разделение между диффузионными истоком и стоком — длина канала — определяется только поликремниевой затворной маской, обуславливающей свойство самосовмещения.

Перед вскрытием контактных окон на всю пластину методом ХОГФ осаждается толстый слой оксида. Фотошаблон используется для выделения вскрытия контактного окна (рис. 9, ж) с последующим жидкостным или сухим травлением оксида. Затем напылением или распылением на пластину наносится тонкий слой алюминия. Последний этап маскирования и травления используется для формирования рисунка межсоединений (рис. 9, з).

В последовательности технологического процесса не показан последний этап пассивации перед корпусированием и проволоочной разваркой. Обычно на пластину в качестве защитного слоя наносится толстое ХОГФ оксидное или пироксное стекло.

Интегрируемые приборы. Помимо очевидных n - и p -канальных МОП-транзисторов могут быть получены и другие приборы с помощью соответствующих масочных рисунков. К ним относятся p – n -переходные диоды, МОП-конденсаторы и резисторы.

МОП-транзисторы. N -канальный МОП ПТ является предпочтительным прибором по сравнению с p -МОП ПТ (рис. 10), поскольку поверхностная подвижность электрона в два-три раза выше, чем дырок. Следовательно, при одном и том же размере прибора (W и L), n -МОП ПТ обеспечивает прохождение более высокого тока (или более низкое сопротивление) и более высокую проводимость.

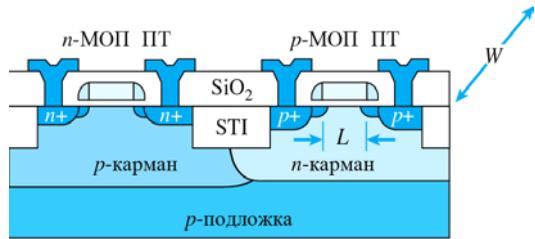


Рис. 10. Схема поперечного сечения n - и p -МОП ПТ

В среде разработки интегральных микросхем МОП-транзисторы характеризуются своим пороговым напряжением и своими размерами. Обычно полевые МОП-транзисторы с n - и p -каналом имеют пороговые напряжения одинаковой величины для конкретного процесса. Проводимость можно регулировать, изменяя топологические размеры прибора (W и L). Эта функция недоступна для биполярных транзисторов, что делает конструкцию интегрированных схем на МОП ПТ гораздо более гибкой.

Резисторы. Резисторы в интегрированной форме не очень точные. Они могут быть изготовлены из различных диффузионных областей, как показано на рис. 11. Различные диффузионные облас-

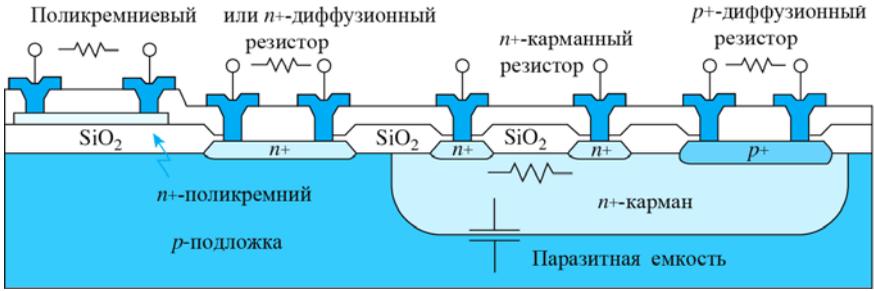


Рис. 11. Поперечные сечения резисторов различных типов, доступных в типичной n -карманной КМОП-технологии

ти имеют разное удельное сопротивление. N -карман обычно используется для резисторов среднего значения, тогда как n^+ и p^+ диффузионные области полезны для резисторов низкого значения. Фактическое значение сопротивления может быть определено путем изменения длины и ширины диффузионных областей. Допуск значения резистора очень низкий (20—50 %), но согласование двух аналогичных значений резистора довольно хорошее (5 %). Таким образом, разработчики схем должны проектировать схемы, которые используют согласование резисторов, и должны избегать конструкций, которые требуют определенного значения резистора.

Все диффузные резисторы являются самоизолированными за счет обратного смещения p — n -переходов. Серьезным недостатком этих резисторов является тот факт, что им присуща значительная емкость паразитного перехода, что делает их не очень полезными для высокочастотных применений. Обратное смещенные p — n -переходы также демонстрируют эффект переходного полевого транзистора, что приводит к изменению значения сопротивления при изменении напряжения питания (большой коэффициент изменения по напряжению нежелателен). Поскольку подвижность носителей изменяется в зависимости от температуры, диффузионные резисторы также имеют значительный температурный коэффициент.

Более полезный резистор может быть изготовлен с использованием поликремниевого слоя, расположенного поверх толстого полевого оксида. Тонкий слой поликремния обеспечивает лучшее согласование поверхностной площади и, следовательно, более точное соотношение резисторов. Кроме того, поликремниевый резистор физически отделен от подложки, в результате чего паразитная емкость и коэффициент по напряжению значительно ниже.

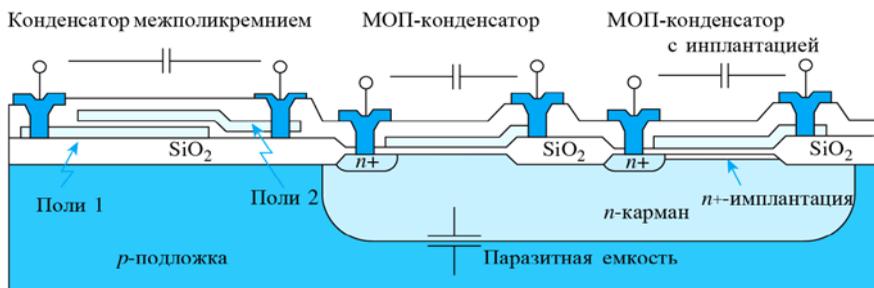


Рис. 12. Межполикремниевые и МОП-конденсаторы в n -карманной КМОП-технологии

Конденсаторы. В КМОП-технологиях доступны два типа конденсаторных структур: МОП- и межполикремниевые конденсаторы. Последние также похожи на конденсаторы металл—диэлектрик—металл (МДМ). Поперечные сечения этих структур показаны на рис. 12. МОП-затворный конденсатор, изображенный в центре структуры, основан на емкости затвор—исток МОП ПТ. Значение емкости зависит от площади затвора. Толщина оксида равна толщине подзатворного оксида в МОП ПТ. Этот конденсатор характеризуется большой зависимостью от напряжения. Чтобы устранить эту проблему, требуется n^+ -имплантация для формирования нижней пластины конденсатора, как показано на структуре справа. Оба этих МОП-конденсатора физически находятся в контакте с подложкой, что приводит к большой паразитной емкости из-за p — n -перехода в нижележащей части пластины.

Межполикремниевый конденсатор обладает почти идеальными характеристиками, но за счет включения второго поликремниевого слоя в КМОП-технологии. Поскольку этот конденсатор расположен поверх толстого полевого оксида, паразитные эффекты сведены к минимуму.

Третий и менее часто используемый конденсатор — это конденсатор на основе p — n -перехода. Любой p — n -переход при обратном смещении имеет область обеднения, которая действует как диэлектрик между p - и n -областями. Емкость определяется геометрией и уровнями легирования и имеет большой коэффициент по напряжению. Этот тип конденсатора часто используется в качестве варактора (переменного конденсатора) для настройки цепей. Однако этот конденсатор работает только с напряжениями обратного смещения.

Для межполикремниевых и МОП-конденсаторов значение ем-

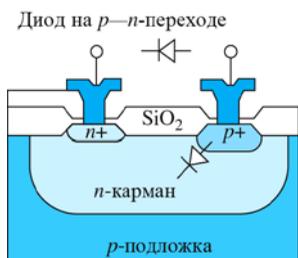


Рис. 13. Диод на $p-n$ -переходе в n -карманной КМОП-технологии

кости можно регулировать с точностью до 1 %. Практические значения находятся в диапазоне от 0,5 пФ до нескольких десятков пикофард. Согласование между конденсаторами одинакового размера может быть в пределах 0,1 %. Это свойство чрезвычайно полезно для проектирования прецизионных аналоговых КМОП-схем.

Диоды на основе $p-n$ -перехода. Всякий раз, когда диффузионные области n - и p -типа располагаются рядом друг с другом, возникает диод на $p-n$ -переходе.

Полезной структурой является n -карманный диод, показанный на рис. 13. Диод, выполненный в кармане, может обеспечить высокое напряжение пробоя. Этот диод необходим для защиты входных цепей от электростатического разряда. Диод также очень полезен в качестве встроенного датчика температуры, определяемой по изменению прямого падения напряжения на нем.

БиКМОП-технология. Вертикальный биполярный $n-p-n$ -транзистор может быть интегрирован в n -карманную КМОП-технологии добавлением диффузионной области p -базы (рис. 14). Характеристики этого прибора зависят от толщины базы и площади эмиттера. Толщина базы определяется разницей в глубинах залегания переходов, создаваемых n^+ и p -базовой диффузиями. Площадь эмиттера определяется площадью n^+ -диффузионного эмиттерного перехода. N -карман служит коллектором $n-p-n$ -транзистора. Как правило, $n-p-n$ -транзистор имеет коэффициент усиления в диапазоне от 50 до 100 и частоту среза, превышающую десятки гигагерц.

Для уменьшения последовательного сопротивления коллектора, так как n -карман имеет очень высокое удельное сопротивление,

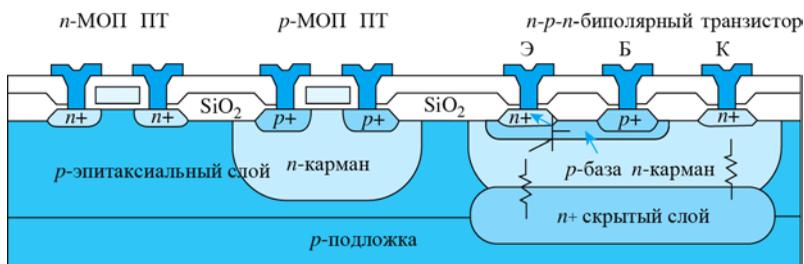


Рис. 14. Поперечная структура в БиКМОП-технологии

как правило, используется скрытый n^+ -слой. Однако это еще больше усложнит процесс из-за введения эпитаксии p -типа и еще одного этапа маскирования. Другие вариации на биполярном транзисторе включают в себя поликремниевый эмиттер и самосовмещаемый базовый контакт для минимизации паразитных эффектов.

Горизонтальный $p-n-p$ -транзистор. Тот факт, что большинство БикМОП-технологий не имеют оптимизированных $p-n-p$ -транзисторов, усложняет проектирование схем. Однако в некритических ситуациях можно использовать паразитный горизонтальный $p-n-p$ -транзистор (рис. 15).

В этом случае n -карман служит областью n -базы, а p^+ -диффузионные области — эмиттером и коллектором. Ширина базы определяется расстоянием между этими двумя p^+ -диффузионными областями. Поскольку профиль легирования не оптимизирован для переходов база—коллектор и поскольку ширина базы лимитируется минимальным фотолитографическим разрешением, характеристики этого прибора не очень хорошие: обычно коэффициент усиления около 10, а частота среза низкая.

p -базовый и пинч-базовый резисторы. Благодаря дополнительной диффузии p -базы в БикМОП-технологии доступны две дополнительные резисторные структуры. Диффузия p -базы может использоваться для формирования прямолинейного p -базового резистора, как показано на рис. 16. Поскольку базовая область обычно имеет относительно низкий уровень легирования и имеет умеренную глубину залегания перехода, она подходит для резисторов средней величины (несколько килоом). Если требуется большое зна-

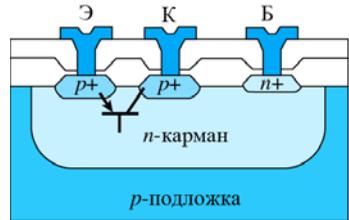


Рис. 15. Горизонтальный $p-n-p$ -транзистор

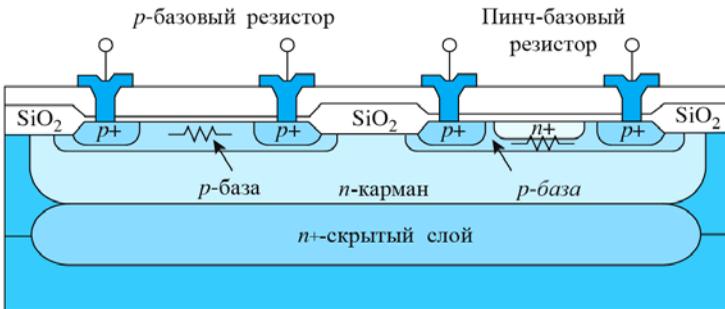


Рис. 16. p -базовый и пинч- p -базовый резисторы

чение резистора, можно использовать пинч-резистор. В этой структуре p -базовая область сжата n^+ -диффузией, сужающей проводящий путь. Могут быть получены значения резисторов в диапазоне от 10 до 100 Ом. Как и в случае с рассмотренными ранее диффузионными резисторами, эти резисторы имеют плохие допуски и температурные коэффициенты, но относительно хорошее согласование.

SiGe БукМОП технология. С ростом беспроводных приложений потребность в высокопроизводительных ВЧ ИС возросла. Из-за фундаментальных ограничений физических свойств материалов технология на основе кремния не смогла конкурировать с более дорогими технологиями, основанными на соединениях III-IV групп, таких как GaAs. Путем включения контролируемого количества (обычно не более 15—20 % мольной доли) германия (Ge) в кристаллический кремний (Si) в базовую область биполярного транзистора можно изменить ширину запрещенной зоны. Профиль удельной концентрации Ge может быть спроектирован таким образом, чтобы энергетическая запрещенная зона постепенно уменьшалась от значения для чистого Si до более низкого значения в SiGe области. Это уменьшение запрещенной зоны создает встроенное электрическое поле, способствующее движению носителей, что приводит к увеличению скорости работы. Поэтому биполярные SiGe транзисторы могут иметь значительно более высокую частоту среза (например, в диапазоне 100—200 ГГц). Другое преимущество заключается в том, что SiGe технология совместима с существующей Si технологией, обеспечивая очень выгодное соотношение цены и качества.

Чтобы воспользоваться преимуществами характеристик материала SiGe, базовая структура биполярного транзистора также должна быть модифицирована для дальнейшего уменьшения паразитной емкости (для обеспечения более высокой скорости работы) и для повышения эффективности инжекции (для более высокого усиления). Симметричная структура биполярного прибора показана на рис. 17. Прибор изготавливается с использованием щелевой изоляции для уменьшения емкости боковой стенки коллектора между n -карманом/ n^+ -скрытым слоем и p -подложкой. Размер эмиттера и размер контакта p^+ -базе определяются с помощью процесса самосовмещения, чтобы минимизировать емкость перехода база—коллектор (Миллера). Этот тип прибора называется гетеропереходным биполярным транзистором (НВТ), поскольку переход эмиттер—база образован из двух различного типа материалов: поли-

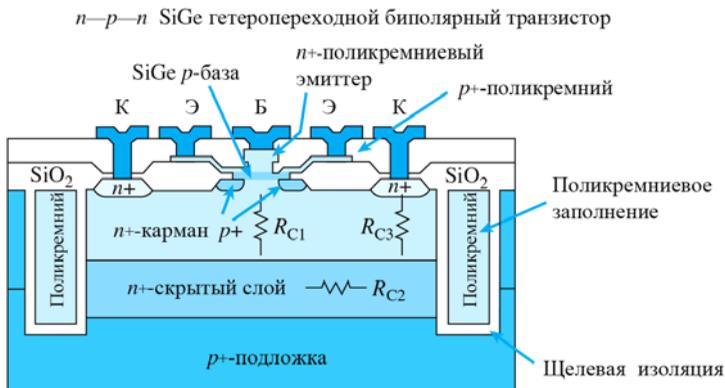


Рис. 17. Схема поперечного сечения симметричного самосовмещающегося SiGe гетеропереходного биполярного транзистора

кремниевого эмиттера и SiGe базы. Эффективность инжекции значительно выше, чем у приборов с гомопереходом (как в обычном биполярном транзисторе). Это преимущество в сочетании с тем фактом, что ширина базы обычно составляет всего около 50 нм, позволяет легко добиться усиления по току более 100. Кроме того, не показано на рис. 17, возможно использование нескольких слоев металлизации для дальнейшего уменьшения размера прибора и сопротивления межсоединений. Все эти особенности необходимы для дополнения высокоскоростных характеристик материала SiGe.

8. ТОПОЛОГИЯ СБИС

Разработанная принципиальная схема должна быть преобразована в компоновку, которая состоит из геометрического представления компонентов схемы и соединений. Сегодня средства автоматизированного проектирования позволяют выполнять многие этапы такого преобразования полностью автоматически. Тем не менее, любой хороший разработчик ИС со смешанным сигналом должен практиковать полную пользовательскую компоновку. Для иллюстрации этой процедуры возьмем КМОП-инвертор (рис. 18).

Сначала схема должна быть «сделана плоской» и перерисована, чтобы исключить любые пересечения соединений, аналогично требованию к компоновке печатной платы. Каждая технология состоит из определенного набора маскирующих слоев. В данном случае используются семь слоев. Каждому слою обычно присваивается уникальный цвет и рисунок заливки для удобства идентификации на

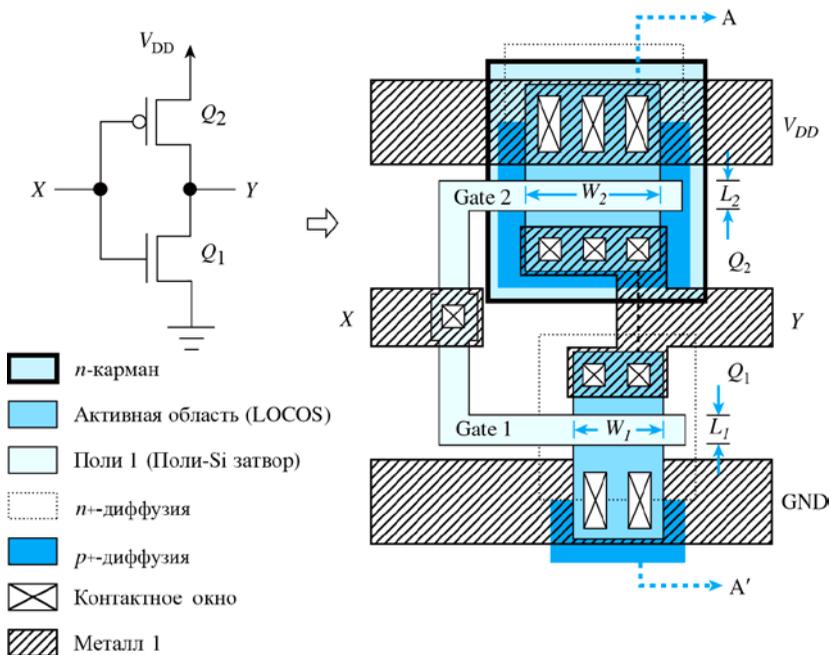


Рис. 18. Схема КМОП-инвертора и его топология

экране компьютера или на печатном цветном графике. Топология начинается с размещения транзисторов. В целях иллюстрации, p - и n -МОП ПТ размещены подобно тому, как они показаны на схеме. На практике конструктор может свободно выбирать наиболее экономичную топологию. МОП-транзисторы определяются активными областями, перекрытыми слоем «поли 1». Длина и ширина канала МОП ПТ определяются шириной полосы «поли 1» и ширины активной области соответственно. P -МОП ПТ заключен в карман. Для более сложных схем можно использовать несколько n -карманов для различных групп p -МОП ПТ. N -МОП ПТ образован маской n^+ -диффузии, формирующей области истока и стока, в то время как p -МОП ПТ образован маской p^+ -диффузии. Контактные окна расположены в областях, где требуется соединение с металлическим слоем. Наконец, слой «металл 1» завершает межсоединения.

Соответствующий вид поперечного сечения КМОП-инвертора в сечении AA' показан на рис. 19. Поликремниевые затворы обоих транзисторов соединены для формирования входной клеммы X . Стоки обоих транзисторов соединены вместе «металлом 1» для

формирования выходной клеммы Y . Истоки n - и p -МОП ПТ подключены к GND и V_{DD} соответственно. Состыкованные контакты структур «сторона-к-стороне» n^+/p^+ -диффузий используются для привязки потенциалов тел n - и p -МОП ПТ к

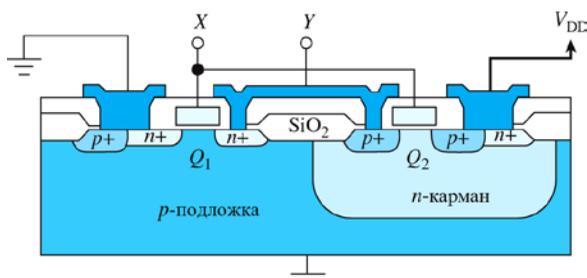


Рис. 19. Поперечное сечение по плоскости AA' КМОП-инвертора. Обратите внимание, что эта конкретная конструкция хороша для иллюстративных целей, но не обязательно подходит для предотвращения защелкивания

соответствующим уровням напряжения.

Когда компоновка завершена, схема должна быть проверена с использованием инструментов САПР, таких как извлечение электрической схемы из описания топологии и проверка на соответствие конструктивно-технологическим требованиям (design rule checker, DRC) с последующей симуляцией. Если верификация соответствует требованиям, проект может быть передан на изготовление фотошаблонов. Генератор рисунков масок топологических слоев вычерчивает их геометрию на стеклянной или кварцевой пластине с использованием механических прерывателей с электронным приводом. Слои рисуются один за другим на разных фотошаблонах. Рисунки получающихся шаблонов имеют светлые (прозрачные) и темные (непрозрачные) области, по геометрии соответствующие рисункам на топологии. Набор фотомасок для примера КМОП-инвертора показан на рис. 20. В зависимости от того, предназначены ли рисуемые геометрические фигуры для вскрытия окон или для получения рисунка, они на шаблонах будут иметь вид светлых или темных полей. Обратите внимание, что каждый из этих слоев должен обрабатываться последовательно. Слои должны быть совмещены в пределах очень тонкого допуска, чтобы сформировать транзисторы и межсоединения. Естественно, чем больше количество слоев, тем сложнее выполнять совмещение. Это также требует лучшего оборудования для фотолитографии и может привести к снижению выхода годных. Следовательно, каждая дополнительная маска отражается в увеличении конечной стоимости кристалла ИС.

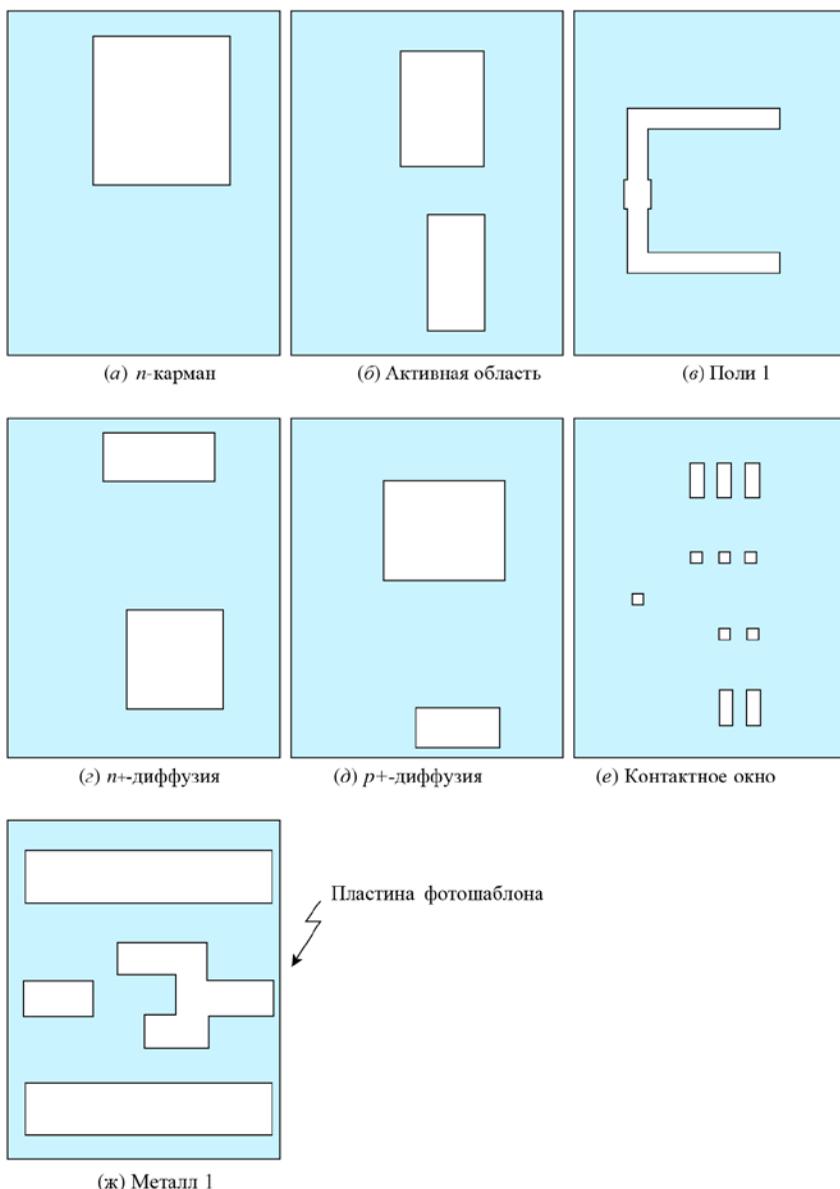


Рис. 20. Набор фотомасок для КМОП-инвертора с n -карманом. Обратите внимание, что каждый слой требует отдельной пластины. Фотошаблоны (а), (г), (д) и (е) являются темнопольными масками, тогда как (б), (в) и (ж) являются светлопольными масками

9. ТЕХНОЛОГИЯ МЕНЕЕ 20 НМ

Быстрое развитие технологии изготовления СБИС более четырех десятилетий следовало прогнозу, названному законом Мура. В 1965 году Гордон Мур, один из соучредителей Intel, отметил, что число транзисторов, интегрируемых в кристалле СБИС приблизительно удваивается каждые два года. Чтобы обеспечить это, размер транзисторов должен соответственно уменьшаться. В противном случае размер кристалла СБИС вырос бы до неприемлемого размера, что привело бы к низкой производительности и высокой стоимости. Вместо того чтобы каждый раз переделывать технологию изготовления с нуля, обычно выполняется процедура масштабирования. Процесс масштабирования — это не только оптическое сжатие поверхностной компоновки прибора, он также требует уменьшения вертикальных размеров, таких как толщина подзатворного оксида, глубина истокового и стокового перехода и т. д. Эффект масштабирования МОП ПТ показан на рис. 21. Технология изготовления СБИС классифицируется по минимальному размеру, который она может обеспечить. Обычно это соотносят с длиной канала затвора МОП. Уменьшение приборных размеров не только обеспечивает более высокую степень интеграции, более короткую длину канала и большую плотность компоновки, но и более высокую скорость пе-

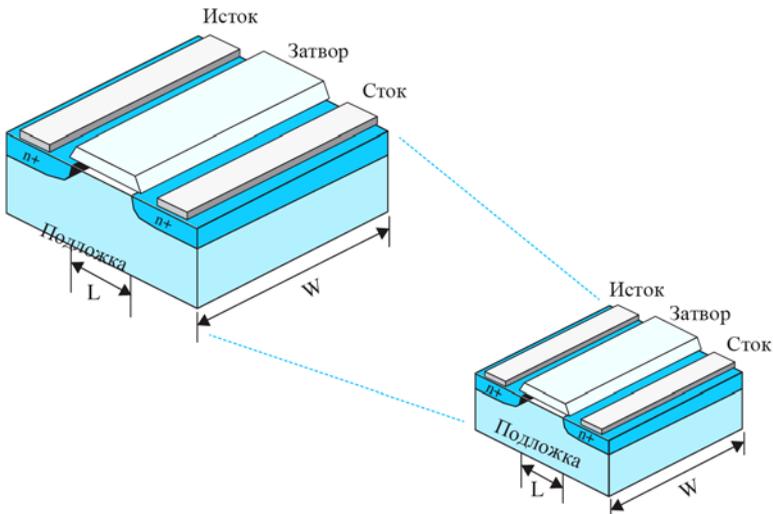


Рис. 21. Масштабирование МОП ПТ включает уменьшение как поверхностных, так и вертикальных размеров. Кроме того, необходимы модификация профилей легирования и выбор материалов

реключения и, следовательно, более высокую производительность. Как правило, масштабирование не может быть выполнено с агрессивным фактором. Обычно уменьшение размеров на 50 % достигается каждые два поколения. Поэтому обычно используется коэффициент масштабирования приблизительно 0,7. Вот почему технологические нормы составляли 1 мкм в 1990 году, затем 0,7 мкм, 0,5 мкм, 0,35 мкм, 0,25 мкм, 0,18 мкм, 0,13 мкм, 90 нм и так далее.

Однако такой порядок масштабирования не может продолжаться вечно. По мере приближения к 20-нм технологии ультратонкий подзатворный диэлектрик и ультракороткая длина канала приводят к недопустимому уровню токов утечки затвора и стока к истоку. Это связано с физическими ограничениями, такими как туннелирование и индуцированного стоком снижения барьера (Drain-Induced Barrier Lowering, DIBL). Некоторые из этих проблем могут быть решены путем использования других материалов, таких как диэлектрик с высоким k (например, HfO_2) для затвора МОП.

В стремлении к ещё более высокому уровню интеграции были изучены новые структуры приборов. Одной из наиболее перспективных технологий является прибор с ультратонким остовом. В частности, так называемый трехмерный (3D) ПТ с двумя затворами (FinFET, буквально «плавниковый» ПТ), показанный на рис. 22, имеет трехмерный затвор, охватывающий очень тонкий кремниевый

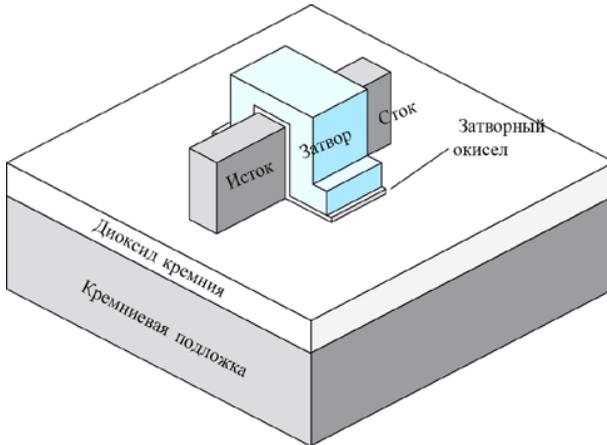


Рис. 22. Конструкция 3D ПТ с затвором, загнутым вокруг очень тонкого кремниевого бруска. Площади контактов истока и стока на самом деле больше, чем непосредственная структура

брусок, который стоит вертикально на поверхности пластины КНИ. Тонкий кремниевый брусок полностью обедняется в нерабочем состоянии для подавления тока утечки сток-исток. 16-нм технология FinFET была разработана в 2014 году для производства высокопроизводительных кристаллов СБИС.

10. ОБЩИЕ ПОЛОЖЕНИЯ ПО СОДЕРЖАНИЮ ОТЧЕТА

Отчет выполняется в соответствии с полученным индивидуальным заданием по сущности той или иной технологической операции и маршрутному процессу изготовления прибора. Примерные технологические маршруты приведены в Приложении.

При подготовке отчета необходимо особенно подробно остановиться на следующих моментах.

1. Технологическая операция и метод ее выполнения:

- роль и назначение технологической операции;
- теоретические основы метода: физико-химические явления, сопровождающие операционный процесс, последовательность их протекания, основные закономерности, факторы, влияющие на производительность и качество выполнения технологической операции, параметры процесса;
- техника проведения технологической операции: оборудование, оснастка, применяемые материалы, подготовка к проведению операции, последовательность проведения процесса (технологические переходы), управление процессом;
- виды брака на данной операции, их причины, пути предупреждения;
- достоинства, недостатки метода;
- дополнительные сведения: требования к условиям производства при проведении операции, «узкие» места, техника безопасности, охрана окружающей среды, возможность автоматизации, создания безотходной технологии, перспективность метода и др.

2. Маршрутный процесс и метод его выполнения:

- назначение маршрута;
- наименование и последовательность технологических операций, оптимальные и возможные методы их выполнения;
- общая характеристика маршрутного процесса (например: планарный, эпитаксиально-планарный, изопланарный);
- особенности маршрута: достоинства, недостатки, «узкие» места, перспективность;

—особенности приборов, изготавливаемых по данному маршруту.

3. *Виды поперечных сечений прибора в процессе формирования отдельных технологических слоев с указанием размеров и электрофизических параметров.*

КОНТРОЛЬНЫЕ ВОПРОСЫ

1. Дайте краткую характеристику этапам развития электроники.
2. Приведите имена ученых, внесших значительный вклад в развитие электроники.
3. Как вы понимаете термин «микроминиатюризация»? Чем объясняется переход от одного поколения развития элементной базы электроники к другому?
4. Какова роль микроэлектроники на современном этапе развития научно-технического прогресса?
5. Каковы тенденции дальнейшего развития микроэлектроники?
6. Какие базовые элементы составляют основу современной микроэлектроники? Дайте их характеристику.
7. Поясните термины: технологическая операция, технологический маршрут, технологический метод.
8. Каково назначение и роль операций контроля?
9. Что такое «структура ИС»?
10. Дайте краткую характеристику основных этапов изготовления ИС.
11. Почему для изготовления ИС в основном применяют кремний?
12. Почему очистка пластин и подложек в технологическом маршруте применяется многократно?
13. Чем объясняется тесная взаимосвязь проектирования конструкции и технологии ИС?
14. Дайте краткую характеристику основных принципов интегральной технологии.
15. Поясните, что такое планарная технология.
16. Каким образом на практике осуществляются принципы локальности, послыности технологических обработок?
17. Каким образом переносится топология с фотошаблона на материал слоя ИС?
18. Каково назначение основных групп методов выполнения технологических операций?

19. Почему при изготовлении ИС предъявляют жесткие требования к условиям производства?
20. Какие основные требования предъявляют к условиям производства ИС?
21. Каким образом обеспечиваются требования к условиям производства ИС?
22. Для чего применяют термическое окисление кремния?
23. В каком случае используют окисление в сухом кислороде, а в каком — во влажном или парах воды?
24. Что такое диффузионное легирование, для чего и как оно используется?
25. В чем разница между одностадийным и двухстадийным процессами диффузии?
26. Что такое ионная имплантация, как она используется при легировании полупроводника?
27. В чем различие между распределением примеси при диффузионном и ионном легировании?
28. В чем состоит разница между топологией и вертикальным профилем легирования структуры?
29. Какие легирующие элементы используют для формирования в кремнии областей n -типа проводимости?
30. Какие легирующие элементы используют для формирования в кремнии областей p -типа проводимости?
31. Почему алюминий, хотя и находится в III группе Периодической таблицы элементов и является акцепторной примесью, не используется в качестве диффузанта?
32. Что такое отжиг? В каких случаях он применяется?
33. В чем суть метода вакуум-термического нанесения тонких пленок?
34. В чем особенность и реализация метода магнетронного распыления?
35. В чем суть метода химического осаждения слоев из газовой фазы?
36. Что такое фотолитография? Перечислите основные этапы создания рисунка на поверхности пластины с помощью фотолитографии.
37. Что такое позитивный, а что такое негативный процессы литографии? В чем их различия?

38. Чем отличаются между собой эталонный и рабочий фототаблоны, используемые при контактной литографии?

39. Какими методами можно изменять толщину резиста от номинальной при нанесении методом центрифугирования?

40. Что такое операция совмещения? Какую роль играют метки совмещения? Нарисуйте пример.

41. Какие существуют основные методы улучшения разрешения проекционной фотолитографии?

42. Поясните смысл характеристик травления «изотропность» и «селективность».

43. Что такое плазма? Приведите простейший пример реактора для травления с помощью плазмы.

44. Чем отличается плазмохимическое и реактивно-ионное травление?

45. Охарактеризуйте способы соединения кристалла с основанием корпуса.

46. Дайте краткую характеристику способов выполнения проволочных межсоединений.

47. Какие способы герметизации кристаллов полупроводниковых приборов и интегральных схем вам известны. Дайте краткую характеристику области применения каждого из них.

ЗАКЛЮЧЕНИЕ

В учебном пособии приведены общие сведения к выполнению отчета по технологической практике, включая основные этапы технологии изготовления полупроводниковых приборов и ИС, принципы формирования структур ИС, основные группы методов технологии изготовления ИС, основы технологических маршрутов изготовления приборных структур, особенности производства ИС и критерии прогрессивности технологии, основные технологические операции изготовления ИС, примерные технологические маршруты изготовления полупроводниковых приборов и ИС, а также общие положения по содержанию отчета.

БИБЛИОГРАФИЧЕСКИЙ СПИСОК

1. Блинов, И.Г. Оборудование полупроводникового производства / И.Г. Блинов, Л.В. Кожитов. — М.: Машиностроение, 1986. — 263 с.

2. Введение в процессы интегральных микро- и нанотехнологий: в 2-х т. / М.В. Акуленок, Андреев В.М. Райнова Ю.П., Чистяков Ю.Д. и др.; под общ. ред. Ю.Н. Коркишко. — М.: БИНОМ. Лаборатория знаний, 2010-2011. — Т.1 244 с.; т.2 247 с.

3. Галперин, В.А. Процессы плазменного травления в микро- и нанотехнологиях. — М.: Техносфера, 2010. — 277 с.

4. Герасименко, Н.Н. Кремний — материал микроэлектроники / Н.Н. Герасименко, Ю.Н. Пархоменко. — М.: Техносфера, 2007. — 352 с.

5. Готра, З.Ю. Технология микроэлектронных устройств: Справочник / З.Ю. Готра. — М.: Радио и связь, 1991. — 528 с.

6. Данилина, Т.И. Технология СБИС / Т.И. Данилина, В.А. Кагадей. — Томск: Томский гос. ун-т систем управления и радиоэлектроники, 2007. — 287 с.

7. Интегральные схемы. Принципы конструирования и производства. — М.: Мир, 1969. — 288 с.

8. Киреев, В.Ю. Технология микроэлектроники. Химическое осаждение из газовой фазы / В.Ю. Киреев, А.А. Столяров. — М.: Техносфера, 2006. — 192 с.

9. Малышева, И.А. Технология производства интегральных микросхем / И.А. Малышева. — М.: Радио и связь, 1991. — 344 с.

10. Плазменная технология в производстве СБИС / под ред. Н. Айнспрука, Д. Брауна. — М.: Мир, 1987. — 469 с.

11. Технология СБИС: в 2-х кн. / Под ред. С. Зи. — М.: Мир, 1986. — Кн.1. 404 с.; кн.2. 453 с.

12. Черняев, В.Н. Технология производства интегральных микросхем и микропроцессоров / В.Н. Черняев. — М.: Радио и связь, 1987. — 384 с.

Информационные порталы:

<http://www.semiconductors.net>.

<http://www.solid-state.com>.

<http://research.ibm.com/journal>.

<http://www.memsnet.org>.

<http://elanina.narod.ru/lanina/index.files/student/tehnology>.

<http://www.nanoobr.ru> — сайт ОАО «Роснано».

<http://perst.issp.ras.ru> — информационный бюллетень «Перспективные технологии».

<http://www.nanonewsnet.ru> — сайт аналитического агентства Nanotechnology News Network.

<http://www.nanodigest.ru> — интернет-журнал о нанотехнологиях.

<http://www.nano-info.ru> — сайт о современных достижениях в области микро- и нанотехнологий.

<http://www.nanometer.ru> — сайт нанотехнологического сообщества ученых.

<http://www.nano-portal.ru> — портал, посвященный теме развития нанотехнологий и их внедрения в производство.

<http://www.strf.ru> — журнал «Электроника: наука, технология, бизнес»

ТЕХНОЛОГИЧЕСКИЕ МАРШРУТЫ

Технологический маршрут изготовления биполярного транзистора

№	Операция	Основные требуемые параметры	Оrientировочные режимы	Примечания
1	Формирование партии		КЭФ-1 (100)	
2	Х.О.-1			
<i>Формирование эпитаксиальной структуры</i>				
3	Эпитаксия	$d=4$ мкм, $\rho=0,5$ Ом·см		
4	Х.О.			
5	Окисление	$d=0,3 \dots 0,4$ мкм	$T=950$ °С, пары H_2O , «ТЕРМОКОМ»	Заполнение разделительных канавок оксидом
<i>Формирование базового слоя</i>				
6	Ф/г « p^+ -база»			
7	Травление SiO_2			
8	ИЛ «В»"		$E=80$ кэВ, $D=70$ мкКл/см ²	
9	Снятие ф/р			
10	Х.О.			
11	Окисление	$x_{pr}=1,5$ мкм	$T=1050$ °С, $t=2$ ч, сухой O_2	
<i>Формирование эмиттерного слоя</i>				
12	Ф/г «Эмиттер»			
13	Травление SiO_2			
14	Снятие ф/р			
15	Х.О.			
16	Диффузия «Р-1»		$T=900$ °С, $t=10$ мин	

17	Снятие ФСС			
19	Диффузия «P-2»	$x_{п1}=1$ мкм, $x_{п2}=2$ мкм	$T=950$ °С, $t=1,5$ ч, влажн. O_2	
<i>Формирование контактных окон</i>				
20	Ф/г «Контакты»			
21	ПХТ SiO_2			
22	Снятие ф/р			
23	Х.О.			
<i>Формирование металлизации</i>				
24	Освещение контактов			
25	Напыление Al	$d=1,4$ мкм		
26	Ф/г «Металл»			
27	ПХТ Al			
28	Снятие ф/р			
29	Х.О.			
<i>Формирование пассивации</i>				
30	Нанесение пиролитического SiO_2		Пиролитический процесс	
31	Отжиг			
32	Ф/г «ВКП»			
33	ПХТ пиролит. SiO_2			
34	Снятие ф/р			
35	Х.О.			
36	Травление обратной стороны			Для создания низкоомного контакта к корпусу и уменьшения сопротивления коллектора
37	Контроль параметров			

Технологический маршрут изготовления биполярной ИС

<i>Комбинированная изоляция, скрытые n⁺-слои, n-p-n вертикальные транзисторы, один уровень металла</i>				
№	Операция	Основные требуемые параметры	Ориентировочные режимы	Примечания
1	Формирование партии		КЭФ-1 (100)	
2	Х.О. I			
<i>Формирование эпитаксиальной структуры</i>				
3	Окисление	$d=0,1$ мкм	$T=1000$ °С, влажный O_2	
4	Ф/г «Скрытый слой»			
5	Травление SiO_2			
6	ИЛ. «Sb»		$E=100$ кэВ, $D=1000$ мкКл/см ²	
7	Снятие ф/р			
8	Травление SiO_2	Стравить весь		
9	Х.О.			
10	Эпитаксия	$d=2$ мкм, $\rho=0,5$ Ом·см		
11	Х.О.			
<i>Формирование изоляции элементов</i>				
12	Окисление	$d=500$ Å	$T=1000$ °С, сухой O_2	
13	Нанесение Si_3N_4	$d=0,2$ мкм		
14	Ф/г «Изоляция»			Создание разделительных канавок
15	ПХТ Si_3N_4			
16	ПХТ Si	$d=0,7$ мкм		Кремний травится на глубину 40—50 % глубины изоляции
17	Снятие ф/р			
18	Х.О.			

19	Окисление	$d=1,2, \dots, 1,6$ мкм	$T=950$ °С, пары H_2O , «ТЕРМОКОМ»	Заполнение разделительных канавок оксидом
20	Травление SiO_2			
21	Травление Si_3N_4			
22	Травление SiO_2			
23	Х.О.			
<i>Формирование контактных областей к открытому n^+-слою</i>				
24	Окисление			
25	Ф/г « n^+ -глубокий»			
26	Травление SiO_2			
27	ИЛ		$E=100$ кэВ, $D=1000$ мкКл/см ²	
28	Снятие ф/р			
29	Х.О.			
30	Разгонка « n^+ -глубокий»	$x_f=2$ мкм	$T=1150$ °С, сухой O_2	Разгонка «Р» до n^+ -глубокий
<i>Формирование базового слоя</i>				
31	Ф/г «База»			
32	Травление SiO_2			
33	ИЛ «В»		$E=80$ кэВ, $D=50$ мкКл/см ²	
34	Снятие ф/р			
35	Х.О.			
36	Окисление	$x_{ip}=1,0$ мкм	$T=1050$ °С, сухой O_2 , $t=30$ мин	
<i>Формирование эмиттерного слоя</i>				
37	Ф/г «Эмиттер»			
38	Травление SiO_2			
39	Снятие ф/р			
40	Х.О.			

41	Диффузия		$T=850^{\circ}\text{C}$, $t=10$ мин	
42	Снятие ФСС			
43	Х.О.			
44	Диффузия	$x_{\text{пр}}=0,5$ мкм	$T=950^{\circ}\text{C}$, влажн. O_2 , $t=50$ мин	
<i>Формирование контактных окон</i>				
45	Ф/г «Контакты»			
45	ПХТ SiO_2			
47	Снятие ф/р			
48	Х.О.			
<i>Формирование металлизации</i>				
49	Освежение контактов			
50	Нанесение Al	$d=1,4$ мкм		
51	Ф/г «Металлизация»			
52	ПХТ Al			
53	Снятие ф/р			
54	Х.О.			
<i>Формирование пассивации</i>				
55	Нанесение SiO_2		Пиролитический процесс	
56	Отжиг			
57	Ф/г «ВКП»			
58	ПХТ пиролит. SiO_2			
59	Снятие ф/р			
60	Х.О.			
61	Травление обратной стороны			Обеспечение низкоомного контакта к корпусу и снижение сопротивления коллектора
62	Контроль параметров			

Технологический маршрут изготовления МОП-транзистора

<i>n</i> -канал, длина канала 3,5—5,0 мкм, металлургический затвор				
№	Операция	Основные требуемые параметры	Оrientировочные режимы	Примечания
1	Формирование партии		КДБ-12 <100>	
2	Х.О.-1			
<i>Формирование активных областей</i>				
3	Поднитрид. окисление	$d=500 \text{ \AA}$	$T=950 \text{ }^\circ\text{C}$, влажный O_2	Выращивание поднитридного SiO_2
4	Нанесение Si_3N_4	$d=1200 \text{ \AA}$		Защита кремния от окисления
5	Х.О.-6			
6	Ф/г «Нитрид»			Создание в Si_3N_4 рисунка активных областей
7	ПХТ Si_3N_4			
8	ИЛ «В»	Противоинверсное	$E=70 \text{ кВ}$, $D=1\dots5 \text{ мкКл/см}^2$	Повышение концентрации примеси в полевых областях
9	Х.О.			
10	Ф/г «Кольцо»			Создание защитных колец вокруг транзистора
11	ИЛ «В»		$E=30 \text{ кВ}$, $D=5\dots50 \text{ мкКл/см}^2$	Повышение концентрации примеси в защитных кольцах
12	Снятие ф/р			
13	Х.О.-2			
14	Разгонка охраны	$x_j=3\dots4 \text{ мкм}$	$T=1100 \text{ }^\circ\text{C}$, $t=2\dots3 \text{ ч}$, сухой O_2	Разгонка примеси в полевых областях и в кольце
15	Локальное окисление	$d=1,0 \text{ мкм}$, «ТЕРМОКОМ»	$T=950 \text{ }^\circ\text{C}$, $P=10 \text{ атм.}$, пары H_2O	Локальное окисление незащищенных Si_3N_4 областей

16	Травление SiO ₂		$t=40$ с с Si ₃ N ₄	Стравливание SiO ₂ с Si ₃ N ₄
17	Травление Si ₃ N ₄			Полное удаление Si ₃ N ₄ с пластины
18	Травление SiO ₂			Стравливание SiO ₂ с активных областей
<i>Формирование каналов транзисторов</i>				
19	Х.О.-2			
20	Промежут. окисл.	$d=350 \text{ \AA}$	$T=900 \text{ }^\circ\text{C}$, влажный HCl	Выращивание жертвенного слоя SiO ₂
21	ИЛ «В»		$E=100 \text{ кВ}$, $D=0.05 \dots 0.2$ мкКл/см ²	Получение расчетной концентрации примеси на поверхности каналов транзисторов с пороговым напряжением U_1
22	Х.О.			
<i>Формирование исток—стоковых областей</i>				
23	Ф/г «Стоки»			Создание исток—стоковых областей транзисторов
24	ИЛ «Р»	$R_s=20 \dots 60 \text{ Ом}/\square$	$E=100 \text{ кВ}$, $D=500 \dots 1500$ мкКл/см ²	
25	Снятие ф/р			
26	Х.О.-2			
27	Травление SiO ₂			
28	Затворн. окисл.	$d=0,1 \text{ мкм}$	$T=950 \text{ }^\circ\text{C}$, влажный HCl	
<i>Формирование затворов и металлизированных межсоединений</i>				
29	Ф/г «Контакты 1»			Создание контактных окон к активным областям
30	ПХТ SiO ₂			
31	ПХУ ф/р			
32	Снятие ф/р			
33	Х.О.-5			
34	Х.О.-9		Освежение контактов	Удаление ФСС в контактных окнах
35	Напыление Al	$d=1,2 \dots 1,4 \text{ мкм}$		Формирование металлизации

36	Ф/г «Металл 1»			
37	ПХТ Al			
38	Снятие ф/р			
39	Х.О.-7			Уменьшение омического сопротивления контактов и отжиг зарядов в SiO ₂ и на границе Si—SiO ₂ -подзатворный
40	Вжигание Al		T=450...500 °C, t=25 мин., N ₂	
<i>Формирование пассивации кристалла</i>				
41	Осаждение SiO ₂	1,0 мкм		
42	Х.О.-6		Пиролитический процесс	
43	Ф/г «ВКП»			
44	Травление SiO ₂			Вскрытие площадок для приварки выводов
45	Х.О.-7			
46	Контроль параметров			

Технологический маршрут изготовления горизонтального *n*-МОП транзистора

<i>Рабочая частота 500—700 МГц, U_{макс}=40 В</i>				
№	Операция	Основные требуемые параметры	Оrientировочные режимы	Примечания
1	Формирование партии		КЭФ-0,8 (100)	
2	Х.О.			
<i>Формирование горизонтальной структуры</i>				
3	Окисление	$d=0,7...0,8$ мкм	$T=1000$ °С, O ₂ +N ₂ +HCl	Создание изоляционного слоя SiO ₂
4	Ф/г «Активная область»			
5	Травление SiO ₂			В активных областях будут сформированы области истока, канала, горизонтального стока и контакты
6	Снятие ф/р			
7	Х.О.			
8	Окисление затворное	$d=0,07...0,08$ мкм	$T=1000$ °С, O ₂ +N ₂ +HCl	Создание подзатворного слоя SiO ₂
9	Нанесение поликремния	$d=0,5...0,6$ мкм		
10	Ф/г «Затвор»			Формирование поликремниевых затворов
11	Травление поликремния			
12	Снятие ф/р			
13	Х.О.			
14	Ф/г «р »			
15	ИЛ «В»		$E=50$ кэВ, $D=10$ мкКл/см ²	Создание разделительной области между истоком и стоком и областью канала. Доза определяет величину порогового напряжения
16	Снятие ф/р			
17	Х.О.			
18	Разгонка p^-	$x_j=2$ мкм, $R_s=500$ Ом/□	$T=1100$ °С, $t=3$ ч, сухой O ₂	

19	Ф/г «п+»								
20	Травление SiO ₂	Стравить $d=0,1$ мкм							Создание истоковых областей
21	ИЛ «Р»				$E=100$ кэВ, $D=1500$ мкКл/см ²				
22	Снятие ф/р								
23	Х.О.								
24	Разгонка n^+	$x_f=0,8$ мкм, $R_s=15$ Ом/□			$T=1100$ °С, влажный O ₂				Создание истоковых областей и термического SiO ₂ на поликремнии
<i>Формирование металлизированных соединений</i>									
25	Осаждение ФСС	$d=1,5$ мкм			Пиролитический процесс				
26	Х.О.								
27	Оплавление ФСС				$T=1000$ °С, $t=10$ мин, сухой O ₂				Уплотнение ФСС и сглаживание рельефа
28	Ф/г «Контакты»								
29	ПХТ ФСС+SiO ₂								
30	Снятие ф/р								
31	Х.О.								
32	Освещение контактов								
33	Напыление Pt	$d=0,1$ мкм			HF:H ₂ O=1:10				
34	Вжигание Pt				Импульсное				
35	Окисление Pt								
36	Снятие Pt								
37	Х.О.								
38	Напыление TiW	$d=0,15$ мкм							
39	Напыление Al	$d=1,4$ мкм							
40	Ф/г «Металл»								Создание многослойных металлизированных межсоединений

41	ПХТ Al+TiW			
42	Снятие ф/р		$T=500\text{ }^{\circ}\text{C}$, $t=10$ мин	
43	Х.О.			
44	Вжигание			Уменьшение сопротивления контактов и стабилизация параметров прибора
<i>Формирование пассивации</i>				
45	Нанесение SiO ₂		Пиролитический процесс	
46	Отжиг			
47	Ф/г «ВКП»			
48	ПХТ поликремния			
49	Снятие ф/р			
50	Х.О.			
51	Травление обратной стороны			Для создания низкоомного контакта к корпусу и уменьшения сопротивления области стока
52	Напыление Ti			
53	Напыление NiTi			
54	Контроль параметров			

Технологический маршрут изготовления вертикального *n*-МОП транзистора

<i>Эпитаксиальная структура, двойная диффузия, вертикальный сток, охранные кольца, U_{макс}=500 В</i>				
№	Операция	Основные требуемые параметры	Ориентировочные режимы	Примечания
1	Формирование партии		КЭФ-0,01 <111>	
2	Х.О.			
<i>Формирование эпитаксиальной структуры</i>				
3	ИЛ «Sb»		$E=100$ кэВ, $D=1000$ мкКл/см ²	
4	Х.О.			
5	Эпитаксия	$d=55 \dots 65$ мкм, $\rho=20 \dots 27$ Ом·см	$T=1150$ °С, хлоридный процесс	Толщина эпитаксиального слоя и его удельное сопротивление выбираются в зависимости от требуемых параметров ($U_{макс}$)
6	Х.О.			
<i>Формирование вертикальной структуры</i>				
7	Х.О.			
8	Окисление 1	$d=0,2 \dots 0,25$ мкм	$T=1000$ °С, O_2+H_2+HCl	Создание защитного слоя SiO ₂
9	Ф/г «р ⁺ -глубокая»			
10	ИЛ «В-1»		$E=80$ кэВ, $D=600$ мкКл/см ²	Создание разделительной области между стоком и истоком и охранных колец
11	Травление SiO ₂			Создание видимого рельефа на пластине для дальнейшего контроля совмещения масок
12	Снятие ф/р			

13	Х.О.				
14	Разгонка « p^+ -глубокая»	$x_j = 3 \dots 4$ мкм, $R_s = 50$ Ом/□	$T = 1150$ °С, $t = 60$ мин, сухой O_2		
15	Травление SiO_2	Стравить весь			
16	Х.О.				
17	Окисление 2	$d = 0,7 \dots 0,8$ мкм	$T = 1000$ °С, $O_2 + N_2 + HCl$		Создание изоляционного слоя SiO_2
18	Ф/г «Активная область»				В активных областях будут сформированы области истока, канала, горизонтальной части стока и контакты
19	Травление SiO_2				
20	Снятие ф/р				
21	Х.О.				
22	Затворное окисление	$d = 0,1 \dots 0,12$ мкм	$T = 1000$ °С, $O_2 + N_2 + HCl$		Создание подзатворного слоя SiO_2
23	Нанесение поликремния				
24	Ф/г «Затвор»				Формирование поликремниевого затвора
25	Травление поликремния				
26	ИЛ «В-2»		$E = 80$ кэВ, $D = 12$ мкКл/см ²		
27	Снятие ф/р				
28	Х.О.				
29	Разгонка « p^- -мелкая»	$x_{j,p^-} = 5$ мкм, $R_s = 400$ Ом/□; $x_{j,p^+} = 8$ мкм, $R_s = 40$ Ом/□	$T = 1150$ °С, сухой N_2		Создание p^- -области (области канала). Это легирование определяет пороговое напряжение транзистора
30	Ф/г «п ⁺ »				
31	Травление SiO_2				Создание истоковых областей
32	ИЛ «Р»				
33	Снятие ф/р				

34	Х.О.			
35	Разгонка «п»	$x_f=1$ мкм, $R_f=15$ Ом/□	$T=940$ °С, влажный O_2	Создание истоковых областей и термического SiO_2 на поликремнии
<i>Формирование металлизированных соединений</i>				
36	Осаждение ФСС	$d=1,5$ мкм	Пиролитический процесс	
37	Х.О.			
38	Оплавление ФСС		$T=1000$ °С, $t=10$ мин, сухой O_2	Уплотнение ФСС и сглаживание рельефа
39	Ф/г «Контакты»			
40	ПХТ ФСС+ SiO_2			
41	Снятие ф/р			
42	Х.О.			
43	Освежение контактов		$HF:H_2O=1:10$	
44	Напыление Pt	$d=0,1$ мкм		
45	Вжигание Pt		Импульсное	
46	Окисление Pt		$T=500$ °С, сухой O_2	Создание переходного слоя PtSi в контактах между алюминием и кремнием
47	Снятие Pt			
48	Х.О.			
49	Напыление TiW	$d=0,15$ мкм		
50	Напыление Al	$d=1,4$ мкм		
51	Ф/г «Металл»			
52	ПХТ Al+TiW			Создание многослойных металлизированных межсоединений
53	Снятие ф/р			
54	Х.О.			
55	Вжигание		$T=500$ °С, $t=10$ мин	Уменьшения сопротивления контактов и стабилизация параметров прибора

<i>Формирование пассивации</i>	
56	Нанесение пиролит. SiO ₂
57	Отжиг
58	Ф/г «ВКП»
59	ПХТ пиролит. SiO ₂
60	Снятие ф/р
61	Х.О.
62	Травление обратной стороны
63	Напыление Ti
64	Напыление NiTi
65	Контроль параметров
Для создания низкоомного контакта к корпусу и уменьшения сопротивления области стока	

Технологический маршрут изготовления *n*-МОП БИС

<i>Поликремниевый затвор, длина канала 1,5—2,0 мкм, один уровень металлизации</i>			
№	Операция	Оrientировочные режимы	Примечания
1	Формирование партии	КДБ-12 (100)	
2	Х.О.-1		
<i>Формирование активных областей</i>			
3	Поднитрид окисление	$d=500 \text{ \AA}$	Выращивание поднитридного SiO ₂
4	Нанесение Si ₃ N ₄	$d=1200 \text{ \AA}$	Для защиты кремния от окисления
5	Х.О.-6		

6	Отжиг		$T=850\text{ }^{\circ}\text{C}$, сухой N_2	Для улучшения адгезии фоторезиста
7	Ф/г «Нитрид»			Создание в Si_3N_4 рисунка активных областей
8	ПХТ Si_3N_4			
9	ИЛ «В»	Противоинверсия	$E=30\text{ кВ}$, $D=5\dots 10\text{ мкКл/см}^2$	Повышение концентрации примеси в полевых областях
10	Снятие ф/р			
11	Х.О.-2			
12	Разгонка охраны		$T=1000\text{ }^{\circ}\text{C}$, $t=2\dots 3\text{ ч}$, сухой O_2	Разгонка примеси в полевых областях
13	Локальное окисление	$d=1,0\text{ мкм}$, «ТЕРМОКОМ»	$T=950\text{ }^{\circ}\text{C}$, $P=10\text{ атм}$, пары H_2O	Локальное окисление незащищенных Si_3N_4 областей
14	Травление SiO_2		$t=40\text{ с}$ с Si_3N_4	Стравливание SiO_2 с Si_3N_4
15	Травление Si_3N_4			Полное удаление Si_3N_4 с пластины
16	Травление SiO_2			Удаление SiO_2 с активных областей
<i>Формирование каналов транзисторов</i>				
17	Х.О.-2			
18	Затворное окисление			Выращивание подзатворного оксида
19	Ф/г «Подгонка 1»			Вскрытие канальных областей транзисторов-1
20	ИЛ «В»		$E=30\text{ кВ}$, $D=0,05\dots 0,2\text{ мкКл/см}^2$	Получение расчетной концентрации примеси в каналах транзисторов с пологовым напряжением U_I
21	Снятие ф/р			
22	Х.О.-2			
23	Ф/г «Подгонка 2»			Вскрытие канальных областей транзисторов-2

24	ИЛ «В»		$E=100$ кэВ, $D=0,05 \dots 0,2$ мкКл/см ²	Получение расчетной концентрации примеси в каналах транзисторов с попероговым напряжением U_2
25	Снятие ф/р			
26	Х.О.-2			
27	Ф/г «Обеднение»			Вскрытие канальных областей транзисторов-3
28	ИЛ «Р»		$E=100$ кэВ, $D=0,10 \dots 0,5$ мкКл/см ²	Получение расчетной концентрации примеси в каналах транзисторов с попероговым напряжением U_3 (обедн.)
29	Снятие ф/р			
30	Х.О.-2			
31	Нанесение поликремния	$d=0,4 \dots 0,6$ мкм		Для создания затворов транзисторов и межсоединений
32	Х.О.-2			
33	Диффузия "р"	$R_s=15 \dots 25$ Ом/□	$T=850$ °С, $t=10$ мин	Снижение поверхностного сопротивления слоя поликремния
34	Снятие ФСС			
35	Х.О.-2			
36	Отжиг	Улучшение адгезии ф/р	$T=850$ °С, $t=20$ мин	
37	Ф/г «ПолиSi»			Создание поликремниевых затворов и слоя межсоединений в поликремнии
38	ПХГ полиSi			
39	Снятие ф/р			
40	Х.О.-2			
	<i>Формирование сток-истоковых областей</i>			

41	ИЛ «As»	$R_s=30 \dots 60 \text{ Ом}/\square$	$E=100 \text{ кэВ},$ $D=500 \dots 1500 \text{ мкКл}/\text{см}^2$	Создание областей стока—истока транзисторов и межсоединений в диффузионных областях
42	Х.О.-2			Создание изоляции по поликремнию,
43	Окисление n^+	$d=0,2 \text{ мкм}$	$T=950 \text{ }^\circ\text{C}$, влажный HCl	отжиг As для получения p - n переходов с $x_p=0,3 \dots 0,4 \text{ мкм}$ и $R_s=30 \dots 60 \text{ Ом}/\square$
<i>Формирование металлизированных межсоединений</i>				
44	Нанесение ФСС	$d=1,0 \text{ мкм}$, [R]=7 %	Пиролитический процесс	Создание изоляции между поликремнием и Al
45	Х.О.			
46	Оплавление		$T=1000 \text{ }^\circ\text{C}$, $t=25 \text{ мин}$	Планаризация рельефа на ступеньках поликремния
47	Ф/г «Контакты 1»			Создание контактных окон к областям n -типа и поликремниевым
48	ПХТ ФСС			
49	ПХУ ф/р			
50	Снятие ф/р			
51	Х.О.-5			
52	Диффузия «Р» в контакты		$T=850 \text{ }^\circ\text{C}$, $t=5 \text{ мин}$	Уменьшение сопротивления контактов
53	Х.О.-9		Освежение контактов	Удаление ФСС в контактных окнах
54	Напыление Al	$d=1,2 \dots 1,4 \text{ мкм}$		Формирование металлизированной разводки
55	Ф/г «Металл 1»			
56	ПХТ Al			
57	Снятие ф/р			
58	Х.О.-7			
59	Вжигание Al		$T=450 \dots 500 \text{ }^\circ\text{C}$, $t=25 \text{ мин}$, N_2	

Формирование пассивации кристалла			
60	Осаждение пиролит. SiO ₂	$d=1,0$ мкм	Пиролитический процесс
61	Х.О.-6		
62	Ф/г «ВКП»		Вскрытые площадки для приварки выводов ИС
63	ПХТ пиролит. SiO ₂		
64	ПХУ ф/р		
65	Х.О.-7		
66	Отжиг	$T=400 \dots 500$ °С, $t=20$ мин	Отжиг заряда в диэлектрике
67	Контроль параметров		

Технологический маршрут изготовления р-МОП БИС

<i>р-канал, поликремниевый затвор, длина канала 2,5—3,0 мкм, один уровень металлизации</i>				
№	Операция	Основные требуемые параметры	Ориентировочные режимы	Примечания
1	Формирование партии		КЭФ-4,5 (100)	
2	Х.О.-1			
<i>Формирование активных областей</i>				
3	Поднитрид. окисление	$d=500$ Å	$T=950$ °С, влажный O ₂	Выращивание поднитридного SiO ₂
4	Нанесение Si ₃ N ₄	$d=1200$ Å		Для защиты кремния от окисления
5	Х.О.-2			
6	Отжиг		$T=850$ °С, сухой N ₂	Для улучшения адгезии фоторезиста
7	Ф/г «Нитрид»			Создание в Si ₃ N ₄ рисунка активных областей
8	ПХТ Si ₃ N ₄			

9	ИЛ «Р»	Противоинверсия	$E=50$ кэВ, $D=0,1 \dots 1,0$ мкКл/см ²	Повышение концентрации примеси в полевых областях
10	Снятие ф/р			
11	Х.О.-2			
12	Разгонка охраны		$T=1000$ °С, $t=0,5 \dots 1$ ч, сух. O ₂	Разгонка примеси в полевых областях
13	Локальное окисление	$d=1,0$ мкм, «ТЕРМОКОМ»	$T=950$ °С, $P=10$ атм, пары H ₂ O	Локальное окисление незащищенных нитридом областей
14	Травление SiO ₂		$f=40$ с с Si ₃ N ₄	Стравливание SiO ₂ с Si ₃ N ₄
15	Травление Si ₃ N ₄			Полное удаление Si ₃ N ₄ с пластины
16	Травление SiO ₂			Удаление SiO ₂ с активных областей
<i>Формирование каналов транзисторов</i>				
17	Х.О.-2			
18	Затворное окисление	$d=350$ Å	$T=900$ °С, влажный HCl	Выращивание подзатворного SiO ₂
19	Ф/г «Подгонка»			Вскрытие канальных областей транзисторов-1
20	ИЛ «В»		$E=100$ кэВ, $D=0,01 \dots 0,5$ мкКл/см ²	Получение расчетной концентрации примеси в каналах транзисторов с по- роговым напряжением U_1
21	Снятие ф/р			
22	Х.О.-2			
23	Ф/г «Обеднение»			Вскрытие канальных областей транзисторов-2
24	ИЛ «В»		$E=40$ кэВ, $D=0,1 \dots 0,5$ мкКл/см ²	Получение расчетной концентрации примеси в каналах транзисторов с по- роговым напряжением U_2 (обедн.)
25	Снятие ф/р			
26	Х.О.-2			

27	Нанесение поликремния	$d=0,4 \dots 0,6$ мкм		Для создания затворов транзисторов и межсоединений
28	Х.О.-2			
29	Диффузия "р"	$R_s=15 \dots 25$ Ом/кв	$T=850$ °С, $t=10$ мин	Снижение поверхностного сопротивления слоя поликремния
30	Снятие ФСС			
31	Х.О.-2			
32	Отжиг	Улучшение адгезии ф/р	$T=850$ °С, $t=20$ мин	
33	Ф/г «Поликремний»			Создание поликремниевых затворов и слоя межсоединений в поликремнии
34	ПХТ поликремния			
35	Снятие ф/р			
36	Х.О.-2			
<i>Формирование области стока—истока</i>				
37	ИЛ «В»	$R_s=50 \dots 200$ Ом/□	$E=30$ кэВ, $D=200 \dots 500$ мкКл/см ²	Создание исток—стокowych областей транзисторов и межсоединений в диффузионных областях
38	Х.О.-2			Создание изоляции по поликремнию, отжиг бора для получения $p-n$ переходов с $x_j=0,3 \dots 0,4$ мкм и $R_s=50 \dots 200$ Ом/□
39	Окисление поликремния	$d=0,2$ мкм	$T=950$ °С, влажный НСІ	
<i>Формирование металлизированных межсоединений</i>				
40	Нанесение пиролит. ФСС	$d=1,0$ мкм, [Р]=7 %	Пиролитический процесс	Создание изоляции между поликремнием и алюминием
41	Х.О.			

42	Оплавление		$T=1000\text{ }^{\circ}\text{C}$, $t=25\text{ мин}$	Планиризация рельефа на ступеньках поликремния
43	Ф/г «Контакты 1»			Создание контактных окон к областям р-типа и поликремниевым областям
44	ПХТ пиролит. ФСС			
45	ПХУ ф/р			
46	Снятие ф/р			
47	Х.О.-5			
48	Х.О.-9		Освежение контактов	Удаление слоя ФСС в контактных окнах
49	Нанепление Al	$d=1,2...1,4\text{ мкм}$		Формирование металлизированной разводки
50	Ф/г «Металл 1»			
51	ПХТ Al			
52	Снятие ф/р			
53	Х.О.-7			
54	Вжигание Al		$T=450...500\text{ }^{\circ}\text{C}$, $t=25\text{ мин}$, N_2	
<i>Формирование пассивации кристалла</i>				
55	Осаждение SiO_2	$d=1,0\text{ мкм}$	Пиролитический процесс	Вскрытие площадок для приварки выводов ИС
56	Х.О.-6			
57	Ф/г «ВКП»			
58	ПХТ SiO_2			
59	ПХУ ф/р			
60	Х.О.-7			
61	Отжиг		$T=400...450\text{ }^{\circ}\text{C}$, $t=20\text{ мин}$	Отжиг заряда в диэлектрике
62	Контроль параметров			

Технологический маршрут изготовления КМОП БИС с *n*-карманом

<i>n</i> -карман, поликремневый затвор, длина канала 1,5–2,0 мкм, один уровень металлизации				
№	Операция	Основные требуемые параметры	Оrientировочные режимы	Примечания
1	Формирование партии		КДБ-12 <100>	
2	Х.О.-1			
<i>Формирование областей карманов</i>				
3	Окисление	$d=0,5\pm 0,05$ мкм	$T=1000$ °С, влажный O_2	Маскирующий окисел
4	Ф/г «Карманы»		Фотокопия в фоторезисте	
5	Травление SiO_2		До кремния	Создание окон для ионного легирования
6	Снятие ф/р			Удаление ф/р со всей пластины
7	Х.О.-2			
8	Окисление	$d=500$ Å	$T=900$ °С, влажный O_2	Защита кремния от загрязнений при ИЛ
9	ИЛ «Р»		$E=100$ кэВ, $D=0,85$ мкКл/см ²	Внедрение фосфора в области карманов
10	Х.О.-2			
11	Разгонка карманов	$x_f=4$ мкм, $R_s=1,8$ кОм/□	$T=1200$ °С, $t=3 \dots 6$ ч, N_2	Поверхностная концентрация N_{ss} (для расчета $U_{пор}$)
13	Х.О.-2			
<i>Формирование активных областей</i>				
14	Поднитрид. окисление	$d=500$ Å	$T=950$ °С, влажный O_2	Выращивание поднитридного SiO_2
15	Нанесение Si_3N_4	$d=1200$ Å		Для защиты кремния от окисления
16	Х.О.-6			
17	Отжиг		$T=850$ °С, сухой N_2	Для улучшения адгезии фоторезиста
18	Ф/г «Нитрид»			Создание в Si_3N_4 рисунка <i>p</i> -областей

19	ПХТ Si ₃ N ₄					
20	ИЛ «Р»		$E=75$ кэВ, $D=0,2...1,0$ мкКл/см ²			Повышение концентрации примеси в полевых областях n -типа
21	Снятие ф/р					
22	Х.О.-2					
23	Ф/г «ЛЮКОС»					
24	ПХТ Si ₃ N ₄					Создание в Si ₃ N ₄ рисунка p -областей
25	ИЛ «В»		$E=30$ кэВ, $D=5...10$ мкКл/см ²			Повышение концентрации примеси в полевых областях p -типа (прогибоинверсное легирование)
26	Снятие ф/р					
27	Х.О.-2					
28	Разгонка охраны		$T=1000$ °С, $t=2...3$ ч, сух. О ₂			Разгонка примеси в полевых областях
29	Локальное окисление	$d=1,0$ мкм, «ТЕРМОКОМ»	$T=950$ °С, $P=10$ атм, пары Н ₂ О			Локальное окисление незащищенных нитридом областей
30	Травление SiO ₂		$t=40$ с Si ₃ N ₄			Стравливание SiO ₂ с Si ₃ N ₄
31	Травление SiO ₂					Полное удаление Si ₃ N ₄ с пластины
32	Травление SiO ₂					Удаление SiO ₂ с активных областей
<i>Формирование каналов транзисторов</i>						
33	Х.О.-2					
34	Затворное окисление	$d=350$ Å	$T=900$ °С, влажный НС1			Выращивание подзатворного SiO ₂
35	Ф/г «Подгонка»					Вскрытие n -канальных областей
36	ИЛ «В»	Противосмыкание	$E=100$ кэВ, $D=0,05...0,2$ мкКл/см ²			Для повышения концентрации примеси в глубине канала (предотвращения смыкания сток—истоковых областей)
37	Снятие ф/р					
38	Х.О.-2					

39	ИЛ «В»	Управление по- рогом	$E=10 \dots 30$ кэВ, $D=0,01 \dots 0,1$ мкКл/см ²	Для получения на поверхности канала расчетной концентрации примеси (кор- рекция порогового напряжения n - и p - транзисторов)
40	Х.О.-2		Нелегированный	Для создания затворов транзисторов и межсоединений
41	Нанесение поликремния	$d=0,4 \dots 0,6$ мкм		
42	Х.О.-2			
43	Диффузия «Р»	$R_s=15 \dots 25$ Ом/□	$T=850$ °С, $t=10$ мин	Снижение поверхностного сопротивления слоя поликремния
44	Снятие ФСС			
45	Х.О.-2			
46	Отжиг	Улучшение адгезии ф/р	$T=850$ °С, $t=20$ мин	
47	Ф/г «Поликремний»			Создание поликремниевых затворов и слоя межсоединений в поли-Si
48	ПХТ поликремния			
49	Снятие ф/р			
50	Х.О.-2			
<i>Формирование исток-стоковых областей</i>				
51	Ф/г «Фосфор»			Создание исток—стоковых областей n - канальных транзисторов и межсоедине- ний в диффузионных областях n -типа
52	ИЛ «As»	$R_s=30 \dots 60$ Ом/□	$E=100$ кэВ, $D=500 \dots 1500$ мкКл/см ²	
53	ПХУ ф/р			
54	Х.О. 2			Создание изоляции по поликремнию, от- жиг As для получения $p-n$ переходов с $x_j=0,3 \dots 0,4$ мкм и $R_s=30 \dots 60$ Ом/□
55	Окисление n^+	$d=0,2$ мкм	$T=950$ °С, влажный HCl	

56	Ф/г «Бор»				Создание исток–стоковых областей <i>p</i> -канальных транзисторов
57	ИЛ «В»	$R_s=100\dots200$ Ом/□	$E=30$ кэВ, $D=150\dots300$ мкКл/см ²		
58	Снятие ф/р				
59	Х.О.-2				
<i>Формирование металлизированных межсоединений</i>					
60	Нанесение ФСС	$d=1,0$ мкм, [P]=7 %	Пиролитический процесс		Создание изоляции между поликремнием и алюминием
61	Х.О.				Планировка рельефа на ступеньках поликремния и отжиг бора в исток–стоковых областях с $x_j=0,4\dots0,5$ мкм и $R_s=100\dots200$ Ом/□
62	Оплавление		$T=1000$ °С, $t=25$ мин		
63	Ф/г «Контакты I»				Создание контактных окон к областям <i>n</i> - и <i>p</i> -типа и поликремниевым областям
64	ПХТ ФСС				
65	ПХУ ф/р				
66	Снятие ф/р				
67	Х.О.-5				
68	Х.О.-9		Освежение контактов		Удаление естественного слоя окисла в контактных окнах
69	Нанесение Al	$d=1,2\dots1,4$ мкм			
70	Ф/г «Металл I»				
71	ПХТ Al				Формирование металлизированной разводки
72	Снятие ф/р				
73	Х.О.-7				
74	Вжигание Al		$T=450\dots500$ °С, $t=25$ мин, N ₂		Уменьшение омического сопротивления контактов и отжиг заряда в диэлектрике и на границе Si—SiO ₂ затворный

Формирование пассивации кристалла	
75	Осаждение SiO ₂ d=1,0 мкм
76	Х.О.-6
77	Ф/г «ВКП»
78	ПХТ SiO ₂
79	ПХУ ф/р
80	Х.О.-7
81	Отжиг T=400...450 °С, t=20 мин
82	Контроль параметров Отжиг заряда в диэлектрике

Технологический маршрут изготовления КМОП БИС с р-карманом

<i>р-карман, поликремниевый затвор, длина канала 2,5—3,0 мкм, один уровень металла</i>				
№	Операция	Основные требуемые параметры	Ориентировочные режимы	Примечания
1	Формирование партии		КЭФ-4,5 <100>	
2	Х.О.-1			
Формирование областей карманов				
3	Окисление под карманы	d=0,5±0,05 мкм	T=1000 °С, влажный O ₂	Маскирующий окисел
4	Ф/г «Карман»		Фотокопия в фоторезисте	
5	Травление SiO ₂		До кремния	Создание окон для ионного легирования

6	Снятие ф/р				Удаление ф/р со всей пластины
7	Х.О.-2				
8	ИЛ «В» (карман)			$E=50$ кэВ, $D=1,5$ мкКл/см ²	Внедрение бора в области карманов
9	Х.О.-2				
10	Разгонка карманов	$x_j=5$ мкм, $R_s=1,8$ кОм/□		$T=1200$ °С, $t=3...6$ ч, N_2	Поверхностная концентрация N_{ss} (для расчета $U_{пор}$)
11	Травление SiO ₂			Травится весь	
<i>Формирование активных областей</i>					
12	Поднитрид, окисление	$d=500$ Å		$T=950$ °С, влажный O ₂	Выращивание поднитридного SiO ₂
13	Нанесение Si ₃ N ₄	$d=1200$ Å			Для защиты кремния от окисления
14	Х.О.-3				
15	Ф/г «Нитрид»				
16	ПХТ Si ₃ N ₄				Создание в Si ₃ N ₄ рисунка <i>n</i> -областей
17	ИЛ «В» (охрана)			$E=30$ кэВ, $D=5...10$ мкКл/см ²	
18	Снятие ф/р				
19	Х.О.-2				
20	Разгонка охраны			$T=1000$ °С, $t=2...3$ ч, сух. O ₂	Разгонка примеси в полевых областях <i>p</i> -типа
21	Ф/г «ЛОКОС»				
22	ПХТ Si ₃ N ₄				Создание в Si ₃ N ₄ рисунка <i>p</i> -областей
23	ИЛ «Р» (охрана)			$E=100$ кэВ, $D=0,1...1,0$ мкКл/см ²	Повышение концентрации примеси в полевых областях <i>n</i> -типа
24	Снятие ф/р				
25	Х.О.-2				
26	Локальное окисление			$T=950$ °С, $P=10$ атм, пары H ₂ O	Локальное окисление незащищенных Si ₃ N ₄ областей

27	Травление SiO ₂			$t=40$ с Si ₃ N ₄	Стравливание SiO ₂ с Si ₃ N ₄
28	Травление Si ₃ N ₄				Полное удаление Si ₃ N ₄ с пластины
29	Травление SiO ₂				Травление SiO ₂ с активных областей
30	Х.О.-2				
<i>Формирование областей каналов транзисторов</i>					
31	Промежуточное окисление	$d=700 \text{ \AA}$		Жертвенный окисел	Для снижения эффекта «белой полосы»
32	Ф/г «Обеднение»				Вскрытие каналов обедненных транзисторов
33	ИЛ «Р»			$E=75$ кэВ, $D=0,1 \dots 0,5$ мкКл/см ²	
34	Снятие ф/р				
35	Травление SiO ₂				С активных областей
36	Х.О.-2				
37	Затворное окисление	$d=350 \text{ \AA}$		$T=900 \text{ }^\circ\text{C}$, влажный HCl	Выращивание подзатворного SiO ₂
38	Нанесение поликремния	$d=0,4 \dots 0,6$ мкм			Для создания затворов транзисторов и межсоединений
39	Х.О.-2				
40	Диффузия «Р» в поликремний	$R_s=15 \dots 25 \text{ Ом}/\square$		$T=850 \text{ }^\circ\text{C}$, $t=10$ мин	Снижение поверхностного сопротивления слоя поликремния
41	Снятие ФСС				
42	Х.О.-2				
43	Ф/г «Поликремний»				Создание поликремниевых затворов и слоя межсоединений в поликремнии
44	ПХТ поликремния				
45	Снятие ф/р				
46	Х.О.-2				

Формирование исток—стоковых областей			
47	Ф/г «Фосфор»		Создание исток—стоковых областей n -канальных транзисторов и межсоединений в диффузионных областях n -типа
48	ИЛ «As»		
49	Снятие ф/р		
50	Х.О.-2		Создание изоляции по поликремнию, отжиг As для получения p - n переходов с $x_f=0,3...0,4$ мкм и $R_s=30...60$ Ом/□
51	Окисление n^+ -областей	$d=0,2$ мкм	$T=950$ °С, влажный HCl
52	Ф/г «Бор»		
53	ИЛ «В» (и.-с.)	$R_s=100...200$ Ом/□	$E=30$ кВ, $D=150...300$ мкКл/см ²
54	Снятие ф/р		
55	Х.О.-2		Создание исток—стоковых областей p -канальных транзисторов
Формирование металлизированных межсоединений			
56	Нанесение пиролит. ФСС	$d=0,1$ мкм, $[P]=7$ %	Создание изоляции между поликремнием и алюминием
57	Х.О.		Планаризация рельефа на ступеньках поликремния и отжиг ионов бора в исток—стоковых областях с $x_f=0,4...0,5$ мкм и $R_s=100...200$ Ом/□
58	Оплавление пиролит. ФСС	$T=1000$ °С, $t=25$ мин	
59	Ф/г «Контакты»		Создание контактных окон к областям n - и p -типа и поликремниевым областям
60	ПХТ пиролит. ФСС		
61	Снятие ф/р		
62	Х.О.-5		
63	Х.О.-9	Освежение контактов	Удаление естественного слоя SiO ₂ в контактных окнах

64	Напыление Al-Si	$d=1,2...1,4$ мкм		Формирование металлизированной разводки
65	Ф/г «Металл»			
66	ПХТ Al-Si			
67	Снятие ф/р			
68	Х.О.-7			Уменьшение сопротивления контактов и отжиг заряда в диэлектрических слоях и на границе Si-SiO ₂ затворный
69	Вжигание		$T=450...500$ °С, $t=25$ мин, N ₂	
70	Контроль параметров			
<i>Формирование пассивации кристалла</i>				
71	Нанесение полиимида	$d=0,1$ мкм		Пассивирующий полиимидный слой
72	Ф/г «ВКП»			Вскрытие площадок для разварки выводов
73	Нейтрализация			
74	Отжиг			
75	Контроль параметров			

ОГЛАВЛЕНИЕ

ВВЕДЕНИЕ.....	3
1. ОСНОВНЫЕ ЭТАПЫ ТЕХНОЛОГИИ ИЗГОТОВЛЕНИЯ ПОЛУПРОВОДНИКОВЫХ ПРИБОРОВ И ИНТЕГРАЛЬНЫХ СХЕМ	3
2. ПРИНЦИПЫ ФОРМИРОВАНИЯ СТРУКТУР ИС	7
3. ОСНОВНЫЕ ГРУППЫ МЕТОДОВ ТЕХНОЛОГИИ ИЗГОТОВЛЕНИЯ ИС.....	10
4. ОСНОВЫ ТЕХНОЛОГИЧЕСКИХ МАРШРУТОВ ИЗГОТОВЛЕНИЯ ПРИБОРНЫХ СТРУКТУР	12
5. ОСОБЕННОСТИ ПРОИЗВОДСТВА ИС И КРИТЕРИИ ПРОГРЕССИВНОСТИ ТЕХНОЛОГИИ	16
6. ОСНОВНЫЕ ТЕХНОЛОГИЧЕСКИЕ ОПЕРАЦИИ ИЗГОТОВЛЕНИЯ ИС.....	17
7. ТЕХНОЛОГИИ СБИС	24
8. ТОПОЛОГИЯ СБИС.....	35
9. ТЕХНОЛОГИЯ МЕНЕЕ 20 НМ.....	39
10. ОБЩИЕ ПОЛОЖЕНИЯ ПО СОДЕРЖАНИЮ ОТЧЕТА... КОНТРОЛЬНЫЕ ВОПРОСЫ	41 42
ЗАКЛЮЧЕНИЕ.....	44
БИБЛИОГРАФИЧЕСКИЙ СПИСОК.....	45
ПРИЛОЖЕНИЕ.....	47

Учебное издание

Липатов Геннадий Иванович

ОСОБЕННОСТИ ПРОИЗВОДСТВА ИС

Учебное пособие

Редактор Е. А. Кусаинова

Подписано к изданию 13.09.2019.

Объем данных 3,0 Мб.

**ФГБОУ ВО «Воронежский государственный технический
университет»
394026 Воронеж, Московский просп., 14**