

**МИНИСТЕРСТВО НАУКИ И ВЫСШЕГО ОБРАЗОВАНИЯ  
РОССИЙСКОЙ ФЕДЕРАЦИИ**

Федеральное государственное бюджетное образовательное учреждение  
высшего образования

«Воронежский государственный технический университет»



УТВЕРЖДАЮ

Декан факультета  
радиотехники и электроники

Небольсин В.А.

«31» августа 2020 г.

**РАБОЧАЯ ПРОГРАММА**

дисциплины

«Проектирование и технология электронной компонентной базы»

Направление подготовки 11.04.04 Электроника и наноэлектроника

Профиль Интегральные системы и устройства в микро- и наноэлектронике

Квалификация выпускника магистр

Нормативный период обучения 2 года/2 года 3 месяца

Форма обучения очная/заочная

Год начала подготовки 2020

Автор программы

Арсентьев А.В.

Заведующий кафедрой  
полупроводниковой электроники  
и наноэлектроники

Рембеза С.И.

Руководитель ОПОП

Рембеза С.И.

Воронеж 2020

## 1. ЦЕЛИ И ЗАДАЧИ ДИСЦИПЛИНЫ

**1.1. Цели дисциплины** – формирование у обучающихся знаний о физических и топологических основах оптоэлектронных микро- и наноструктур на основе элементарных и сложных полупроводников.

### 1.2. Задачи освоения дисциплины:

- усвоение физических принципов и топологических основ оптоэлектронных микро и наноструктур;
- формирование у студентов на этой основе современных представлений о физике и технике сложных полупроводниковых материалов и структур;
- ознакомление студентов с видами перспективных оптоэлектронных материалов;
- изложение основных представлений о структуре и свойствах двойных, тройных и четверных полупроводниковых твердых растворов;
- описание оптических свойств твердых тел и неравновесных явлений в них;
- изложение особенностей влияния эффекта беспорядка на оптические свойства твердых тел, описание квантово-размерных эффектов;
- знакомство с топологией оптоэлектронных микро и наноструктур.

## 2. МЕСТО ДИСЦИПЛИНЫ В СТРУКТУРЕ ОПОП

Дисциплина Б1.В.04 «Проектирование и технология электронной компонентной базы» относится к дисциплинам части блока Б1 учебного плана, формируемой участниками образовательных отношений.

## 3. ПЕРЕЧЕНЬ ПЛАНИРУЕМЫХ РЕЗУЛЬТАТОВ ОБУЧЕНИЯ ПО ДИСЦИПЛИНЕ

Процесс изучения дисциплины «Проектирование и технология электронной компонентной базы» направлен на формирование следующих компетенций:

**ПК-6:** способность разработки и моделирования конструкции и топологии изделий «система в корпусе»;

**ПК-9:** способность разработки технологического маршрута на изготовление изделий «система в корпусе» на основе технического задания.

Компетенция	Результаты обучения, характеризующие сформированность компетенции
ПК-6	знать общую характеристику процесса проектирования электронной компонентной базы;
	уметь выбирать и описывать модели электронной компонентной базы на различных этапах проектирования; работать с техническими и программными средствами реализации процессов проектирования;
	владеть методами математического моделирования приборов и

	технологических процессов с целью оптимизации их параметров.
ПК-9	<b>знать</b> методы расчета, проектирования, конструирования и модернизации электронной компонентной базы с использованием систем автоматизированного проектирования;
	<b>уметь</b> разрабатывать технологические маршруты их изготовления;
	<b>владеть</b> методами проектирования современной электронной компонентной базы и технологических процессов электроники и наноэлектроники.

#### 4. ОБЪЕМ ДИСЦИПЛИНЫ

Общая трудоемкость дисциплины «Проектирование и технология электронной компонентной базы» составляет 5 зачетных единиц.

Распределение трудоемкости дисциплины по видам занятий  
**очная форма обучения**

Виды учебной работы	Всего часов	Семестры	
		1	2
<b>Аудиторные занятия (всего)</b>	80	32	48
В том числе:			
Лекции	32	16	16
Практические занятия (ПЗ)	16	-	16
Лабораторные работы (ЛР)	32	16	16
<b>Самостоятельная работа</b>	73	22	51
Курсовой проект	+		+
Часы на контроль	27		27
Виды промежуточной аттестации - зачет, экзамен	++	+	+
Общая трудоемкость академические часы	180	54	126
з.е.	5	1,5	3,5

#### заочная форма обучения

Виды учебной работы	Всего часов	Семестры	
		1	2
<b>Аудиторные занятия (всего)</b>	20	8	12
В том числе:			
Лекции	8	4	4
Практические занятия (ПЗ)	4	-	4
Лабораторные работы (ЛР)	8	4	4
<b>Самостоятельная работа</b>	147	42	105
Курсовой проект	+		+
Контрольная работа	+	+	
Часы на контроль	13	4	9
Виды промежуточной аттестации - зачет, эк-	++	+	+

замен			
Общая трудоемкость академические часы	180	54	126
з.е.	5	1,5	3,5

## 5. СОДЕРЖАНИЕ ДИСЦИПЛИНЫ (МОДУЛЯ)

### 5.1 Содержание разделов дисциплины и распределение трудоемкости по видам занятий

#### очная форма обучения

№ п/п	Наименование темы	Содержание раздела	Лекц	Прак зан.	Лаб. зан.	СРС	Всего час
1	Проектирование МОП транзисторов и МОП структур ИМС	Работа с программой графического редактора электрических схем. Создание основных вариантов электрических схем МОП-инвертора в программе схемотехнического редактора. Создание пользовательских библиотек компонентов. Редактирование моделей.	8	-	8	11	27
2	Схемотехнический анализ и проектирование	Анализ в статическом режиме, временной анализ, анализ переходных процессов, учет влияния температуры.	8	-	8	11	27
3	Функционально-логическое моделирование и проектирование	Проектирование и моделирование компонентов и узлов ИС. Вентили, триггеры, сумматор, счетчик, регистр, шифратор/дешифратор.	8	8	8	25	49
4	Проектирование топологии	Проектирование топологии вентиляей. Автоматическая генерация топологии компонентов и узлов ИС.	8	8	8	26	50
<b>Всего</b>			<b>32</b>	<b>16</b>	<b>32</b>	<b>73</b>	<b>153</b>
<b>Контроль</b>							<b>27</b>
<b>Итого</b>							<b>180</b>

#### заочная форма обучения

№ п/п	Наименование темы	Содержание раздела	Лекц	Прак зан.	Лаб. зан.	СРС	Всего час
1	Проектирование МОП транзисторов и МОП структур ИМС	Работа с программой графического редактора электрических схем. Создание основных вариантов электрических схем МОП-инвертора в программе схемотехнического редактора. Создание пользовательских библиотек компонентов. Редактирование моделей.	2	-	2	21	25
2	Схемотехнический анализ и проектирование	Анализ в статическом режиме, временной анализ, анализ переходных процессов, учет влияния температуры.	2	-	2	21	25
3	Функционально-логическое моделирование и проектирование	Проектирование и моделирование компонентов и узлов ИС. Вентили, триггеры, сумматор, счетчик, регистр, шифратор/дешифратор.	2	2	2	52	58
4	Проектирование топологии	Проектирование топологии вентиляей. Автоматическая генерация топологии компонентов и узлов ИС.	2	2	2	53	59
<b>Всего</b>			<b>8</b>	<b>4</b>	<b>8</b>	<b>147</b>	<b>167</b>
<b>Контроль</b>							<b>13</b>
<b>Итого</b>							<b>180</b>

### 5.2 Перечень лабораторных работ

1. Разработка пользовательской библиотеки транзисторов. Редактирование моделей существующих компонентов.
2. Создание основных вариантов электрических схем МОП-инвертора в программе схемотехнического редактора.
3. Анализ статического режима МОП-инвертора.
4. Временной анализ режима МОП-инвертора.
5. Анализ переходного процесса МОП-инвертора.
6. Учет влияния температуры на характеристики МОП-инвертора.

7. Моделирование работы сумматора.
9. Моделирование работы шифратора/дешифратора.
- 10 Моделирование работы счетчика.
11. Проектирование топологии вентиляей.
12. Проектирование топологии триггера.
13. Автоматическая генерация топологии сумматора.
- 14 Автоматическая генерация топологии счетчика.

## **6. ПРИМЕРНАЯ ТЕМАТИКА КУРСОВЫХ ПРОЕКТОВ (РАБОТ) И КОНТРОЛЬНЫХ РАБОТ**

В соответствии с учебным планом освоение дисциплины «Проектирование и технология электронной компонентной базы» предусматривает выполнение курсового проекта во 2 семестре для очной формы обучения, во 2 семестре для заочной формы обучения.

Примерная тематика курсового проекта: «Проектирование интегральной схемы цифрового устройства».

Задачи, решаемые при выполнении курсового проекта:

- разработать принципиальную электрическую схему, подобрать параметры компонентов;
- промоделировать схему в различных режимах анализа;
- разработать топологию ИС и провести верификацию.

Курсовой проект включает в себя графическую часть и расчетно-пояснительную записку.

Учебным планом по дисциплине «Проектирование и технология электронной компонентной базы» предусмотрено выполнение контрольной работы в 1 семестре для заочной формы обучения.

Примерная тематика контрольной работы:

1. SPICE модель nМОП транзистора уровня 1
2. Схемотехника инверторов на МОП-транзисторах.
3. Статический КМОП инвертор.
4. Динамические характеристики КМОП инвертора.
5. Топология КМОП инвертора.
6. Построение многоходовых элементов И-НЕ и ИЛИ-НЕ на основе КМОП инвертора.
7. Схемотехнический САПР. Иерархический подход к схемотехнике.
8. Влияние температуры на параметры и ВАХ транзисторов и инвертора.

## **7. ОЦЕНОЧНЫЕ МАТЕРИАЛЫ ДЛЯ ПРОВЕДЕНИЯ ПРОМЕЖУТОЧНОЙ АТТЕСТАЦИИ ОБУЧАЮЩИХСЯ ПО ДИСЦИПЛИНЕ**

**7.1. Описание показателей и критериев оценивания компетенций на различных этапах их формирования, описание шкал оценивания**

### **7.1.1 Этап текущего контроля**

Результаты текущего контроля знаний и межсессионной аттестации оцениваются по следующей системе:

«аттестован»;

«не аттестован».

Компетенция	Результаты обучения, характеризующие сформированность компетенции	Критерии оценивания	Аттестован	Не аттестован
ПК-6	знать общую характеристику процесса проектирования электронной компонентной базы;	Выполнение и защита лабораторных работ	Выполнение работ в срок, предусмотренный в рабочих программах	Невыполнение работ в срок, предусмотренный в рабочих программах
	уметь выбирать и описывать модели электронной компонентной базы на различных этапах проектирования; работать с техническими и программными средствами реализации процессов проектирования;	Выполнение и защита лабораторных работ	Выполнение работ в срок, предусмотренный в рабочих программах	Невыполнение работ в срок, предусмотренный в рабочих программах
	владеть методами математического моделирования приборов и технологических процессов с целью оптимизации их параметров.	Выполнение и защита лабораторных работ	Выполнение работ в срок, предусмотренный в рабочих программах	Невыполнение работ в срок, предусмотренный в рабочих программах
ПК-9	знать методы расчета, проектирования, конструирования и модернизации электронной компонентной базы с использованием систем автоматизированного проектирования;	Выполнение и защита лабораторных работ	Выполнение работ в срок, предусмотренный в рабочих программах	Невыполнение работ в срок, предусмотренный в рабочих программах
	уметь разрабатывать технологические маршруты их изготовления;	Выполнение и защита лабораторных работ	Выполнение работ в срок, предусмотренный в рабочих программах	Невыполнение работ в срок, предусмотренный в рабочих программах
	владеть методами проектирования современной электронной компонентной базы и технологических процессов электроники и нанoeлектроники.	Выполнение и защита лабораторных работ	Выполнение работ в срок, предусмотренный в рабочих программах	Невыполнение работ в срок, предусмотренный в рабочих программах

### 7.1.2 Этап промежуточного контроля знаний

Результаты промежуточного контроля знаний оцениваются в 1 семестре для очной формы обучения, в 1 семестре для заочной формы обучения по двухбалльной системе:

«зачтено»;

«не зачтено».

Компетенция	Результаты обучения, характеризующие сформированность компетенции	Критерии оценивания	Зачтено	Не зачтено
ПК-6	знать общую характеристику процесса проектирования электронной компонентной базы;	Тест	Выполнение теста на 70 – 100 %	Выполнение менее 70 %
	уметь выбирать и описывать модели электронной компонентной базы на различных этапах проектирования; работать с техническими и программными средствами реализации процессов проектирования;	Решение стандартных практических задач	Продемонстрирован верный ход решения в большинстве задач	Задачи не решены
	владеть методами математического моделирования приборов и технологических процессов с целью оптимизации их параметров.	Решение прикладных задач в конкретной предметной области	Продемонстрирован верный ход решения в большинстве задач	Задачи не решены
ПК-9	знать методы расчета, проектирования, конструирования и модернизации электронной компонентной базы с использованием систем автоматизированного проектирования;	Тест	Выполнение теста на 70 – 100 %	Выполнение менее 70 %

	<b>уметь</b> разрабатывать технологические маршруты их изготовления;	Решение стандартных практических задач	Продемонстрирован верный ход решения в большинстве задач	Задачи не решены
	<b>владеть</b> методами проектирования современной электронной компонентной базы и технологических процессов электроники и наноэлектроники.	Решение прикладных задач в конкретной предметной области	Продемонстрирован верный ход решения в большинстве задач	Задачи не решены

Результаты промежуточного контроля знаний оцениваются во 2 семестре для очной формы обучения, во 2 семестре для заочной формы обучения по четырехбалльной системе:

- «отлично»;
- «хорошо»;
- «удовлетворительно»;
- «неудовлетворительно».

Компетенция	Результаты обучения, характеризующие сформированность компетенции	Критерии оценивания	Отлично	Хорошо	Удовл	Неудовл
ПК-6	<b>знать</b> общую характеристику процесса проектирования электронной компонентной базы;	Тест	Выполнение теста на 90 – 100 %	Выполнение теста на 80 – 90 %	Выполнение теста на 70 – 80 %	В тесте менее 70 % правильных ответов
	<b>уметь</b> выбирать и описывать модели электронной компонентной базы на различных этапах проектирования; работать с техническими и программными средствами реализации процессов проектирования;	Решение стандартных практических задач	Задачи решены в полном объеме и получены верные ответы	Продемонстрирован верный ход решения всех, но не получен верный ответ во всех задачах	Продемонстрирован верный ход решения в большинстве задач	Задачи не решены
	<b>владеть</b> методами математического моделирования приборов и технологических процессов с целью оптимизации их параметров.	Решение прикладных задач в конкретной предметной области	Задачи решены в полном объеме и получены верные ответы	Продемонстрирован верный ход решения всех, но не получен верный ответ во всех задачах	Продемонстрирован верный ход решения в большинстве задач	Задачи не решены
ПК-9	<b>знать</b> методы расчета, проектирования, конструирования и модернизации электронной компонентной базы с использованием систем автоматизированного проектирования;	Тест	Выполнение теста на 90 – 100 %	Выполнение теста на 80 – 90 %	Выполнение теста на 70 – 80 %	В тесте менее 70 % правильных ответов
	<b>уметь</b> разрабатывать технологические маршруты их изготовления;	Решение стандартных практических задач	Задачи решены в полном объеме и получены верные ответы	Продемонстрирован верный ход решения всех, но не получен верный ответ во всех задачах	Продемонстрирован верный ход решения в большинстве задач	Задачи не решены
	<b>владеть</b> методами проектирования современной электронной компонентной базы и технологических процессов электро-	Решение прикладных задач в конкретной предметной области	Задачи решены в полном объеме и получены верные ответы	Продемонстрирован верный ход решения всех, но не получен верный	Продемонстрирован верный ход решения в большинстве	Задачи не решены

	ники и наноэлектроники.	области		ответ во всех задачах	задач	
--	-------------------------	---------	--	--------------------------	-------	--

## **7.2 Примерный перечень оценочных средств (типичные контрольные задания или иные материалы, необходимые для оценки знаний, умений, навыков и (или) опыта деятельности)**

### **7.2.1 Примерный перечень заданий для подготовки к тестированию**

1. Топология интегральной схемы – это:
  1. вид сверху на интегральную схему;
  2. регламент, пространственные отношения связности и соседства векторных объектов;
  3. зафиксированное на материальном носителе пространственно-геометрическое расположение совокупности элементов интегральной микросхемы и связей между ними;
  4. многоцветный рисунок поверхности интегральной схемы.
  
2. Правила Мида Конвея отвечают за:
  1. соотношение и допуски между элементами топологии;
  2. допустимые номиналы в топологии интегральной схемы;
  3. последовательность слоев в топологии интегральной схемы;
  4. углы наклона топологического рисунка.
  
3. Коэффициент Лямбда ( $\lambda$ ) в проектировании топологии выполняет роль:
  1. коэффициента плотности рабочей сетки на экране;
  2. отношения ширины и длины канала полевого транзистора;
  3. длины волны в топологии ИС;
  4. коэффициента масштабирования.
  
4. К основным электрическим параметрам МДП транзистора с изолированным затвором относятся:
  1. длина канала, ширина канала, толщина затворного диэлектрика;
  2. тип и концентрация примеси в подложке, подвижность основных носителей в канале, плотность поверхностных состояний;
  3. геометрические размеры истока/стока, глубина залегания p-n перехода;
  4. пороговое напряжение, коэффициент влияния подложки, удельная крутизна, стоковая характеристика.
  
5. К основным электрофизическим параметрам МДП транзистора с изолированным затвором относятся:
  1. длина канала, ширина канала, толщина затворного диэлектрика;
  2. тип и концентрация примеси в подложке, подвижность основных носителей в канале, плотность поверхностных состояний;
  3. геометрические размеры истока/стока, глубина залегания p-n перехода;
  4. пороговое напряжение, коэффициент влияния подложки, удельная крутизна, стоковая характеристика.
  
6. К основным конструктивным параметрам МДП транзистора с изолированным затвором относятся:
  1. длина канала, ширина канала, толщина затворного диэлектрика;
  2. тип и концентрация примеси в подложке, подвижность основных носителей в канале, плотность поверхностных состояний;
  3. геометрические размеры истока/стока, глубина залегания p-n перехода;



4. пороговое напряжение, коэффициент влияния подложки, удельная крутизна, стоковая характеристика.
7. Пороговое напряжение МДП транзистора с индуцированным каналом n-типа:
  1. увеличивается с ростом концентрации легирующей примеси в подложке;
  2. не изменяется с ростом концентрации примеси в подложке;
  3. уменьшается с ростом концентрации легирующей примеси в подложке;
  4. увеличивается с ростом концентрации примеси в подложке, а затем резко падает.
8. Пороговое напряжение МДП транзистора с индуцированным каналом p-типа:
  1. увеличивается с ростом концентрации легирующей примеси в подложке;
  2. не изменяется с ростом концентрации примеси в подложке;
  3. уменьшается с ростом концентрации легирующей примеси в подложке;
  4. увеличивается с ростом концентрации примеси в подложке, а затем резко падает.
9. Пороговое напряжение МДП транзистора с индуцированным каналом n-типа:
  1. увеличивается с ростом толщины подзатворного диэлектрика;
  2. не изменяется с ростом толщины подзатворного диэлектрика;
  3. уменьшается с ростом толщины подзатворного диэлектрика;
  4. уменьшается с ростом толщины подзатворного диэлектрика, а затем резко нарастает.
10. Пороговое напряжение МДП транзистора с индуцированным каналом p-типа:
  1. увеличивается с ростом толщины подзатворного диэлектрика;
  2. не изменяется с ростом толщины подзатворного диэлектрика;
  3. уменьшается с ростом толщины подзатворного диэлектрика;
  4. уменьшается с ростом толщины подзатворного диэлектрика, а затем резко нарастает.

### 7.2.2 Примерный перечень заданий для решения стандартных задач

1. Толщина подзатворного диэлектрика  $T_{ox} = 700 \text{ \AA}$ , уровень легирования подложки  $N_{sub} = 1e15 \text{ см}^{-3}$ , затвор – Al, плотность медленных поверхностных состояний  $1e10 \text{ см}^{-2}$ . Чему равно пороговое напряжение МОП транзистора с индуцированным n-каналом?
2. Толщина подзатворного диэлектрика  $T_{ox} = 800 \text{ \AA}$ , уровень легирования подложки  $N_{sub} = 4e14 \text{ см}^{-3}$ , затвор – поликремний n-типа, плотность медленных поверхностных состояний  $2e10 \text{ см}^{-2}$ . Чему равно пороговое напряжение МОП транзистора с индуцированным n-каналом?
3. Толщина подзатворного диэлектрика  $T_{ox} = 600 \text{ \AA}$ , уровень легирования подложки  $N_{sub} = 6e15 \text{ см}^{-3}$ , затвор – поликремний n-типа, плотность медленных поверхностных состояний  $1e10 \text{ см}^{-2}$ . Чему равно пороговое напряжение МОП транзистора с индуцированным p-каналом?
4. Толщина подзатворного диэлектрика  $T_{ox} = 700 \text{ \AA}$ , уровень легирования подложки  $N_{sub} = 8e14 \text{ см}^{-3}$ , затвор – поликремний p-типа, плотность медленных поверхностных состояний  $2e10 \text{ см}^{-2}$ . Чему равно пороговое напряжение МОП транзистора с индуцированным p-каналом?
5. Толщина подзатворного диэлектрика  $T_{ox} = 700 \text{ \AA}$ , уровень легирования подложки  $N_{sub} = 1e15 \text{ см}^{-3}$ , затвор – Al, плотность медленных поверхностных состояний  $1e10 \text{ см}^{-2}$ . Чему равно напряжение отсечки МОП транзистора со встроенным n-каналом?
6. Толщина подзатворного диэлектрика  $T_{ox} = 800 \text{ \AA}$ , уровень легирования подложки  $N_{sub} = 4e14 \text{ см}^{-3}$ , затвор – поликремний n-типа, плотность медленных поверхностных состояний  $2e10 \text{ см}^{-2}$ . Чему равно напряжение отсечки МОП транзистора со встроенным n-каналом?
7. Толщина подзатворного диэлектрика  $T_{ox} = 600 \text{ \AA}$ , уровень легирования подложки

$N_{\text{sub}} = 6 \cdot 10^{15} \text{ см}^{-3}$ , затвор – поликремний n-типа, плотность медленных поверхностных состояний  $1 \cdot 10^{10} \text{ см}^{-2}$ . Чему равно напряжение отсечки МОП транзистора со встроенным n-каналом?

8. Толщина подзатворного диэлектрика  $T_{\text{ox}} = 700 \text{ \AA}$ , уровень легирования подложки  $N_{\text{sub}} = 8 \cdot 10^{14} \text{ см}^{-3}$ , затвор – поликремний p-типа, плотность медленных поверхностных состояний  $2 \cdot 10^{10} \text{ см}^{-2}$ . Чему равно напряжение отсечки МОП транзистора со встроенным n-каналом?

9. Толщина подзатворного диэлектрика  $T_{\text{ox}} = 700 \text{ \AA}$ , уровень легирования подложки  $N_{\text{sub}} = 1 \cdot 10^{15} \text{ см}^{-3}$ , затвор – Al, плотность медленных поверхностных состояний  $1 \cdot 10^{10} \text{ см}^{-2}$ . Уровень логического нуля 0,7 В, уровень логической единицы 9 В. Рассчитать длину и ширину каналов МОП транзисторов инвертора с нелинейной нагрузкой.

10. Толщина подзатворного диэлектрика  $T_{\text{ox}} = 800 \text{ \AA}$ , уровень легирования подложки  $N_{\text{sub}} = 4 \cdot 10^{14} \text{ см}^{-3}$ , затвор – поликремний n-типа, плотность медленных поверхностных состояний  $2 \cdot 10^{10} \text{ см}^{-2}$ . Уровень логического нуля 0,7 В, уровень логической единицы 9 В. Рассчитать длину и ширину каналов МОП транзисторов инвертора с нелинейной нагрузкой.

### 7.2.3 Примерный перечень заданий для решения прикладных задач

1. Пороговое напряжение  $U_0 = 0,8 \text{ В}$ , удельная крутизна управляющего транзистора  $S^Y = 5 \cdot 10^{-5} \text{ А/В}^2$ , удельная крутизна нагрузочного транзистора  $S^H = 1 \cdot 10^{-6} \text{ А/В}^2$ , напряжение питания 10 В. Рассчитать передаточную характеристику для n-канального МОП инвертора с нелинейной нагрузкой.

2. Пороговое напряжение  $U_0 = 0,8 \text{ В}$ , удельная крутизна управляющего транзистора  $S^Y = 5 \cdot 10^{-5} \text{ А/В}^2$ , удельная крутизна нагрузочного транзистора  $S^H = 1 \cdot 10^{-6} \text{ А/В}^2$ , напряжение питания 10 В. Рассчитать передаточную характеристику для n-канального МОП инвертора с квазилинейной нагрузкой.

3. Пороговое напряжение  $U_0 = 0,8 \text{ В}$ , удельная крутизна управляющего транзистора  $S^Y = 5 \cdot 10^{-5} \text{ А/В}^2$ , удельная крутизна нагрузочного транзистора  $S^H = 1 \cdot 10^{-6} \text{ А/В}^2$ , напряжение питания 5 В. Рассчитать передаточную характеристику для n-канального МОП инвертора с токостабилизирующей нагрузкой.

4. Пороговое напряжение  $U_0 = 0,8 \text{ В}$ , удельная крутизна управляющего транзистора  $S^Y = 5 \cdot 10^{-5} \text{ А/В}^2$ , удельная крутизна нагрузочного транзистора  $S^H = 1 \cdot 10^{-6} \text{ А/В}^2$ , напряжение питания 5 В. Рассчитать передаточную характеристику для КМОП инвертора.

5. Пороговое напряжение  $U_0 = 0,8 \text{ В}$ , удельная крутизна управляющего транзистора  $S^Y = 5 \cdot 10^{-5} \text{ А/В}^2$ , удельная крутизна нагрузочного транзистора  $S^H = 1 \cdot 10^{-6} \text{ А/В}^2$ , напряжение питания 10 В. Рассчитать зависимость потребляемой мощности от входного напряжения для n-канального МОП инвертора с нелинейной нагрузкой.

6. Пороговое напряжение  $U_0 = 0,8 \text{ В}$ , удельная крутизна управляющего транзистора  $S^Y = 5 \cdot 10^{-5} \text{ А/В}^2$ , удельная крутизна нагрузочного транзистора  $S^H = 1 \cdot 10^{-6} \text{ А/В}^2$ , напряжение питания 10 В. Рассчитать зависимость потребляемой мощности от входного напряжения для n-канального МОП инвертора с квазилинейной нагрузкой.

7. Пороговое напряжение  $U_0 = 0,8 \text{ В}$ , удельная крутизна управляющего транзистора  $S^Y = 5 \cdot 10^{-5} \text{ А/В}^2$ , удельная крутизна нагрузочного транзистора  $S^H = 1 \cdot 10^{-6} \text{ А/В}^2$ , напряжение питания 5 В. Рассчитать зависимость потребляемой мощности от входного напряжения для n-канального МОП инвертора с токостабилизирующей нагрузкой.

8. Пороговое напряжение  $U_0 = 0,8 \text{ В}$ , удельная крутизна управляющего транзистора  $S^Y = 5 \cdot 10^{-5} \text{ А/В}^2$ , удельная крутизна нагрузочного транзистора  $S^H = 1 \cdot 10^{-6} \text{ А/В}^2$ , напряжение питания 5 В. Рассчитать зависимость потребляемой мощности от входного напряжения для КМОП инвертора.

9. Пороговое напряжение  $U_0 = 0,8 \text{ В}$ , удельная крутизна управляющего транзистора  $S^Y = 5 \cdot 10^{-5} \text{ А/В}^2$ , удельная крутизна нагрузочного транзистора  $S^H = 1 \cdot 10^{-6} \text{ А/В}^2$ , напряжение питания 5 В. Рассчитать логические уровни нуля и единицы по входу и выходу для КМОП ин-

вертора.

10. Пороговое напряжение  $U_0 = 0,8$  В, удельная крутизна управляющего транзистора  $S^y = 5e-5A/V^2$ , удельная крутизна нагрузочного транзистора  $S^H = 1e-6A/V^2$ , напряжение питания 10 В. Рассчитать потребляемую мощность для n-канального МОП инвертора с нелинейной нагрузкой при значениях  $U_{вх} = 1,5; 5; 7$  В.

#### **7.2.4 Примерный перечень вопросов для подготовки к зачету**

1. Общие принципы проектирования ИМС. Порядок проектирования
2. Рабочие слои ИМС
3. Основные слои твердотельных ИМС. Свойства материалов ИМС.
- 4 Рабочие слои полупроводника.
5. Обобщенные нормы проектирования (L система).
6. Контакты в ИМС. Контакт «металл – полупроводник». Контакт «металл – металл».
7. Межсоединения в ИМС. Материалы токоведущих дорожек. Ширина токоведущих дорожек. Сопротивление и емкость токоведущей дорожки.
- 8 МОП-транзисторы. Режимы работы МОП-структуры и типы транзисторов.
9. Электрические характеристики МОП-транзисторов.
10. Влияние поверхностных дефектов на параметры МОП-транзисторов.
11. Особенности МОПТ с коротким и узким каналами.
12. Проектирование МОП-транзисторов с индуцированным каналом.
13. МОП-транзистор на сапфире или изолирующей подложке.
14. МОП-транзистор со встроенным (собственным) каналом.
15. КМОП-интегральные схемы. КМОП-инвертор.
16. Многовходовые логические КМОП-элементы.
17. ИМС на nМОП-транзисторах.
18. Масштабирование МОП ИМС.
19. Комплексные логические вентели
20. КМОП схемы на проходных ключах

#### **7.2.5 Примерный перечень вопросов для подготовки к экзамену**

1. Сравнение моделей полевого транзистора с индуцированным каналом стандарта SPICE. Различие моделей уровня 1, 2 и 3.
2. SPICE модель nМОП транзистора уровня 1, ее параметры (лямбда, гамма, пороговое напряжение и т.п.),
3. SPICE модель nМОП транзистора уровня 1, формулы для ручного анализа.
4. Схемотехника инверторов на МОП-транзисторах.
5. Инверторы на МОП-транзисторах. Вид передаточной характеристики.
6. Инверторы на МОП-транзисторах. Идеальная и реальная передаточная характеристики.
7. Статический КМОП инвертор. Согласованные транзисторы.
8. Статический КМОП инвертор. Зависимости между длиной и шириной

ной канала транзисторов.

9. Статический КМОП инвертор. Определение логического «0» и «1» по входам и выходам.

10. Статический КМОП инвертор. Напряжение переключения инвертора  $V_I$  (пороговое напряжение инвертора или средняя точка).

11. Статический КМОП инвертор. Помехоустойчивость.

12. Статический КМОП инвертор. Энергопотребление.

13. Динамические характеристики КМОП инвертора. Время нарастания и спада сигнала, максимальная рабочая частота, задержка распространения.

14. Топология КМОП инвертора. Слои и правила проектирования.

15. Что такое разрешающая способность, технологические нормы проектирования, коэффициент  $\lambda$ ?

16. Параллельное и последовательное соединение транзисторов.

17. Деграция логического сигнала в цепочке вентилях.

18. Влияние пониженного/повышенного напряжения питания и входного сигнала на вид выходного сигнала.

19. Смысл использования двух инверторов подряд.

20. Построение многовходовых элементов И-НЕ и ИЛИ-НЕ на основе КМОП инвертора.

21. Схемотехнический САПР.

22. Что такое SPICE?

23. Что такое Netlist?

24. Иерархический подход к схемотехнике.

25. Влияние температуры на параметры и ВАХ транзисторов.

26. Влияние температуры на параметры и ВАХ инвертора.

### **7.2.6. Методика выставления оценки при проведении промежуточной аттестации**

Зачет проводится по тест-билетам, каждый из которых содержит 10 вопросов и задачу. Каждый правильный ответ на вопрос в тесте оценивается 1 баллом, задача оценивается в 10 баллов (5 баллов верное решение и 5 баллов за верный ответ). Максимальное количество набранных баллов – 20.

1. Оценка «Зачтено» ставится в случае, если студент набрал от 11 до 20 баллов.

2. Оценка «Не зачтено» ставится в случае, если студент набрал менее 11 баллов.

При получении оценки «Зачтено» требуемые в рабочей программе знания, умения, владения по соответствующим компетенциям на промежуточном этапе считаются достигнутыми.

Экзамен проводится по тест-билетам, каждый из которых содержит 10 вопросов и задачу. Каждый правильный ответ на вопрос в тесте оценивается 1 баллом, задача оценивается в 10 баллов (5 баллов верное решение и 5 баллов за верный ответ). Максимальное количество набранных баллов – 20.

1. Оценка «Отлично» ставится, если студент набрал от 16 до 20 баллов.

2. Оценка «Хорошо» ставится в случае, если студент набрал от 11 до 15 баллов.

3. Оценка «Удовлетворительно» ставится в случае, если студент набрал от 6 до 10 баллов

4. Оценка «Неудовлетворительно» ставится в случае, если студент набрал менее 6 баллов.

При получении оценок «Отлично», «Хорошо» и «Удовлетворительно» требуемые в рабочей программе знания, умения, владения по соответствующим компетенциям на промежуточном этапе считаются достигнутыми.

### 7.2.7 Паспорт оценочных материалов

№ п/п	Контролируемые разделы (темы) дисциплины	Код контролируемой компетенции (или ее части)	Наименование оценочного средства
1	Проектирование МОП транзисторов и МОП структур ИМС	ПК-6, ПК-9	Тест, защита лабораторных работ, защита курсового проекта
2	Схемотехнический анализ и проектирование	ПК-6, ПК-9	Тест, защита лабораторных работ, защита курсового проекта
3	Функционально-логическое моделирование и проектирование	ПК-6, ПК-9	Тест, защита лабораторных работ, защита курсового проекта
4	Проектирование топологии	ПК-6, ПК-9	Тест, защита лабораторных работ, защита курсового проекта

### 7.3. Методические материалы, определяющие процедуры оценивания знаний, умений, навыков и (или) опыта деятельности

Тестирование осуществляется либо при помощи компьютерной системы тестирования, либо с использованием выданных тест-заданий на бумажном носителе. Время тестирования 30 мин. Затем осуществляется проверка теста экзаменатором и выставляется оценка согласно методики выставления оценки при проведении промежуточной аттестации.

Решение стандартных задач осуществляется, либо при помощи компьютерной системы тестирования, либо с использованием выданных задач на бумажном носителе. Время решения задач 30 мин. Затем осуществляется проверка решения задач экзаменатором и выставляется оценка, согласно методики выставления оценки при проведении промежуточной аттестации.

Решение прикладных задач осуществляется, либо при помощи компьютерной системы тестирования, либо с использованием выданных задач на бумажном носителе. Время решения задач 30 мин. Затем осуществляется проверка решения задач экзаменатором и выставляется оценка, согласно методики выставления оценки при проведении промежуточной аттестации.

Защита курсового проекта осуществляется согласно требованиям, предъявляемым к работе, описанным в методических материалах. Примерное время защиты на одного студента составляет 20 мин.

## 8 УЧЕБНО МЕТОДИЧЕСКОЕ И ИНФОРМАЦИОННОЕ ОБЕСПЕЧЕНИЕ ДИСЦИПЛИНЫ)

### 8.1 Перечень учебной литературы, необходимой для освоения дисциплины

1. Попов В.Д. Физические основы проектирования кремниевых цифровых интегральных микросхем в монолитном и гибридном исполнении: учеб. пособие / В.Д. Попов, Г.Ф. Белова. – СПб.: Лань, 2013. – 207 с.

2. Коледов Л.А. Технология и конструкции микросхем, микропроцессоров и микросборок: учеб. пособие для вузов / Л.А. Коледов. – 3-е изд., стер. – СПб.: Лань, 2009. – 400 с.

3. Строгонов А.В. Основы проектирования интегральных схем: учеб. пособие. Ч. 1 / А.В. Строгонов, А.В. Арсентьев, Д.В. Русских. – Воронеж: ГОУВПО «ВГТУ», 2007. – 193 с.

4. Строгонов А.В. Основы проектирования интегральных схем: учеб. пособие. Ч. 2 / А.В. Строгонов, А.В. Арсентьев, Д.В. Русских, Н.Н. Кошелева. – Воронеж: ГОУВПО «ВГТУ», 2007. – 208 с.

5. Мещеряков С.А. Расчет и проектирование элементов интегральных микросхем: учеб. пособие / С.А. Мещеряков, А.В. Строгонов, А.В. Арсентьев. – Воронеж: ГОУВПО «ВГТУ», 2006. – 206 с.

6. Бордаков Е.В. Проектирование топологии и технологии интегральных микросхем: учеб. пособие. Ч. 1. / Е.В. Бордаков, В.И. Пантелеев. – Воронеж: ГОУВПО «ВГТУ», 2005. – 243 с.

7. Бордаков Е.В. Проектирование топологии и технологии интегральных микросхем: учеб. пособие. Ч. 2. / Е.В. Бордаков, В.И. Пантелеев. – Воронеж: ГОУВПО «ВГТУ», 2005. – 237 с.

8. Казённов, Г.Г. Основы проектирования интегральных схем и систем / Г.Г. Казённов. – М.: БИНОМ. Лаборатория знаний, 2005. – 295 с.

9. Бордаков Е.В. Проектирование и конструирование полупроводниковых приборов и интегральных микросхем: учеб. пособие / Е.В. Бордаков, В.И. Пантелеев. – Воронеж : ГОУВПО «ВГТУ», 2004. – 226 с.

10. Хоровиц П. Искусство схемотехники / П. Хоровиц, У. Хилл; пер. с англ. Б.Н. Бронина и др. – 7-е изд. – М.: БИНОМ, 2014. – 704 с.

11. Норенков И.П. Основы автоматизированного проектирования: учеб. пособие / И.П. Норенков. – 4-е изд., перераб. и доп. – М.: Изд-во МГТУ им. Н.Э. Баумана, 2009. – 336 с.

12. Леготин С.А. Проектирование и технология электронной компонентной базы. Полупроводниковые приемники излучений: курс лекций / С.А. Леготин, А.А. Краснов, Д.С. Ельников и др. – М.: МИСиС, 2018. – 188 с.

13. Ситанов, Д.В. Проектирование электронной компонентной базы: учебное пособие / Д.В. Ситанов, С.А. Пивоваренок. – Иваново: ИГХТУ, 2016. – 120 с.

14. ГОСТ 2.105-2019. ЕСКД. Общие требования к текстовым документам. – М.: ФГУП «Стандартинформ», 2019. – 35 с.

## **8.2 Перечень информационных технологий, используемых при осуществлении образовательного процесса по дисциплине, включая перечень лицензионного программного обеспечения, ресурсов информационно-телекоммуникационной сети «Интернет», современных профессиональных баз данных и информационных справочных систем:**

Методические указания к выполнению лабораторных работ представлены на сайте: <http://cchgeu.ru/>.

Образовательный портал ВГТУ: <https://old.education.cchgeu.ru>

Системные программные средства: Microsoft Windows.

Прикладные программные средства: Инструменты Microsoft DreamSpark, FireFox, LabVIEW, Elektronik Workbench.

## **9 МАТЕРИАЛЬНО-ТЕХНИЧЕСКАЯ БАЗА, НЕОБХОДИМАЯ ДЛЯ ОСУЩЕСТВЛЕНИЯ ОБРАЗОВАТЕЛЬНОГО ПРОЦЕССА**

1. Специализированная лекционная аудитория, оснащенная оборудованием для лекционных демонстраций и проекционной аппаратурой.

2. Дисплейный класс, оснащенный компьютерными программами для выполнения расчетов, и рабочими местами для проведения лабораторных работ и самостоятельной подготовки обучающихся с выходом в «Интернет».

## **10 МЕТОДИЧЕСКИЕ УКАЗАНИЯ ДЛЯ ОБУЧАЮЩИХСЯ ПО ОСВОЕНИЮ ДИСЦИПЛИНЫ (МОДУЛЯ)**

По дисциплине «Проектирование и технология электронной компонентной базы» читаются лекции, проводятся практические и лабораторные занятия, выполняется курсовой проект, студентами заочной формы обучения выполняется контрольная работа.

Основой изучения дисциплины являются лекции, на которых излагаются наиболее существенные и трудные вопросы, а также вопросы, не нашедшие отражения в учебной литературе.

Практические занятия направлены на приобретение практических навыков расчета электрических характеристик вентилялей. Занятия проводятся путем решения стандартных и прикладных задач в аудитории.

Лабораторные работы выполняются на компьютерах в соответствии с методиками, приведенными в указаниях к выполнению работ.

Большое значение по закреплению и совершенствованию знаний имеет самостоятельная работа студентов. Информацию о всех видах самостоятельной работы студенты получают на занятиях.

Методика выполнения курсового проекта изложена в учебно-методическом пособии. Выполнять этапы курсового проектирования обучающиеся должны своевременно и в установленные сроки.

Контроль усвоения материала дисциплины производится путем тестирования, проверкой выполнения и защитой лабораторных работ, проверкой и защитой курсового проекта. Освоение дисциплины оценивается на зачете и экза-

мене.

Вид учебных занятий	Деятельность студента
Лекция	Написание конспекта лекций: кратко, схематично, последовательно фиксировать основные положения, выводы, формулировки, обобщения; помечать важные мысли, выделять ключевые слова, термины. Проверка терминов, понятий с помощью энциклопедий, словарей, справочников с выписыванием толкований в тетрадь. Обозначение вопросов, терминов, материала, которые вызывают трудности, поиск ответов в рекомендуемой литературе. Если самостоятельно не удастся разобраться в материале, необходимо сформулировать вопрос и задать преподавателю на лекции или на практическом занятии.
Практические занятия	Конспектирование рекомендуемых источников. Работа с конспектом лекций, подготовка ответов к контрольным вопросам, просмотр рекомендуемой литературы. Прослушивание аудио- и видеозаписей по заданной теме, решение задач по алгоритму.
Лабораторная работа	Лабораторные работы позволяют научиться применять теоретические знания, полученные на лекции, при решении конкретных задач. Чтобы наиболее рационально и полно использовать все возможности лабораторных, для подготовки к ним необходимо: разобрать лекцию по соответствующей теме, ознакомиться с соответствующим разделом учебника, проработать дополнительную литературу и источники, решить задачи и выполнить другие письменные задания.
Самостоятельная работа	Самостоятельная работа студентов способствует глубокому усвоению учебного материала и развитию навыков самообразования. Самостоятельная работа предполагает следующие составляющие: <ul style="list-style-type: none"><li>- работа с текстами: учебниками, справочниками, дополнительной литературой, а также проработка конспектов лекций;</li><li>- работа над темами для самостоятельного изучения;</li><li>- участие в работе студенческих научных конференций, олимпиад;</li><li>- подготовка к промежуточной аттестации.</li></ul>
Подготовка к промежуточной аттестации	Готовиться к промежуточной аттестации следует систематически, в течение всего семестра. Интенсивная подготовка должна начаться не позднее, чем за месяц-полтора до промежуточной аттестации. Данные перед зачетом и экзаменом три дня эффективнее всего использовать для повторения и систематизации материала.



## ЛИСТ РЕГИСТРАЦИИ ИЗМЕНЕНИЙ

№ п/п	Перечень вносимых изменений	Дата вне- сения из- менений	Подпись заведую- щего кафедрой, от- ветственной за реа- лизацию ОПОП
1			
2			
3			
4			
5			