

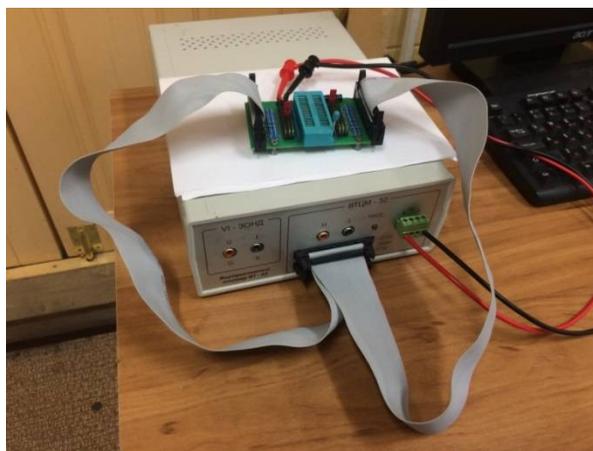
МИНИСТЕРСТВО НАУКИ И ВЫСШЕГО
ОБРАЗОВАНИЯ РОССИЙСКОЙ ФЕДЕРАЦИИ

Федеральное государственное бюджетное
образовательное учреждение высшего образования
«Воронежский государственный технический
университет»

**В. Ф. Барабанов, С. В. Тюрин,
Н. И. Гребенникова, Ю. С. Акинина**

**ВНУТРИСХЕМНОЕ ТЕСТИРОВАНИЕ
ЦИФРОВЫХ ЭЛЕКТРОННЫХ
КОМПОНЕНТОВ**

Практикум



Воронеж 2019

УДК 681.382(075.8)

ББК 32я7

В608

Рецензенты:

*кафедра вычислительной техники и информационных систем
Воронежского государственного лесотехнического университета
им. Г. Ф. Морозова (зав. кафедрой д-р техн. наук,
профессор В. К. Зольников);
д-р техн. наук, профессор А. М. Литвиненко*

Внутрисхемное тестирование цифровых электронных компонентов: практикум [Электронный ресурс]. – Электрон. текстовые и граф. данные (4,0 Мб) / В. Ф. Барабанов, С. В. Тюрин, Н. И. Гребеникова, Ю. С. Акинина. – Воронеж: ФГБОУ ВО «Воронежский государственный технический университет», 2019. – 1 электрон. опт. диск (CD-ROM): цв. - Систем. требования: ПК 500 и выше; 256 Мб ОЗУ; Windows XP; SVGA с разрешением 1024x768; Adobe Acrobat; CD-ROM дисковод; мышь. – Загл. с экрана.

ISBN 978-5-7731-0778-1

В практикуме рассматриваются основные приемы внутрисхемного тестирования цифровых электронных компонентов, приводятся задания по темам лабораторных работ.

Издание предназначено для студентов, обучающихся по направлению 09.03.01 «Информатика и вычислительная техника» (профиль «Вычислительные машины, комплексы, системы и сети») при изучении дисциплин «Конструкторско-технологическое обеспечение производства ЭВМ», «Автоматизация проектирования вычислительных систем», «Электротехника и электроника».

Ил. 43. Табл. 3. Библиогр.: 8 назв.

УДК 681.382(075.8)

ББК 32я7

*Издается по решению учебно-методического совета
Воронежского государственного технического университета*

ISBN 978-5-7731-0778-1

© Барабанов В. Ф., Тюрин С. В.,
Гребеникова Н. И., Акинина Ю. С., 2019
© ФГБОУ ВО «Воронежский государственный
технический университет», 2019

ВВЕДЕНИЕ

Процесс проектирования электронных устройств предполагает решение главной задачи – обеспечение корректного функционирования и долгосрочной работы. При этом необходимым условием является исправность комплектующих устройства, в том числе интегральных микросхем [5].

Для идентификации неисправности цифрового устройства необходимо иметь оборудование для тестирования и разработанный тест по определенным правилам. Разработка тестов является очень сложным процессом [7]. Сложность устройства предполагает сложность разработки теста для него, поэтому востребованность автоматизированных систем диагностики, предназначенных для диагностики исправности функционирования любых технических устройств, вполне понятна и объяснима [3, 4, 6]. Такие системы помогают разработчикам при создании тестов и диагностики как всего устройства, а так и его комплектующих для выявления дефектов работы.

АСД «Тест - Д1» является автоматизированной системой контроля, предназначенной для диагностики и ремонта промышленных электронных устройств. Внутрисхемный тестер «ВТ-02» также позволяет проверять функционирование цифровых интегральных микросхем.

Все приведенные в пособии иллюстрации – авторские.

1. ВИДЫ ТЕСТИРОВАНИЯ ЭЛЕКТРОННЫХ КОМПОНЕНТОВ

Производство, эксплуатация и ремонт изделий предполагает техническое диагностирование электронных компонентов для обеспечения качества изделия. В процессе тестирования определяется вид технического состояния, производится поиск места отказа или неисправностей, делается прогноз технического состояния. Все это необходимо, чтобы составить заключение о работоспособности устройства.

Появление и накопление неисправностей может происходить как в процессе производства, эксплуатации, так и в процессе хранения изделий. Чтобы исключить причины нарушения нормальной работы изделия, перед его использованием по назначению необходимо узнать, есть ли в нем дефекты. В этих целях используются технологии по контролю качества устройства в целом и его комплектующих в процессе производства [8], успешно применяется ряд разработанных методов.

Для предварительной проверки качества изделий используется визуальный автоматизированный контроль (АОI, AXI), который производится поэтапно при монтаже печатных плат (ПП). Предварительная проверка может включать также оптический и рентгеновский контроль. Все это работает на создание высококачественных электронных устройств.

Внутрисхемное тестирование осуществляется при проверке отдельных компонентов на плате или фрагментов схем, технология процесса предполагает использование специального оборудования. Внутренние цепи ПП тестируются посредством контактных иглонок, которые прижимаются адаптером тестера к поверхности ПП, таким образом, осуществляется доступ тестера к внутренним цепям ПП. Ранее адаптеры, использующие такой доступ к

внутренним цепям, назывались «ложе из гвоздей» (bedofnails), на настоящий момент это название считается устаревшим, как правило, применяется термин «игольчатый адаптер». Проверка корректности монтажа компонентов на поверхность ПП осуществляется методом внутрисхемного тестирования, контроль внутрисхемных измерений параметров компонентов происходит также посредством того же метода.

Внутрисхемным измерением называется такое измерение параметров смонтированного на поверхности ПП компонента, которое не предполагает его демонтажа или отключения от цепей, с которыми он связан в соответствии со схемой ПП. Внутрисхемные измерения по отношению к пассивным компонентам (резисторам, конденсаторам, индуктивностям и т.д.) выполняются без отключения подачи питания на тестируемую печатную плату, поскольку в этом нет необходимости.

Предварительная сортировка смонтированных ПП происходит без риска их значительного повреждения после включения питания при наличии опасных коротких замыканий или неверного монтажа резисторов, перемычек и других проводимостей. Внутрисхемные измерения при включенном питании ПП могут выполняться и для активных компонентов.

Методом периферийного/граничного сканирования осуществляется диагностика качества монтажа и отбраковка устройств ещё до стадии функционального тестирования. Повышение качества разрабатываемых устройств и экономия затрат на этапе серийного производства достигаются посредством тестов для периферийного сканирования. Классификация тестов для периферийного сканирования приводится ниже.

1. **Тест инфраструктуры** используется для проверки работоспособности JTAG-цепочки, заключается в считывании ID-кода каждой микросхемы, включенной в цепочку. В

случае, если на модуле имеется несколько BS-цепочек, требуется контроллер с несколькими независимыми TAP-портами.

2. **Тест электрических цепей** выявляет неисправности электрических цепей: короткие замыкания, разрывы, непропаи и т. д. Этот тест выполняется только для цепей, которыми можно управлять при помощи микросхемы с поддержкой BS.

3. **Тесты микросхем ОЗУ (RAM)** используются для проверки работоспособности адресных линий, линий данных и управления, а также выявления неисправности самих микросхем. Алгоритм для данного типа теста включает в себя общепринятые методы формирования тестовых воздействий, такие как «бегущий ноль», «бегущая единица» и т. д.

4. **Тест микросхем «прозрачной» логики** позволяет выявить неисправности в микросхемах, реализующих функции простейшей логики. На основании моделей микросхем и их функционального назначения в автоматическом режиме тест создается программой.

Завершающим шагом производственного процесса является **функциональное тестирование**, которое служит для приемки или отбраковки готовых электронных блоков перед их отправкой заказчику. К тестируемым изделиям подключение тестеров для функционального тестирования обычно осуществляется через краевой разъем или контрольные точки, которые специально предназначены для диагностирования. После этого создаются электрические условия, в которых изделие будет находиться при конечном использовании.

Задачи, выполняемые тестовым оборудованием, которое применяется при функциональном тестировании, представляют собой:

- подачу питающего напряжения с возможностью изменения его в автоматическом режиме (от минимально до максимально допустимого для данного изделия);

- подачу цифровых и аналоговых входных сигналов (тестов) в широком диапазоне частот и напряжений;
- измерение параметров выходных сигналов;
- эмуляцию нагрузок и внешних воздействий;
- эмуляцию помех;
- обработку результатов измерений и вывод их на дисплей или принтер в удобном для пользователя виде;
- сбор и обработку статистических данных.

Функциональное тестирование позволяет осуществить проверку только общей функциональной пригодности платы.

2. ТЕСТИРОВАНИЕ ЭЛЕКТРОННЫХ КОМПОНЕНТОВ С ИСПОЛЬЗОВАНИЕМ ВНУТРИСХЕМНОГО ТЕСТЕРА «ВТ-02»

Внутрисхемный тестер цифровых микросхем ВТ–02 применяет метод цифрового внутрисхемного тестирования (английская аббревиатура – ICFT).

Внутрисхемное тестирование является технологией проверки отдельных компонентов на плате или фрагментов схем с использованием специального оборудования (ICТ-станций) и оснастки (игольчатого адаптера). Эта методика тестирования сделала возможным анализ отдельных компонентов и аналоговых частей схем. Данная методика успешно применяется и на крупносерийном производстве.

Внутрисхемное тестирование условно подразделяют на аналоговое и цифровое. При аналоговом внутрисхемном тестировании обычно проверяются следующие характеристики:

- наличие коротких замыканий и обрывов;
- номиналы дискретных компонентов (резисторов, конденсаторов, индуктивностей, дискретных полупроводниковых приборов);
- наличие и правильность установки микросхем.

Часто аналоговое внутрисхемное тестирование называют анализом производственных дефектов, поскольку этот метод диагностики используют для выявления дефектов сборки, позволяя обнаружить их в большом количестве. Цифровые микросхемы проверяются на соответствие таблице истинности именно при цифровом внутрисхемном тестировании. Данная технология основана на физическом контакте иглок с контактами тестируемых компонентов, поэтому при реализации этого подхода в тестировании возникает ряд трудностей.

Чем особенно привлекателен метод цифрового внутрисхемного тестирования, реализованный в установке

«ВТ-02», тем, что он позволяет проверить правильность функционирования цифровых микросхем, не выпаивая их из платы. «Для этого на контакты тестируемой микросхемы подаются мощные импульсы, способные установить заданный уровень логического сигнала независимо от логического состояния компонента. Величина импульса тока, подаваемого на контакт микросхемы, является достаточной для принудительной установки выхода логического элемента в заданное состояние и в то же время не выводит» [1] из его строя.

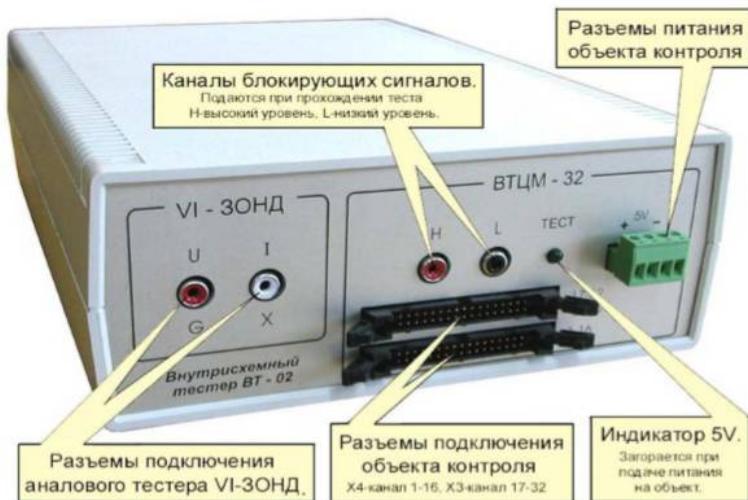
Для обеспечения безопасности тестирования время, в течение которого подается воздействие, ограничивается до 65 микросекунд, не превышая этот порог, что соответствует рекомендациям международного стандарта INTDEFSTD0053-1.

Подключение проверяемой микросхемы производится посредством тестового зажима (клипсы), который соответствует типу ее корпуса (DIP, SOIC и др.), при помощи двух зажимов +5 В и 0 В либо специализированной клипсы на проверяемую плату подают питание.

2.1. Технические характеристики установки «ВТ-02»

Внутрисхемный тестер «ВТ-02»

«Внутрисхемный тестер «ВТ-02» предназначен для внутрисхемного тестирования цифровых и аналоговых электронных компонентов с напряжением питания 5В (ТТЛ, ТТЛШ, КМОП) как в составе электронных модулей, так и» [1] не подсоединенных к электрическим цепям. Внешний вид установки представлен на рис. 2.1. Технические характеристики установки приведены в таблице.



а)



б)

Рис. 2.1. а) внешний вид установки «VT-02»; б) обратная панель установки «VT-02»

Технические характеристики установки

Напряжение питания (Постоянный ток)	От 14В - 16В не более 1500 мА
Интерфейс:	USB
Габаритные размеры, мм:	280*200*80
Количество информационных каналов:	32
Уровень логической единицы выходного сигнала:	$\geq 2.4В$
Уровень логического нуля выходного сигнала:	$\leq 0.4В$
Максимальный ток выходного сигнала:	[-300 мА ; +300мА]
Максимальная глубина тестирования:	8192 такта
Время такта:	1 - 8 мкс
Дискретизация такта:	1 мкс
Диапазон измерения статических напряжений на каналах:	[- 1.38В; +5,00В]
Дискретизация измерения:	25мВ
Количество зон анализа по уровню принимаемых сигналов:	2
Диапазон зоны:	0В- 5В
Дискретизация зоны:	20мВ
Напряжение питания объекта контроля:	[+4.75В ;+5.25В]
Максимальный ток объекта контроля:	4.5А»

Программное обеспечение установки «BT-02» представлено следующими программами:

- ВТЦМ-32USB – программа функционирования тестера;
- Редактор тестов – программа редактирования тестов (в нее входят библиотеки тестов микросхем);
- VI – зонд USB– программа для работы с зондом;
- Справочник аналогов МК – программа создания справочников аналоговых микросхем.

2.2. Подключение и приведение установки в рабочее состояние

Для подключения и приведения установки в рабочее состояние необходимо сделать следующие действия:

1. Проверить установленное на компьютере ПО: ВТЦМ-32 USB.

2. Убедиться, что установка стоит в устойчивом положении, как показано на рис. 2.2.

3. Подключить блок питания к установке, разъем которого находится на задней панели установки.

4. Подключить кабель USB к порту установки (расположен на задней панели установки) и заднему USB-порту компьютера.

5. Подключить шлейфы к внесхемному тестеру, как показано на рис. 2.3.

6. Подключить клипсу к разъему питания объекта контроля, как показано на рис. 2.4. **Важно обратить внимание на полярность контактов! Красный зажим присоединяется к первой ножке VCC, а черный зажим присоединяется к третьей ножке GND, рис. 2.5.**

7. После проведенных действий установка будет готова к работе.



Рис. 2.2. Установка «ВТ-02» и ее комплектующие



Рис. 2.3. Подключение шлейфов установки «ВТ-02» к внесхемному тестеру

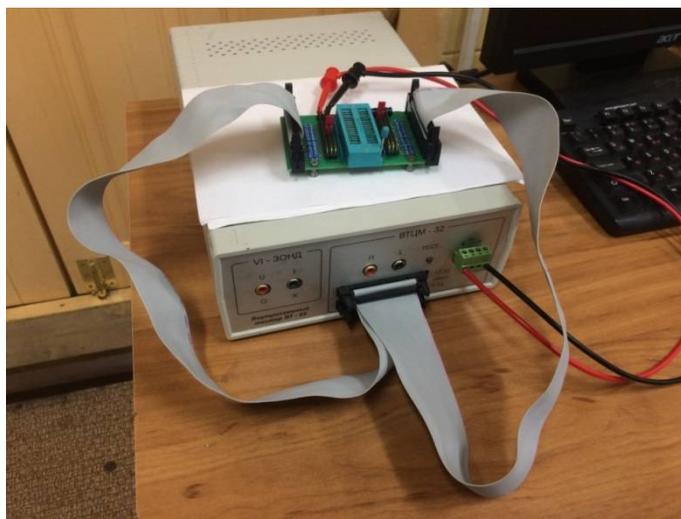


Рис. 2.4. Подключение клипсы к разъемам питания установки «BT-02» и внесхемному тестеру

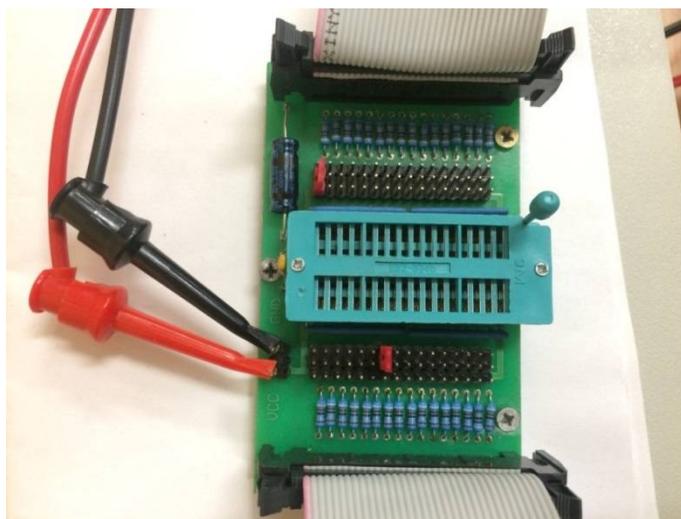


Рис. 2.5. Подключение питания к внесхемному тестеру: красный – VCC, питание; черный – GND, земля

3. ТЕСТИРОВАНИЕ ЦИФРОВЫХ МИКРОСХЕМ

Тест контактов микросхемы

Исходное состояние контактов тестируемой микросхемы проверяется тестом контактов микросхемы. Выполнение теста происходит в следующем порядке.

1. Подается напряжение питания на проверяемое изделие.

2. Измеряются напряжения на выводах микросхемы.

3. Осуществляется контроль контакта клипсы с выводами микросхемы. При отсутствии контакта выводится соответствующее сообщение.

4. Производится контроль напряжения питания микросхемы и ориентации клипсы по отношению к ключу микросхемы. В случае выявления несоответствия величин напряжений на выводах питания значениям, заданным в параметрах тестирования, диагностическое сообщение выводится на дисплей.

5. Осуществляется контроль исходных логических состояний выводов микросхемы и наличия на них переключений (сигналов от внутреннего генератора).

6. Производится контроль наличия соединений между выводами микросхемы.

7. Производится вывод на дисплей полученной информации о состоянии контактов тестируемой микросхемы, которая представлена в виде четырех групп.

1 группа. «Логический уровень на контакте:

H – высокий уровень;

L – низкий уровень;

Z – неопределенное состояние;

G – изменение состояния (генерация) на контакте;

!H – невозможно установить на контакте высокий логический уровень (контакт подключен к цепи «Общий» или емкостной нагрузке);

!L – невозможно установить на контакте низкий логический уровень (контакт подключен к цепи «Питание» или емкостной нагрузке);

2 группа. Тип контакта (назначение вывода заданное в тесте):

I – вход; O–выход; I/O – вход/выход; NC – незадействованный в микросхеме контакт; VCC , GND – контакты питания.

3 группа. Уровень напряжения на контакте, измеренный относительно общего вывода.

Отсутствие контакта вывода микросхемы с зажимом обозначается символом NC красного цвета.

4 группа. Наличие соединения контакта с другими контактами микросхемы.

Отображается «одноименными цифрами соответствующего цвета» [1].

Порядок действий для тестирования микросхем происходит в несколько этапов:

1. Необходимо проверить целостность ножек микросхемы во избежание сбоев в тестировании. Ножки должны быть в полном комплекте, не изогнуты, не обломаны, не должны иметь напаяк. Изгиб ножек можно исправить пинцетом, аккуратно подогнув ножку в исходное состояние. Не должно быть отсутствующих ножек, рис. 3.1.

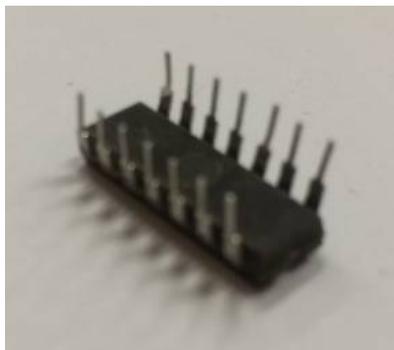
2. Установить микросхему во внесхемный тестер, как изображено на рис. 3.2.

3. Далее производится запуск программы «Внутрисхемный тестер цифровых микросхем», рис. 3.3.

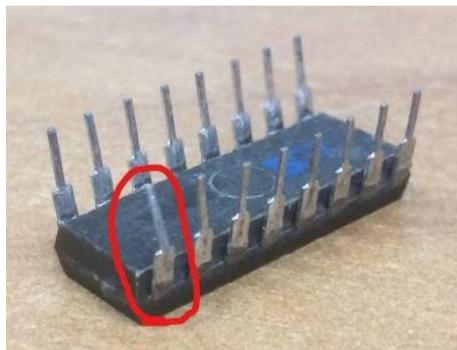
4. Далее Файл>>Открыть тест по названию (альтернативно название схемы можно вписывать в окне поиска), рис. 3.4.

5. Необходимо ввести название микросхемы, далее нажать «открыть», пример показан на рис. 3.5.

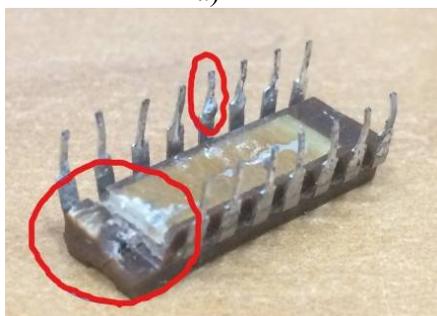
6. Включить установку, нажав тумблер, расположенный в панели на задней части установки «ВТ-02», далее необходимо нажать кнопку «ТЕСТ» в программе.



а)



б)



в)



г)

- Рис. 3.1. Распространенные виды дефектов микросхем:
- а) Состояние микросхемы пригодной к тестированию;
 - б) рабочая микросхема с изогнутой ножкой;
 - в) дефектная микросхема, непригодная к тестированию со сколом и напайкой олова на ножке;
 - г) дефектная микросхема, непригодная к тестированию с отсутствующими ножками

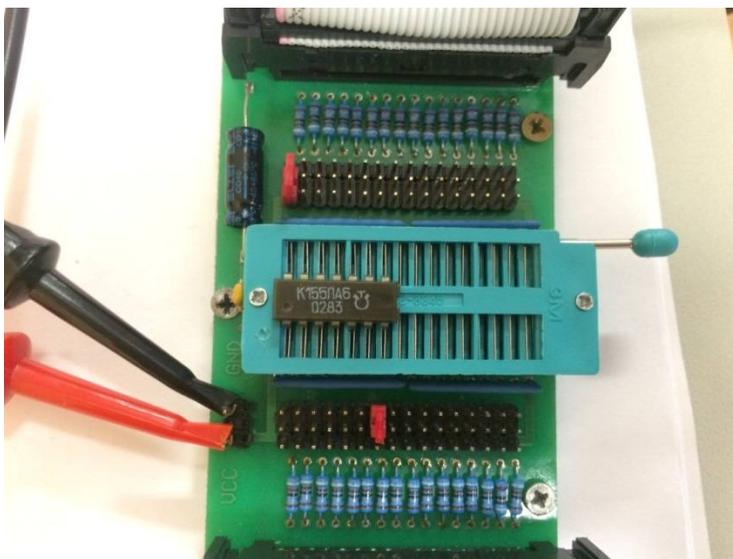


Рис. 3.2. Установка микросхемы во внесхемный тестер

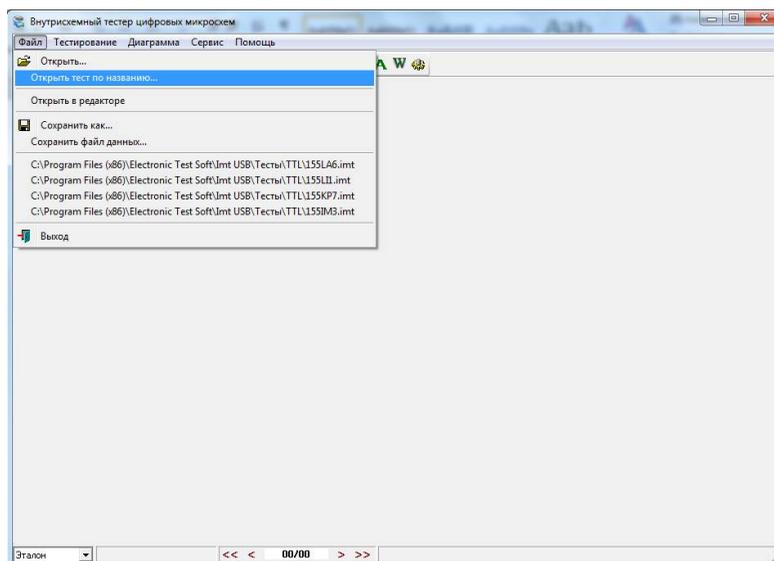


Рис. 3.3. Выбор пункта «Открыть тест по названию»

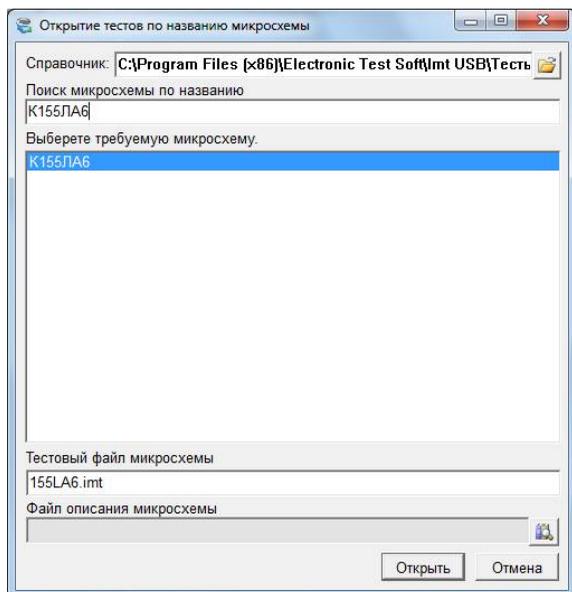


Рис. 3.4. Открытие тестов по названию микросхемы

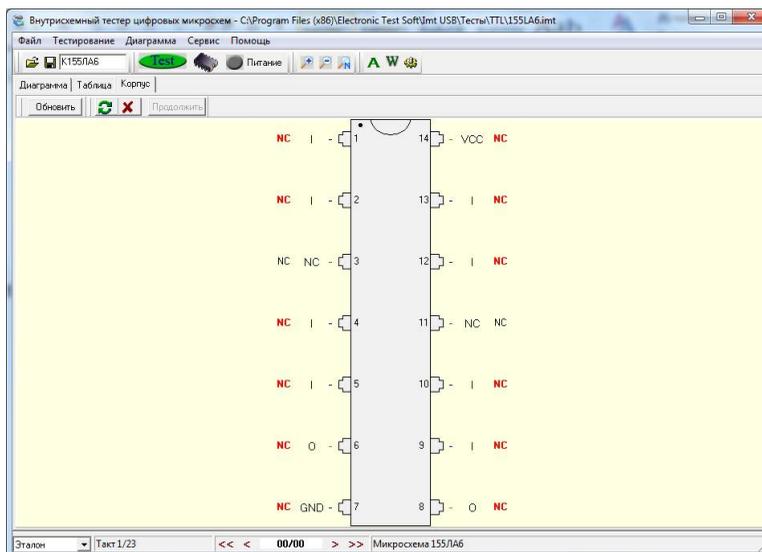


Рис. 3.5. Окно с корпусом выбранной микросхемы

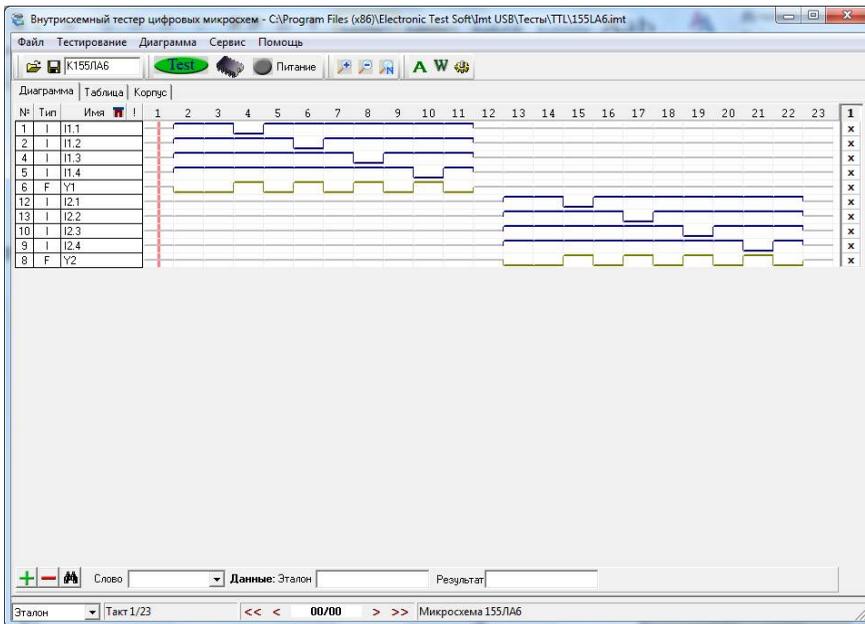


Рис. 3.6. Окно с эталонной диаграммой выбранной микросхемы

На рис. 3.6 показана эталонная диаграмма данной схемы, с которой сопоставляется результат тестирования.

В данной вкладке при диагностике выводятся параметры напряжения и информация о входах и выходах микросхемы.

4. СОЗДАНИЕ И РЕДАКТИРОВАНИЕ ТЕСТОВ ПРИ ПОМОЩИ ПРОГРАММЫ «РЕДАКТОР ТЕСТОВ»

Редактор ИМТ-EDIT - представляет собой средство создания тестов для внутрисхемного тестирования цифровых микросхем. С помощью редактора пользователь имеет возможность создавать свои алгоритмы тестирования. Ряд инструментов, доступных в редакторе, открывают пользователю широкие возможности по созданию новых и редактированию старых тестов.

Рассмотрим методику создания теста на примере микросхемы K155ЛА3:

1. Необходимо открыть данные о выбранной микросхеме в имеющемся приложении к лабораторным работам.

2. Далее требуется открыть программу «Редактор тестов» >> Новый файл (рис. 4.1).

3. Необходимо задать количество выводов, указать выводы для питания и земли, а так же тип микросхемы (рис. 4.2).

4. Заполнить таблицу входов и выходов, а также описать их тип (вход I, выход O, двунаправленный IO, описываемый функцией $O=F(C)$) (рис. 4.3).

5. Задать диаграмму состояний, согласно таблице истинности в приложении к микросхеме (рис. 4.4).

6. Сохранить файл, указав формат ИМТ (по умолчанию файл сохраняется в основную библиотеку) (рис. 4.5.)

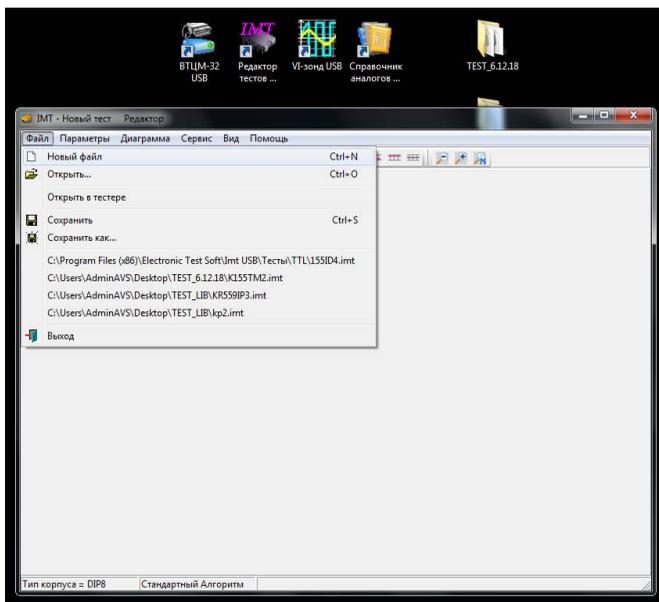


Рис. 4.1. Окно программы редактор тестов

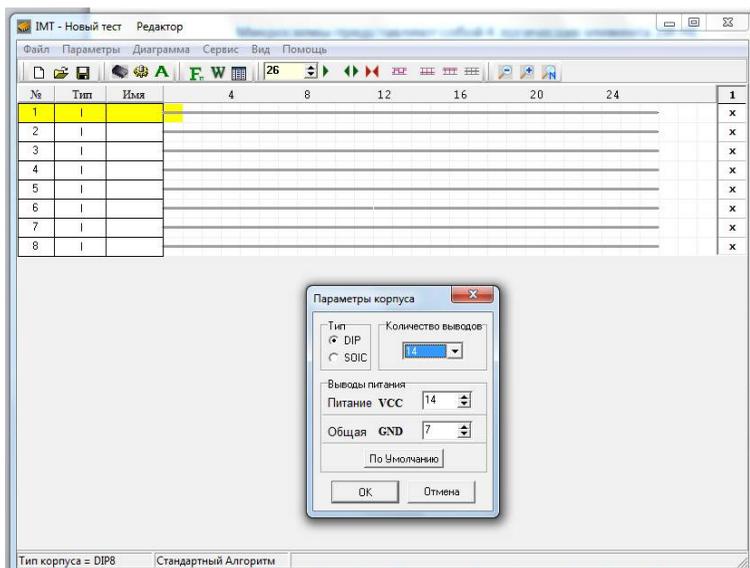


Рис. 4.2. Окно для выбора параметров корпуса

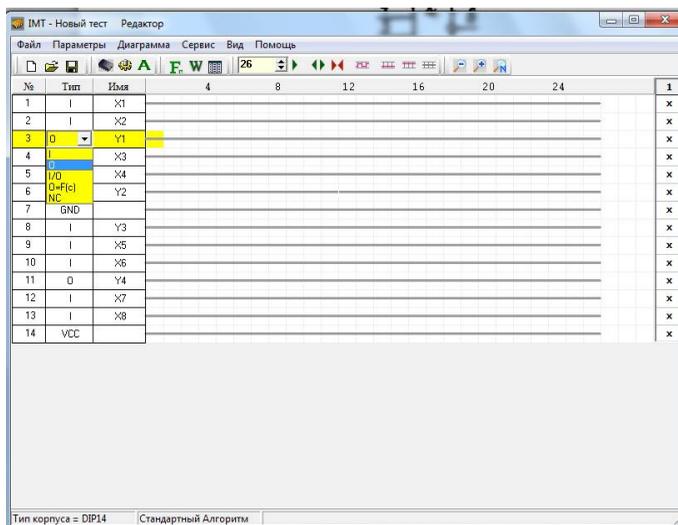


Рис. 4.3. Заполненная таблица входов и выходов с описанием их типа

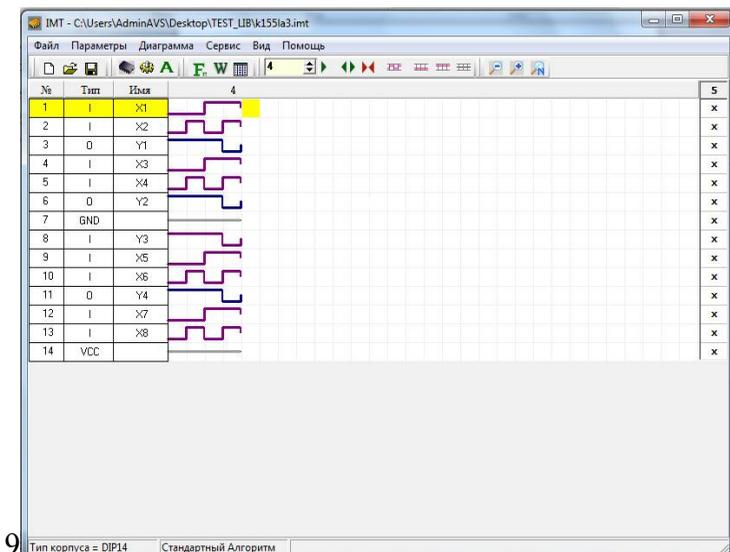


Рис. 4.4. Заполненная диаграмма состояний согласно таблице истинности схемы

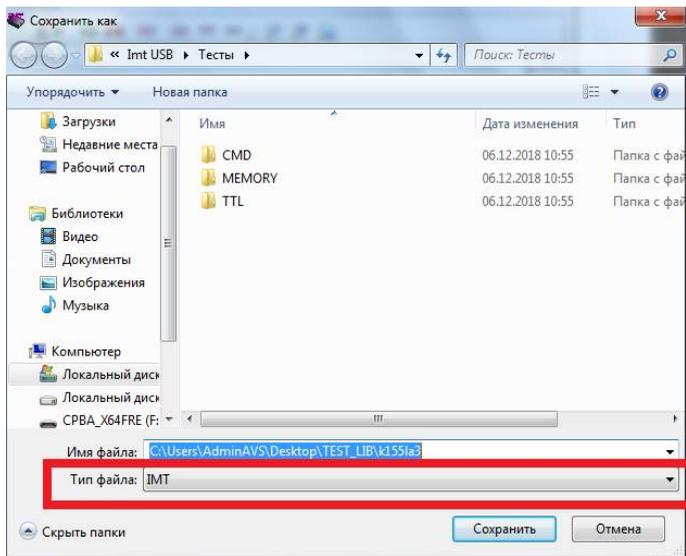
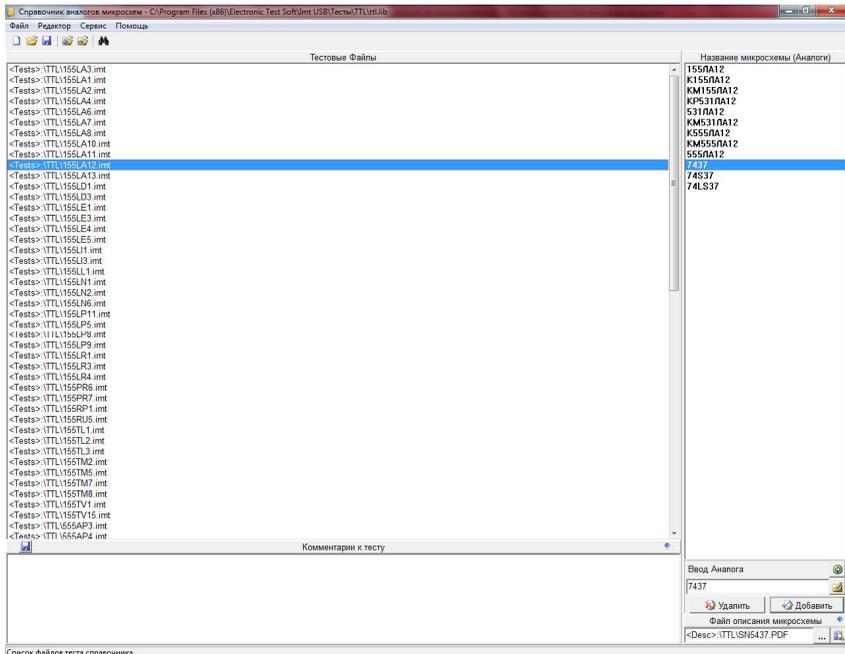


Рис. 4.5. Окно вкладки «Сохранить как» с произвольно выбранной директорией и заданным форматом IMT

5. ПРОГРАММА СОЗДАНИЯ СПРАВОЧНИКА ФУНКЦИОНАЛЬНЫХ АНАЛОГОВ ЦИФРОВЫХ МИКРОСХЕМ CHIPBOOK.EXE

ChipBook.exe является сервисной программой, входящей в состав программного обеспечения внутрисхемного тестера ВТ-02. Программа позволяет создать библиотеку функциональных аналогов цифровых микросхем (рисунок), тестирование которых выполняется одним тестовым файлом. Кроме того имеется возможность подключить справочный файл для каждой микросхемы и просмотреть его, полезна при работе с документацией микросхем.



Программа создания справочника функциональных аналогов цифровых микросхем

6. КРАТКАЯ ХАРАКТЕРИСТИКА ПРОГРАММНО-АППАРАТНЫХ СРЕДСТВ УСТАНОВКИ «ТЕСТ-Д1»

Функциональный тестер «Тест-Д1» используется для проверки работоспособности электронных устройств при помощи функционального и сигнатурного тестирования. Это устройство является базовым прибором системы диагностики «Тест-Д». Конструктивно размещается в «Блоке диагностики» АСД «Тест-Д». Через порт USB осуществляется подключение к персональному компьютеру.

Блок-схема автоматизированной системы диагностики «Тест-Д1» приведена на рисунке.

A1 – персональный компьютер, A2 – кабель USB-USB, A3 – электронный ключ, A4 – интерфейсное устройство COM-USB, A5 – кабель питания блока диагностики, A6 – блок диагностики БД-01С, A7 – зонд IN, A8- зонд OUT, A9 – набор адаптеров.

Основными элементами системы диагностики «Тест-Д1» являются

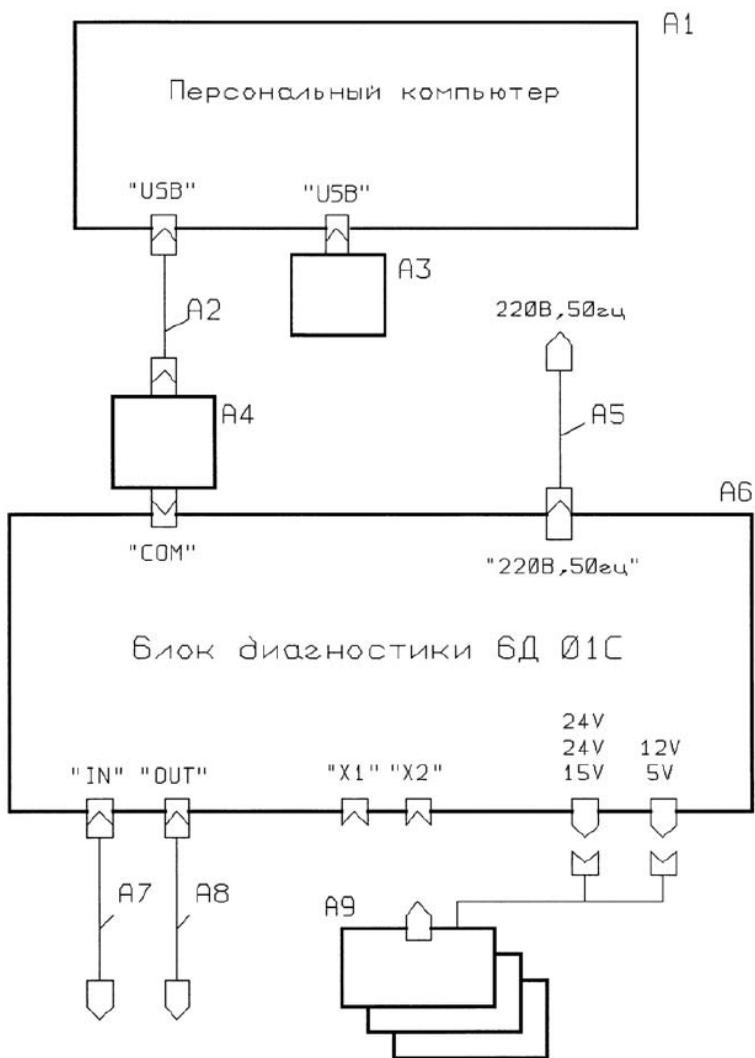
- блок диагностики БД-01С с комплектом жгутов и адаптеров;

- персональный компьютер.

По каналу USB через интерфейсное устройство COM-USB осуществляется связь компьютера и блока диагностики. Защита программного и тестового обеспечения от несанкционированного копирования обеспечивается посредством электронного ключа.

Минимальную конфигурацию персонального компьютера представляет собой:

- процессор Pentium III;
- частота процессора 1 ГГц;
- память 128 Мбайт;
- монитор SVGA;
- манипулятор MOUSE;
- два порта USB.



Блок-схема АСД «Тест-Д1»

Блок диагностики БД-01С состоит из нижеперечисленных устройств.

Функциональный тестер. Предназначение функционального тестера заключается в функциональном тестировании электронных устройств. Оценка исправности устройства производится как комплектующих устройства, так и устройства в целом. Имеются 190 каналов ввода-вывода с логическими уровнями ТТЛ и КМОП и два логических зонда «IN-зонд» и «OUT-зонд», которые позволяют подавать и проконтролировать логический сигнал в любой точке тестируемой платы.

Источник питания. предназначается для питания контролируемого объекта. Источник выполнен с набором напряжений, удовлетворяющих большинству подлежащих тестированию блоков и печатных плат: ± 5 В, ± 12 В, ± 15 В, ± 24 В. На задней панели блока диагностики располагается клавишный сетевой тумблер, посредством которого включается источник питания. Подача необходимого напряжения на соответствующий контакт разъема питания осуществляется набором кнопочных выключателей и индуцируется соответствующими светодиодами, расположенными на передней панели блока. Источник позволяет производить измерение тока, потребляемого объектом контроля, в каналах $+5$ В, -5 В, $+12$ В, -12 В, $+15$ В, -15 В. Защита объекта диагностики при превышении порога тока отключения каждого канала, задаваемого пользователем, происходит следующим образом: источник снимает напряжение с выходных разъемов питания.

«Технические характеристики установки «Тест-Д1» приведены ниже.

Каналы ввода-вывода:

- число каналов – 190;
 - уровни сигналов – ТТЛ, КМОП;
 - минимальная длительность выходных импульсов, не более 2 мкс;
 - максимальный уровень логической единицы $+15$ В.
- Максимальный уровень логического нуля:

- в режиме вывода 0,4 В;

- в режиме ввода 0,8 В.

Максимальный ток при уровне логического нуля:

- в режиме вывода 40 мА;

- в режиме ввода 0,8 мА.

Канал логического зонда IN:

- входное сопротивление 20 кОм;

- уровень логической единицы - не менее 1,1 В;

- уровень логического нуля - не более 0,9 В;

- максимальный уровень входного сигнала 24 В.

Канал логического зонда OUT:

- уровень логической единицы при токе 200 мА - не менее 2,4 В;

- уровень логического нуля при токе 200 мА - не более 0,8 В» [2].

Программные модули пакета «TEST», входящего в состав программного обеспечения для установки «Тест-Д1», функционируют в среде Windows98/2000/XP/Vista/7. Установка программного обеспечения выполняется с поставляемого CD-диска.

В состав пакета включен набор нижеперечисленных программ и файлов:

- «DIATEST.EXE – программа «Диагностический тест», предназначенная для функционального тестирования электронных устройств;

- EDITTEST.EXE – графический редактор для написания и редактирования диагностических тестов;

- TESTCOXT.EXE – программа «Тест контактов», предназначенная для тестирования электронных устройств в статическом режиме;

- BDTEST.EXE – тест самодиагностики функционального тестера;

- TSUUTIL.EXE – программа, позволяющая загружать и контролировать программное обеспечение одноплатного промышленного компьютера (DOS-компьютера);

- файлы с расширением .dia, .tct – тестовые файлы для ремонта электронных плат;

- файлы с расширением .cut – файлы описания конфигурации адаптеров для подключения электронных плат к системе диагностики.

Работа функционального тестера обеспечивается набором следующих диагностических программ:

- DIATEST.EXE – DOS-программа «Диагностического теста»;

- CONTEST.EXE – DOS-программа «Теста контактов»;

- BDTEST.EXE – DOS-программа теста самодиагностики функционального тестера;

- TSU.EXE – программа-монитор, контролирующая загрузку и работу DOS-программ функционального тестера» [2].

7. ПОДКЛЮЧЕНИЕ И ПРИВЕДЕНИЕ УСТАНОВКИ В РАБОЧЕЕ СОСТОЯНИЕ

1. Проверить установленное на компьютере ПО: Тест-Д1USB.
2. Убедиться, что положение установки является устойчивым.
3. Подключить блок питания и кабель COM–USB к установке, разъемы которых находятся на задней панели установки (рис. 7.1).
4. Вставить USB-ключ в системный блок ПК (рис. 7.2).
5. Подключить разъем ко входу X1/X2 на передней панели установки.
6. Подключить шлейфы к внесхемному тестеру, как показано на рис. 7.3.
7. Красный провод питания присоединяется к +5V/+12V/+15V/+24V, а черный провод земли присоединяется к 0 V (передняя панель установки), как показано на рис. 7.4.
8. На внесхемном тестере зажимом красного провода питания зажать левую ножку питания, а зажимом чёрного провода зажать правую ножку (рис. 7.5);
9. На задней панели установки переключить красный и чёрный тумблеры (рис. 7.1), а в нижней части передней панели нажать большую круглую кнопку.
10. После проведенных действий установка будет готова к работе.



Рис. 7.1. Задняя панель установки



Рис. 7.2. USB-ключ

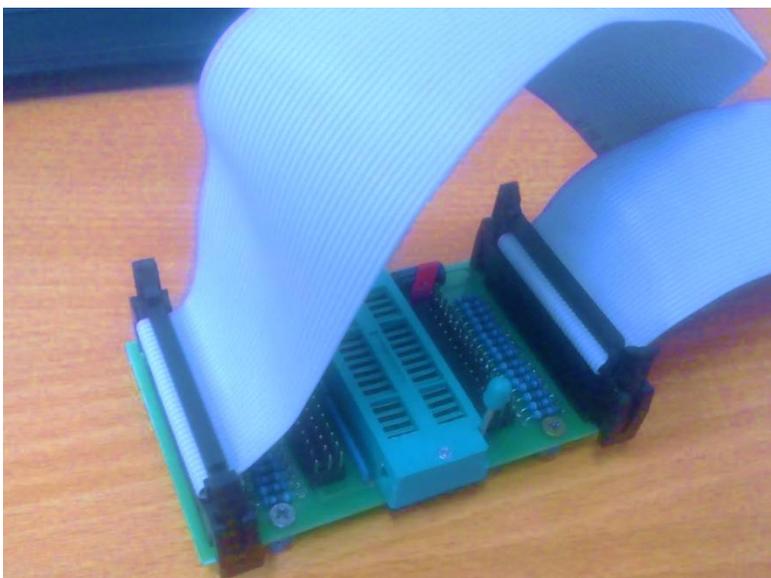


Рис. 7.3. Подключение шлейфов к внесхемному тестеру

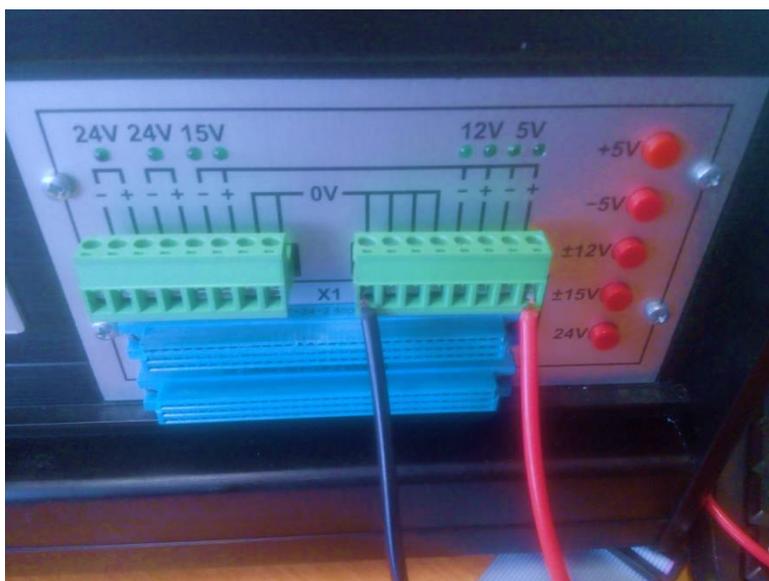


Рис. 7.4. Подключение питания и земли к установке

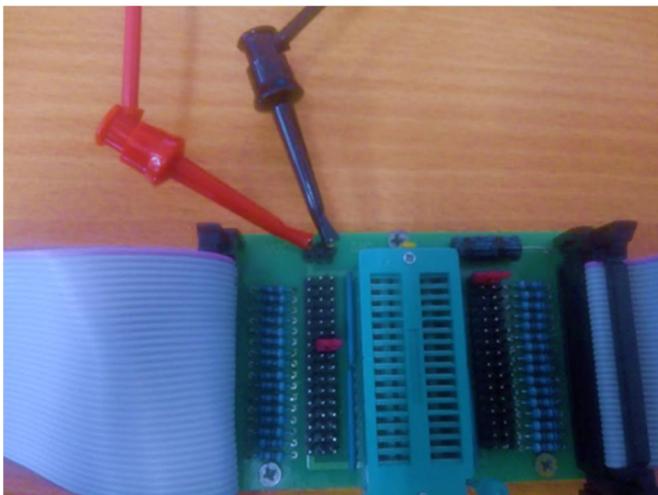


Рис. 7.5. Подключение питания и земли к внесхемному тестеру

8. ТЕСТИРОВАНИЕ ЦИФРОВЫХ МИКРОСХЕМ

8.1. Подготовка к тестированию

Необходимо проверить целостность ножек микросхемы, во избежание сбоев в тестировании. Они не должны быть изогнуты, обломаны или иметь напайки (рис. 8.1). Исправить изогнутые ножки можно пинцетом, аккуратно подогнув их в исходное состояние. Не должно быть отсутствующих ножек (рис. 8.2).

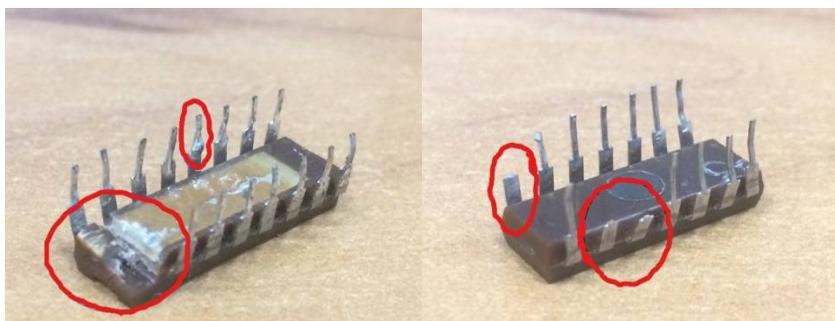


Рис. 8.1. Микросхема с дефектами

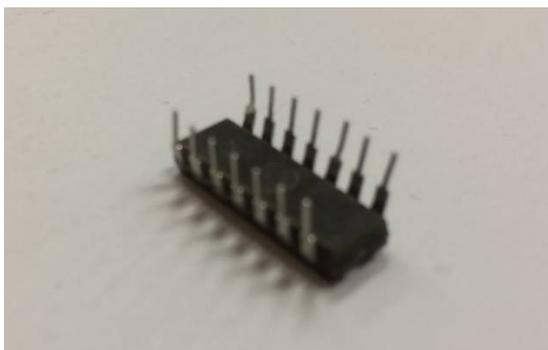


Рис. 8.2. Микросхема с исправными ножками

Если все ножки исправны, то установить микросхему во внесхемный тестер (рис. 8.3).



Рис. 8.3. Правильно установленная микросхема

После закрепления микросхемы во внесхемном тестере необходимо правильно выставить переключки «земли» и «питания» микросхемы. По правую и левую стороны есть по три ряда контактов. Левый (первый) ряд – «питание», правый (третий) – «земля». В зависимости от того, на какой по счёту ножке находится «земля» и «питание», сверху отсчитывается нужное число ножек в ряду. Если нужно выставить «землю», то средний ряд переключкой соединяется с третьим рядом, а если «питание» – с правым рядом. Например, на рис. 8.3 с левой стороны микросхемы на седьмой сверху ножке должна быть «земля», значит, замыкаем переключкой седьмую ножки 2-го и 3-го рядов. С правой стороны на первой сверху ножке

нужно выставить «питание», значит, первые ножки 1-го и 2-го рядов замыкаем перемычкой.

8.2. Функциональное тестирование

Создание файла адаптера

Для начала необходимо создать файл адаптера, либо взять существующий. Чтобы создать файл адаптера нужно выполнить следующие действия:

- открыть программу «EditTest»;
- нажать «Файл»>> «Создать», выбрать «Файл адаптера» и подтвердить действие;
- в окне программы появится таблица контактов разъёмов X1 и X2, находящихся на передней панели устройства (верхние три ряда – разъём X1, нижние три – X2);
- в таблице выбрать и назвать нужные контакты (рис. 8.4). В дальнейшем эти имена будут использоваться при создании самого теста и при тестировании микросхемы. Ножки микросхемы, отвечающие за «питание» и «землю», в файл адаптера не добавляются, только контакты входной и выходной информации;
- сохранить файл в нужной папке.

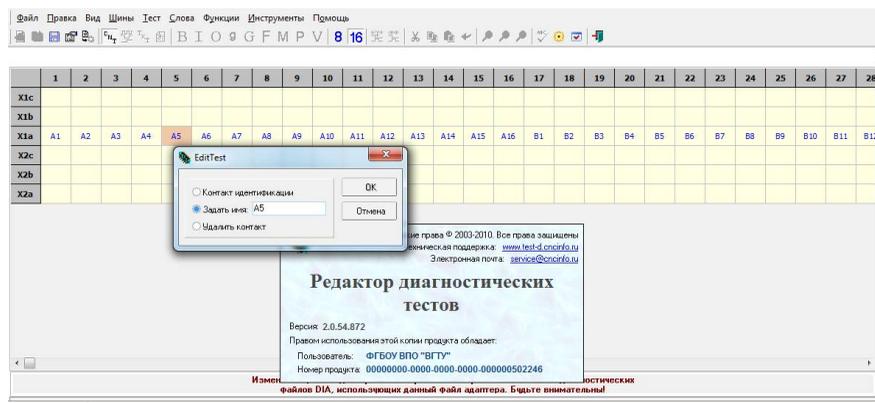


Рис. 8.4. Окно файла адаптера

Создание файла теста

Когда файл адаптера создан, можно приступить к написанию самого теста. В данном примере будет рассматриваться написание теста для микросхемы K155ЛИ1. Для написания теста необходимо выполнить следующие действия:

- в программе «EditTest» нажать «Файл» >> «Создать», выбрать «Тест»;

- при создании файла теста необходимо задать имя файла, путь к файлу адаптера и разрядность входных и выходных слов. Важно, чтобы и файл теста, и файл адаптера находились в одной и той же папке;

- после создания необходимо определить шины входных и выходных данных. Для этого нужно нажать кнопку «В» (рис. 8.5). С помощью кнопок «Добавить» и «Удалить» добавляются и удаляются шины данных. Для каждой шины можно определить разрядность каждой шины и контакты, выбранные в файле адаптера;

- в верхней части окна установить количество циклов прохода программы. От них будет зависеть количество передаваемых программой входных слов на микросхему;

- для выполнения действий с микросхемой в таблице тактов нужно добавить место для новых тактов (обозначаются серым цветом);

- для добавления слов нажать на нужный такт и в открывшемся окне выбрать «входное слово <i>» или «выходное слово <o>» и нажать «ОК»;

- в окне «Входные слова» для слова задать имя, выбрать шину данных и определить настройки кода слова (рис. 8.6). В области «Данные по циклу» нужно ввести входные данные, где каждая строка соответствует своему циклу прохода программы. Данные для примера приведены в табл. 8.1. На каждый контакт шины подаётся двоичный одноразрядный код (0 или 1), далее справа налево составляется двоичная запись всех контактов и переводится в ту систему счисления, которая

была выбрана при создании файла теста, в данном случае шестнадцатирядная;

Таблица 8.1

Данные входного слова

A2	A1	Данные по циклам
0	0	0
0	1	1
1	0	2
1	1	3

- в окне «Выходное слово» задать имя, шину данных с соответствующими контактами для выходных данных, задать код и тип слова. По аналогии с входными словами в поле «Данные по циклу» для каждого цикла записываются ожидаемые выходные данные;

- сохранить файл.

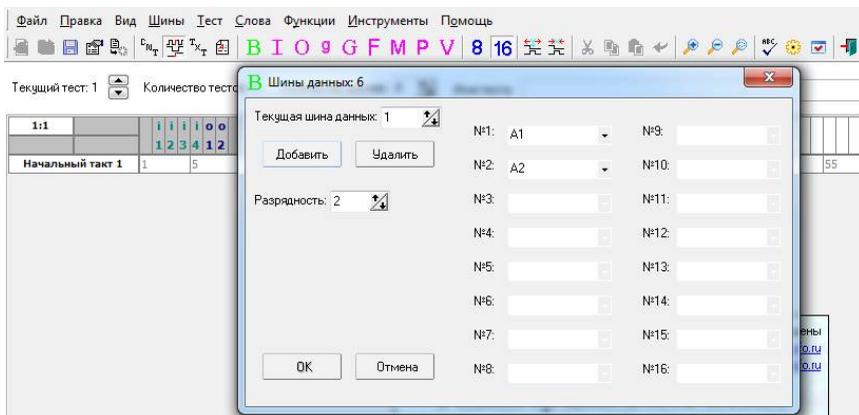


Рис. 8.5. Окно создания шин данных

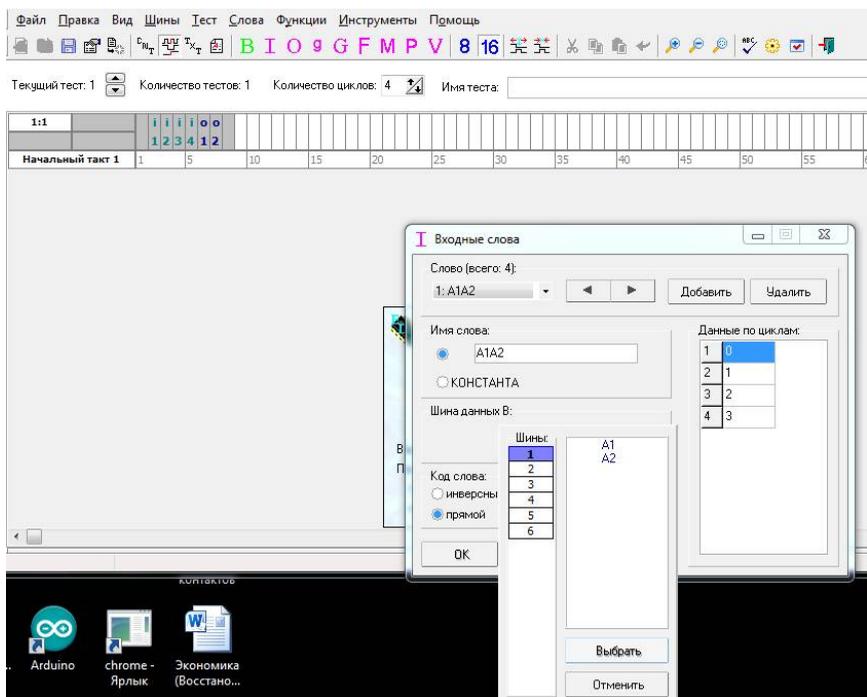


Рис. 8.6. Окно задания входного слова

В данном примере рассматривается написание теста для микросхемы K155ЛИ1, схема которой представлена на рис. 8.7. Для данного теста было создано шесть шин данных, первые четыре для входной информации и последние две для выходной:

1. A1 и A2;
2. A4 и A5;
3. B5 и B6;
4. B2 и B3;
5. A3 и A6;
6. B4 и B7.

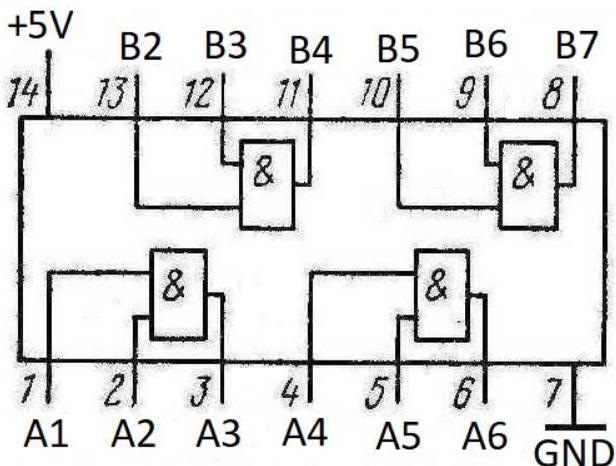


Рис. 8.7. Микросхема К155ЛИ1

В шину 5 выходы элементов были объединены парой (А3А6). Входные данные для шин 1, 2 и 5 приведены в табл. 8.2.

Таблица 8.2

Пример входных данных

Шина 1 (А1А2)				Шина 2(А4А5)				Шина 5 (А3А6)		
А2	А1	HEX	Результат (А3)	А5	А4	HEX	Результат (А6)	А6	А3	HEX
0	0	0	0	1	1	3	1	1	0	2
0	1	1	0	0	1	1	0	0	0	0
1	0	2	0	1	0	2	0	0	0	0
1	1	3	1	0	0	0	0	0	1	1

Данные из ячеек «HEX» записаны в поле «Данные по циклу» соответственно для каждой шины.

Проведение теста

Для выполнения теста нужно запустить программу «DiaTest» и, перейдя к пункту меню «Файл» >> «Открыть», выбрать нужный тест. После открытия убедиться, что установка подключена и готова к работе (зелёный индикатор), как изображено на рис. 8.8.

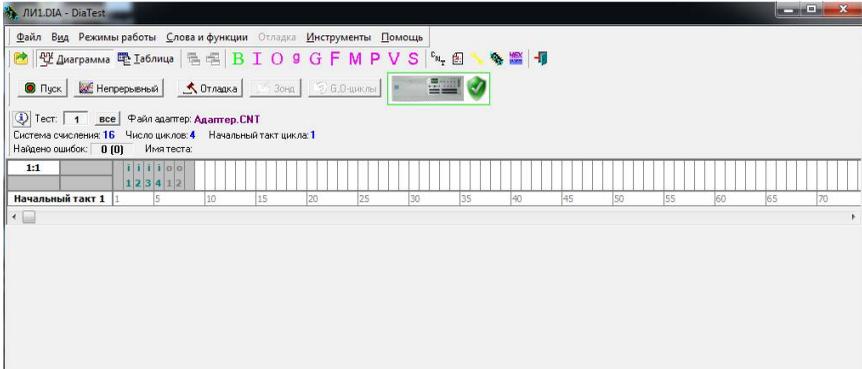


Рис. 8.8. Окно теста

Нажав на кнопку «Пуск», программа проведёт тест с микросхемой, и в зависимости от того, работает микросхема правильно или нет, будет выведено соответствующее сообщение и выходные результаты, полученные при указанных входных.

8.3. Тестирование в статическом режиме

Общие понятия

«Программа «Тест контактов» предназначена для оперативного тестирования электронных плат в статическом и псевдинамическом режимах» [2]. Функционирование программы осуществляется в двух режимах:

- тестера;
- редактора.

Режим редактора. «Пользователь имеет возможность визуально отобразить на дисплее разъемы адаптера, к которому подключается тестируемое устройство, и задать соответствие их контактов реальным контактам системы диагностики.

Режим тестера. Программа позволяет устанавливать логические сигналы, подавать циклические последовательности сигналов на входные контакты проверяемой платы и считывать информацию с выходных контактов платы однократно и циклически. При использовании входного (IN-зонд) и выходного (OUT-зонд) логических зондов имеется возможность подать сигналы и проконтролировать их в любой точке тестируемой электронной платы» [2] или микросхемы.

Работа в режиме редактора

Программа предоставляет пользователю возможность в интерактивном режиме создавать разъемы визуально в необходимом ему количестве любой заданной конфигурации. Разъемы представляет собой набор контактов, каждый из которых представляет собой кнопку и расположенный над ней светодиод. «В режиме редактора контакт разъема, которому установлено соответствие реальному контакту системы диагностики, изображается в виде нажатой кнопки, а если соответствие не установлено – в виде отжатой кнопки» [2].

Новый проект адаптера создается при выборе пункта меню «Файл – Новый». Другой вариант создания адаптера – нажатие на кнопку «Добавить» на главном окне программы, если на рабочем поле программы нет ни одного разъема. Окно «Добавление разъема» представлено на рис. 8.9.

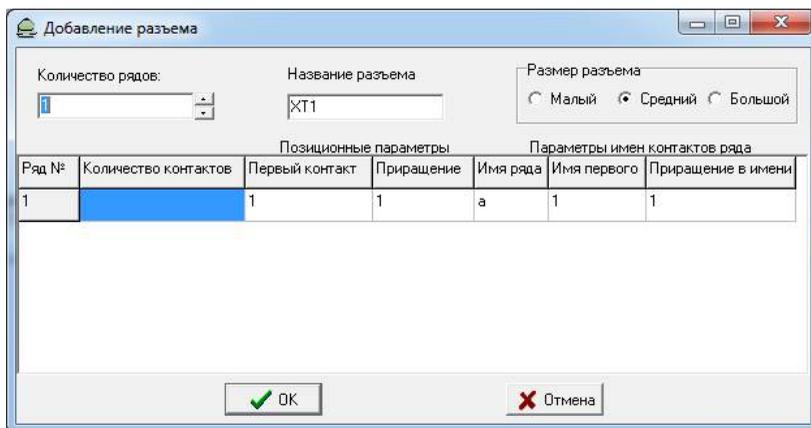


Рис. 8.9. Окно «Добавление разъема»

Параметры разъема:

- «количество рядов – количество рядов контактов создаваемого разъема;
- название разъема – название создаваемого разъема (не более 19 символов);
- размер разъема – устанавливается в зависимости от количества контактов разъема;
- номер ряда – номер соответствующего ряда, задается автоматически в зависимости от количества заданных рядов разъема;
- количество контактов – количество контактов в соответствующем ряду разъема.

Позиционные параметры:

- первый контакт – позиция первого контакта в ряду (нумерация с единицы);
- приращение – шаг в расположении между текущим и следующим контактом в ряду» [2].

Параметры наименования:

- «имя ряда – является первой частью имени всех контактов в данном ряду;

– имя первого – число, с которого начинается нумерация контактов в ряду (максимальный размер имени контакта зависит от задаваемого размера разъема: малый размер – четыре символа, средний – шесть символов, большой – восемь символов);

– приращение в имени – шаг между числовым обозначением контактов в ряду (может быть отрицательным))» [2].

Пример разъема с установленными параметрами представлен на рис. 8.10.

Ряд №	Количество контактов	Позиционные параметры			Параметры имен контактов ряда	
		Первый контакт	Приращение	Имя ряда	Имя первого	Приращение в имени
1	12	1	1	a	1	1
2	16	1	1	b	15	-1

Рис. 8.10. Установка параметров

После создания и размещения всех необходимых разъемов на рабочем поле требуется задать соответствия между их контактами и контактами разъемов блока диагностики. После создания разъема название контакта пишется на сером фоне (отжатая кнопка контакта разъема), при этом соответствия его контактов еще не заданы. «Для задания соответствий необходимо нажать кнопку «Соответствия» на панели задач главного окна программы.

В открывшемся диалоговом окне выводятся две таблицы, наглядно представляющие собой выходные разъемы блока диагностики X1 и X2. Для того, чтобы поставить в соответствие контакты созданных разъемов разъемам блока диагностики, необходимо выполнить клик левой кнопкой мыши на нужном контакте созданного разъема (после этого он изменит свой цвет) и затем на необходимую ячейку таблицы разъема X1 или X2 окна «Соответствия». После этого в ячейке таблицы появится имя выбранного контакта, а кнопка контакта будет выглядеть нажатой» [2]. Очистка соответствия для какой-либо ячейки таблицы производится щелчком правой кнопки мыши. Существует возможность задать соответствие одного контакта разъема блока диагностики нескольким контактам созданных разъемов (виртуально замкнуть контакты созданных разъемов), но не наоборот.

Пример установки соответствий представлен на рис. 8.11.

Работа в режиме тестера

Переход в режим тестера осуществляется при выборе в главном меню программы подменю «Тестер». На рис. 8.12. показано главное окно программы при работе в режиме тестера.

Визуально разъемы «состоят из набора контактов, каждый из которых представляет собой кнопку и расположенный над ней светодиод. В режиме тестера цвет светодиода указывает логический уровень на данном контакте, а кнопка позволяет задать уровень логического нуля или единицы» [2].

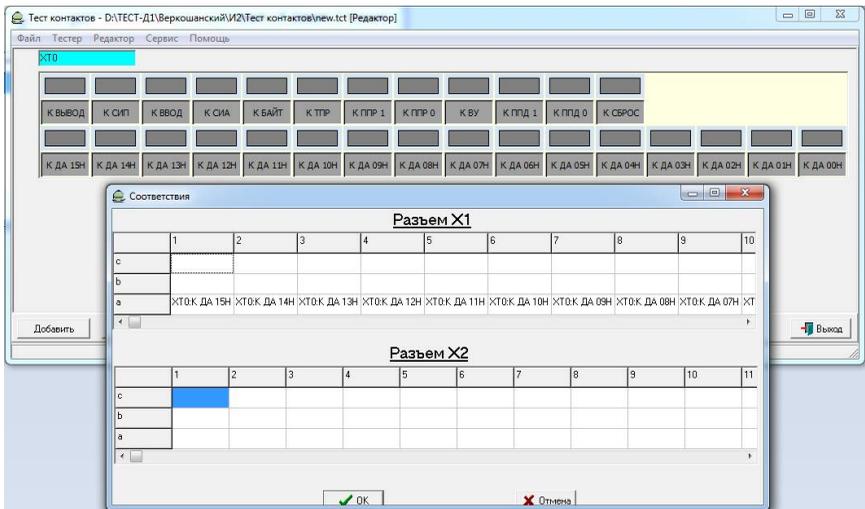


Рис. 8.11. Установка соответствий

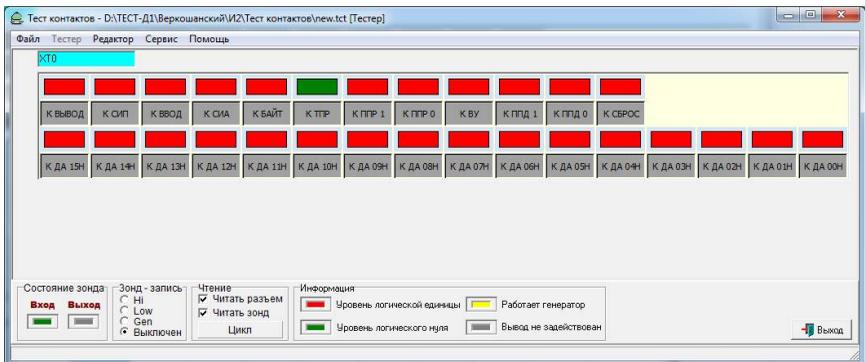


Рис. 8.12. Режим тестера

На панели расположены два светодиода, которые индицируют состояние входного (IN-зонд) и выходного (OUT-зонд) зондов. Состоянию логического нуля соответствует зеленый цвет, логической единице – красный, отключенному состоянию – серый. «OUT-зонд может работать в трех режимах:

H_i – режим однократного формирования импульса логической единицы;

Low – режим однократного формирования импульса логического нуля;

Gen – режим генератора» [2].

При необходимости изменение уровня сигнала, подаваемого на контакт, производится нажатием кнопки, соответствующей данному контакту. Положение кнопки определяет уровень сигнала: кнопка нажата – задается высокий уровень сигнала, отжата – низкий. Для задания на контакт последовательности импульсов (включение генератора), требуется установить курсор на кнопку соответствующего контакта и выполнить нажатие на правую кнопку мыши. После этого светодиод контакта начинает мигать в такт генератору, а кнопка контакта окрашивается в желтый цвет. Чтобы отключить генератор, требуется повторно выполнить данное действие. Режим генератора можно задавать сразу на нескольких контактах. При этом частота уменьшается в два раза для каждого последующего включенного генератора.

В режим автономной работы без индикации программа переходит при отключении режимов чтения разъемов и зонда. В этом режиме программа реакция на действия пользователя отсутствует до тех пор, пока не будет включен режим чтения разъема или зонда. При переходе в автономный режим требуется осциллограф для контроля за прохождением импульсов, поскольку частота генераторов многократно возрастает до сотен килогерц. Нажатием клавиши ESC на клавиатуре можно полностью прервать работу генераторов.

9. ТЕСТИРОВАНИЕ ЭЛЕКТРОННЫХ УСТРОЙСТВ

9.1. Внешний осмотр и проверка цепей питания

Перед началом тестирования электронной платы необходимо выполнить внешний осмотр устройства на целостность компонентов и линий связи (если есть такая возможность), также необходимо проверить отдельные компоненты и общую цепь питания на наличие короткого замыкания. Удостоверившись в отсутствии перечисленных проблем, можно приступить непосредственно к тестированию устройства [8].

К устройствам, имеющим внешние разъемы для обмена информацией с другими устройствами, блоками или модулями, применяются несколько видов тестирования: сигнатурное, функциональное и тестирование отдельных компонентов (микросхем).

9.2. Сигнатурное тестирование

Понятие сигнатурного тестирования

Сигнатурное тестирование предназначено для оперативного тестирования блоков и модулей различных устройств. В его основе лежит принцип сравнения сигнатур, получаемых при тестировании данного блока, с имеющимися эталонными сигнатурами, снятыми ранее с такого же заведомо исправного блока.

Программа «Сигнатурный тест» позволяет производить полную проверку пассивных элементов, таких как переходные платы, кабели, жгуты и т.п., на предмет обрывов, коротких замыканий и ошибок при распайке разъемов. Из активных блоков для сигнатурного тестирования лучше всего подходят устройства с линейной логикой, в которых определенной комбинации входных сигналов однозначно поставлена в соответствие комбинация сигналов на выходе схемы. В

программе предусмотрены средства, позволяющие тестировать модули с нелинейной логикой, однако возможности тестирования таких модулей ограничены.

Принцип работы сигнатурного теста следующий: на входы электронной платы подается определенная комбинация логических уровней и считывается состояние тестируемого выхода. Затем комбинация сигналов на входах меняется и снова считывается состояние тестируемого выхода. Этот процесс повторяется 2^{12} раз. В результате получается последовательность длиной 4096 бит, для которой рассчитывается 32-разрядная контрольная сумма. Эта сумма затем сравнивается с эталонным значением, полученным на заведомо исправной плате. Алгоритм расчета гарантирует обнаружение одинарных, двойных, пакетных и всех нечетных ошибок в последовательности. Одновременно с вычислением контрольной суммы производится подсчет количества переключений логического уровня на интересующем выходе. Это позволяет дополнительно оценить достоверность полученного результата.

Настройка адаптера

При создании нового теста в первую очередь следует задать конфигурацию контактов в адаптере, т.е. установить соответствие между контактами интерфейсных разъемов X1 и X2 функционального тестера и контактами разъемов тестируемой платы. Это можно сделать двумя способами: ввести все контакты вручную, либо импортировать настройки адаптера из файла. По команде меню «Режим – Настройка адаптера» открывается форма, представляющая табличное изображение разъемов X1 и X2 функционального тестера. Каждая клетка таблицы соответствует расположению определенного контакта этих разъемов. Внешний вид окна представлен на рис. 9.1.

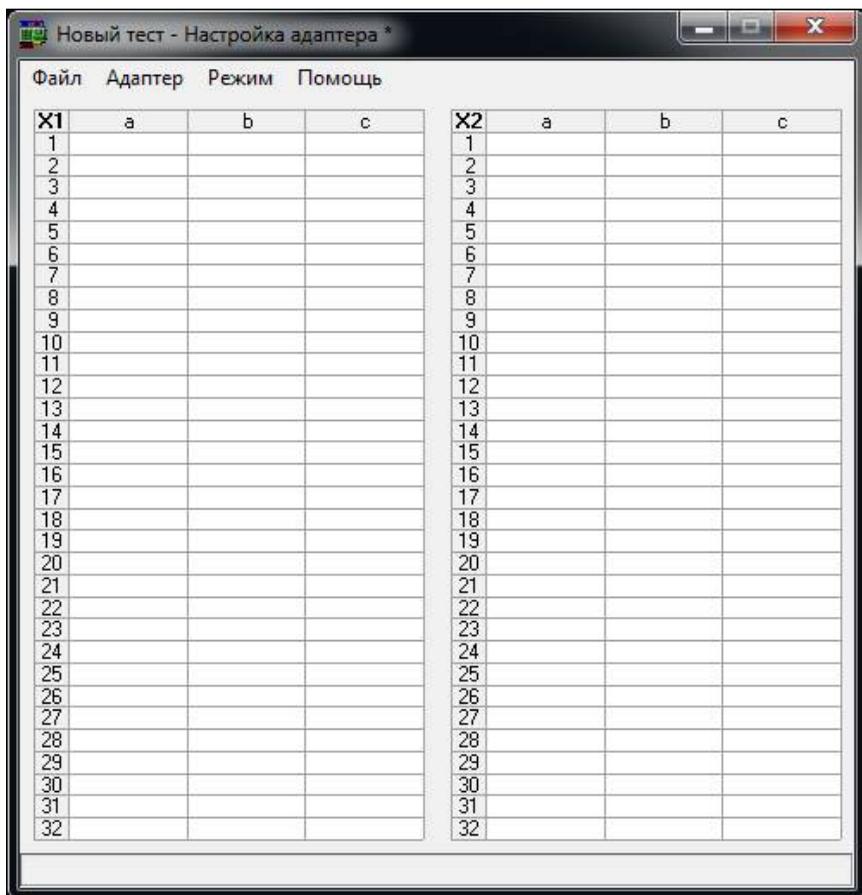
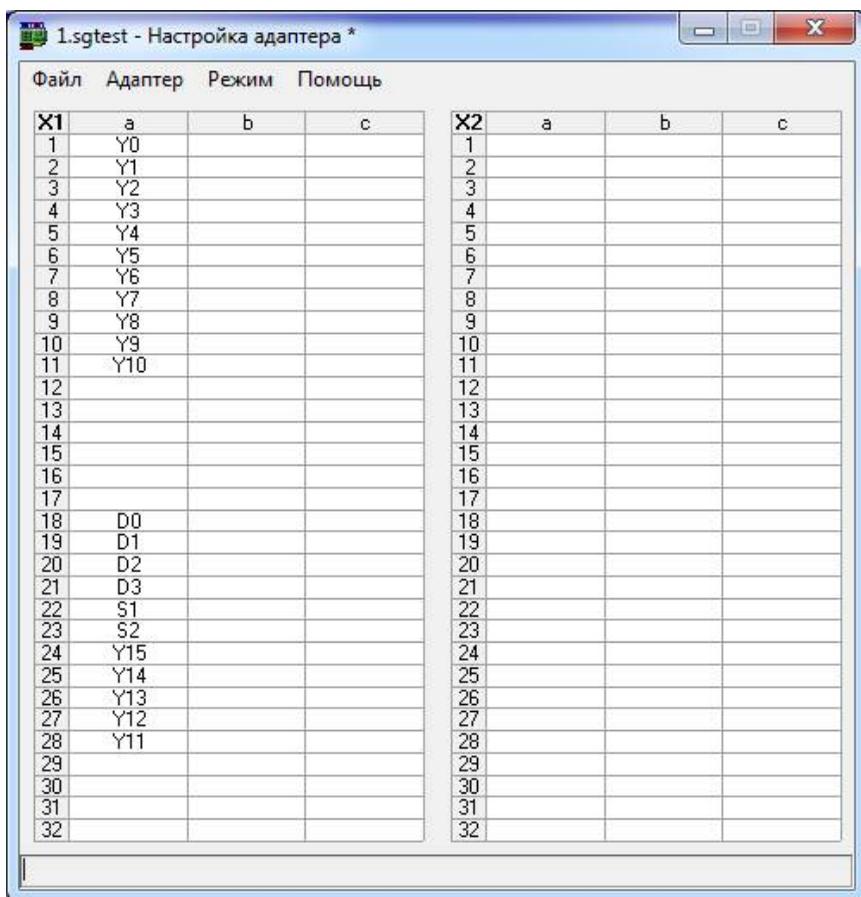


Рис. 9.1. Окно настройки адаптера

Для ввода или редактирования контакта адаптера нужно щелкнуть мышью на соответствующей ячейке в таблице. При этом появится выпадающий список, в котором каждому контакту разъема можно поставить в соответствие до шестнадцати контактов адаптера.

Для того, чтобы очистить всю ячейку целиком, можно выполнить клик правой кнопкой мыши и выбрать пункт «Очистить ячейку» в контекстном меню.

Пример заполненного адаптера представлен на рис. 9.2.



X1	a	b	c	X2	a	b	c
1	Y0			1			
2	Y1			2			
3	Y2			3			
4	Y3			4			
5	Y4			5			
6	Y5			6			
7	Y6			7			
8	Y7			8			
9	Y8			9			
10	Y9			10			
11	Y10			11			
12				12			
13				13			
14				14			
15				15			
16				16			
17				17			
18	D0			18			
19	D1			19			
20	D2			20			
21	D3			21			
22	S1			22			
23	S2			23			
24	Y15			24			
25	Y14			25			
26	Y13			26			
27	Y12			27			
28	Y11			28			
29				29			
30				30			
31				31			
32				32			

Рис. 9.2. Пример заполненного адаптера

Создание теста

В каждом тестовом файле можно создать до десяти тестов. Для всех тестов общей является только конфигурация адаптера, а тип контактов и начальные условия для каждого из них можно задавать отдельно. Добавить дополнительный тест можно с помощью соответствующего пункта главного меню.

Переход к окну «Создание теста» осуществляется с помощью пункта меню «Режим – Создание теста». Внешний вид окна представлен на рис. 9.3.

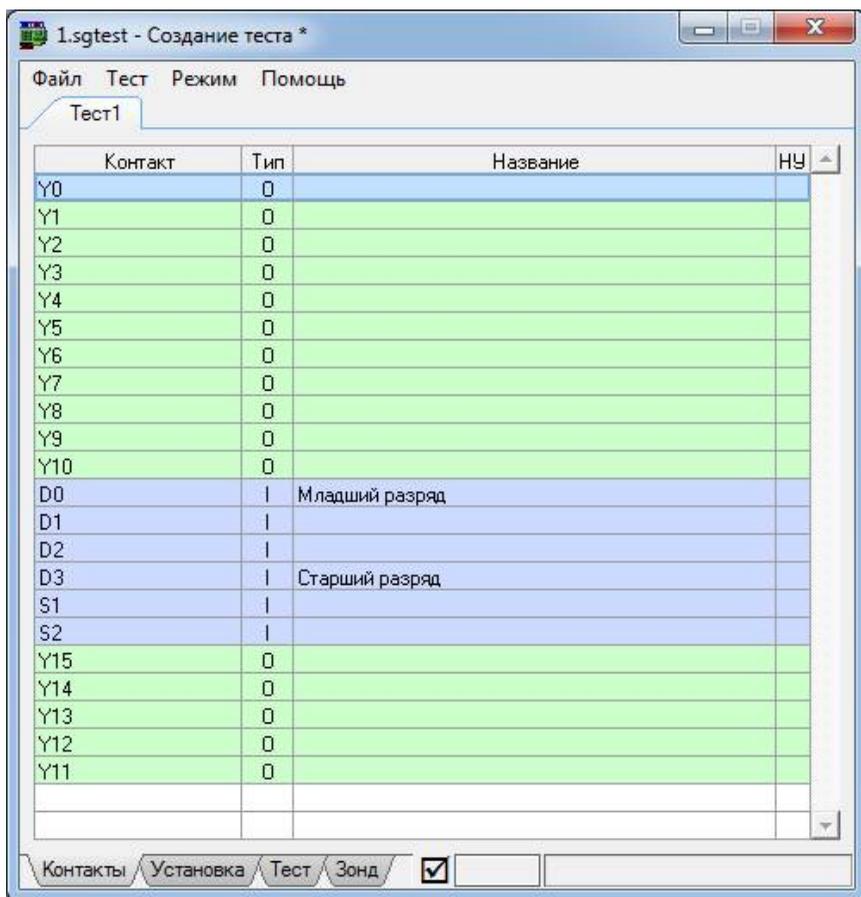


Рис. 9.3. Установка типа контактов

Во вкладке «Контакты» для каждого контакта задается его тип: «вход» (I), «выход» (O), «вход/выход» (I/O) или «не используется» (N/A).

Для каждого контакта можно указать его название. Эта операция является необязательной и предназначена исключительно для удобства пользователя.

В четвертой колонке таблицы можно выставить признак начальной установки. Начальная установка представляет собой последовательность из 15 тактов, которая подается на заданный контакт до начала выполнения сигнатурного теста. Это может потребоваться для начального сброса элементов памяти тестируемой платы, установки линии разрешения работы платы в активное состояние и т.п. Временные диаграммы задаются пользователем на вкладке «Установка». Начальная установка осуществляется для всех входов платы как с признаком «НУ», так и без него. Их отличие в том, что на входе с признаком «НУ» логический уровень, который был установлен в пятнадцатом такте, поддерживается в течение всего теста.

Последним этапом создания теста является тестирование исправной платы с целью получения эталонных результатов. Для этого необходимо на вкладке «Тест» нажать кнопку «ПУСК». Пример получения сигнатуры исправного устройства представлен на рис. 9.4.

Выполнение тестирования

Для перехода в режим тестирования необходимо выполнить команду меню «Режим – Тестирование». Программа автоматически переходит в этот режим при загрузке ранее созданного файла сигнатурного теста.

Программа функционирует в режиме сравнения получаемых сигнатур с эталонными, которые были считаны в режиме «Создание теста». Результаты сравнения выводятся в таблице. При этом контакты с несовпадающими сигнатурами будут выделены красным цветом, а с совпадающими – зеленым. Количество переключений показывается в таблице всегда, а сигнатуры только при установке «галочки» расширенной информации.

1.sgtest - Тестирование [Остановлен]

Файл Контроль Режим Помощь

Тест1

Выход	Проход 1	Перекл.	Проход 2	Перекл.
Y0	OK	126	OK	126
Y1	OK	110	OK	110
Y2	OK	106	OK	106
Y3	OK	126	OK	126
Y4	OK	138	OK	138
Y5	OK	122	OK	122
Y6	OK	120	OK	120
Y7	OK	116	OK	116
Y8	OK	120	OK	120
Y9	OK	144	OK	144
Y10	OK	130	OK	130
Y15	OK	120	OK	120
Y14	OK	108	OK	108
Y13	OK	154	OK	154
Y12	OK	108	OK	108
Y11	OK	122	OK	122

Тест Зонд ПУСК

Рис. 9.5. Успешное сравнение сигнатуры

Пример сравнения эталонной сигнатуры с неисправной микросхемой представлен на рис. 9.6.

Выход	Проход 1	Переключатель	Проход 2	Переключатель
Y0	Ошибка!	0 / 126	Ошибка!	0 / 126
Y1	Ошибка!	234 / 110	Ошибка!	234 / 110
Y2	Ошибка!	0 / 106	Ошибка!	0 / 106
Y3	Ошибка!	228 / 126	Ошибка!	228 / 126
Y4	Ошибка!	0 / 138	Ошибка!	0 / 138
Y5	Ошибка!	260 / 122	Ошибка!	260 / 122
Y6	Ошибка!	0 / 120	Ошибка!	0 / 120
Y7	Ошибка!	234 / 116	Ошибка!	234 / 116
Y8	Ошибка!	0 / 120	Ошибка!	0 / 120
Y9	Ошибка!	250 / 144	Ошибка!	250 / 144
Y10	Ошибка!	0 / 130	Ошибка!	0 / 130
Y15	Ошибка!	216 / 120	Ошибка!	216 / 120
Y14	Ошибка!	0 / 108	Ошибка!	0 / 108
Y13	Ошибка!	260 / 154	Ошибка!	260 / 154
Y12	Ошибка!	0 / 108	Ошибка!	0 / 108
Y11	Ошибка!	248 / 122	Ошибка!	248 / 122

Рис. 9.6. Выявленная неисправность устройства

9.3. Тестирование отдельных компонентов

Для тестирования микросхем на плате без их выпаивания необходимо подключиться к тестируемой микросхеме специальным коннектором для полного тестирования или контрольными щупами для тестирования отдельных входов или выходов. Примеры коннекторов для микросхем в корпусе DIP и вариант подключения представлены на рис. 9.7. и 9.8. соответственно.

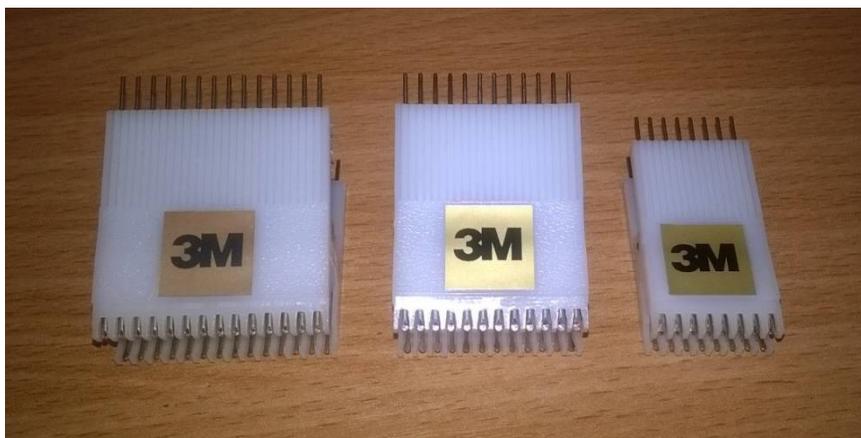


Рис. 9.7. Коннекторы для микросхем в корпусе DIP

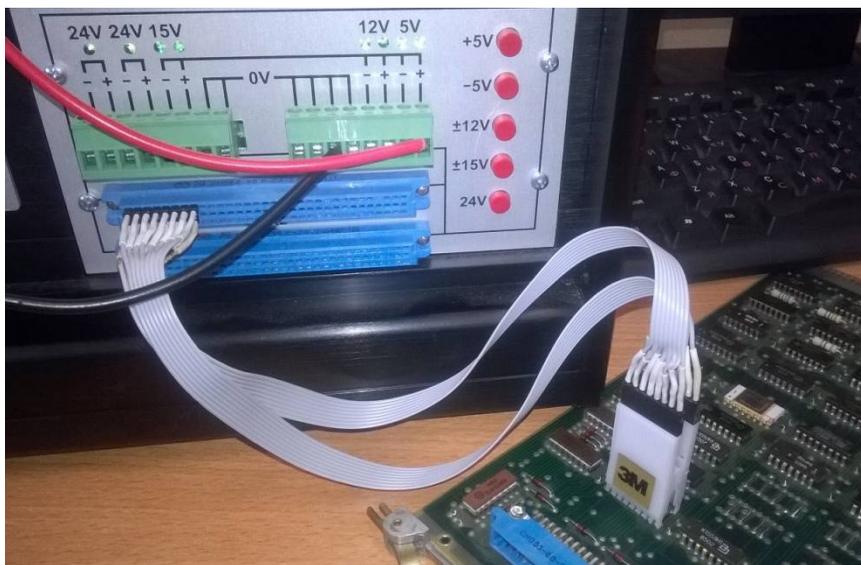


Рис. 9.8. Подключение коннектора к микросхеме на плате

Принцип такого тестирования сводится к обычному функциональному тестированию, описанному выше, за

исключением того, что входы и выходы тестируемой микросхемы соединены с входами и выходами других микросхем. Следовательно, все сводится к тому, что для успешного тестирования необходимо подавить сигналы смежных микросхем. При этом время воздействия сигнала высокого уровня на выход микросхемы с низким уровнем не должно превышать 5 мкс.

К сожалению, функциональный тестер «Тест–Д1» не позволяет проводить тестирования такого рода из-за слабого сигнала на информационных каналах ввода и вывода, неспособного подавить логический уровень соседней микросхемы.

Задание на лабораторную работу

1. Выбрать вариант задания.
2. Изучить логику работы микросхемы.

Характеристики микросхем приводятся в приложениях.

3. Написать полный функциональный тест, включающий в себя проверку всех вариантов использований микросхемы.

4. Выполнить тестирование и сравнить результаты с эталонным тестом.

Варианты заданий:

№ варианта	Наименование микросхемы
1	K155ЛА1
2	K155ЛП5
3	K155ЛЕ1
4	K155ЛА2
5	K155ЛН1
6	K155ЛР4
7	K155ЛА6
8	K155ЛЕ5

9	K155ЛЛ1
10	K155ЛП7*
11	K155ЛА4
12	K155ЛИ1
13	K155ЛР3
14	K155ЛА3
15	K155ЛР1*

ЗАКЛЮЧЕНИЕ

Студентам направления «Вычислительные машины, комплексы, системы и сети» в процессе обучения приходится проектировать устройства, основанные на применении интегральных микросхем малой и средней степени интеграции. Специалисты в области высоких технологий должны уметь определять дефекты функциональных узлов цифрового устройства [9]. Практикум поможет освоить навыки диагностики неисправностей цифровых устройств, тем самым помогая при изготовлении изделий электронной техники предупредить отказы отдельных устройств.

Задача диагностики неисправностей цифровых устройств является решаемой задачей при наличии высокой квалификации специалистов.

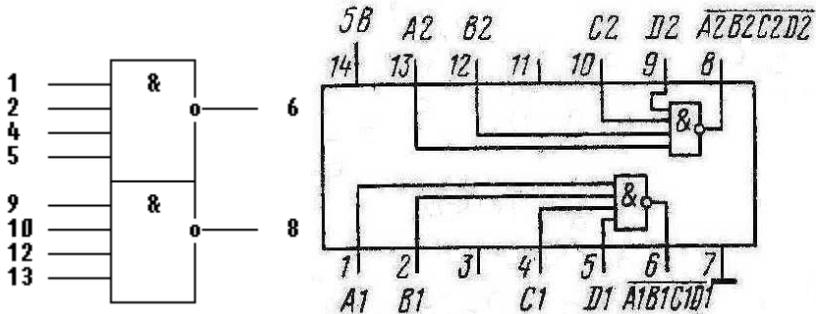
БИБЛИОГРАФИЧЕСКИЙ СПИСОК

1. Внутрисхемный тестер ВТ-02. Инструкция пользователя. http://www.test-d.cncinfo.ru/img/243_Instrukciya_pol'zovatelya_VT-02_124.pdf
2. Функциональный тестер. Инструкция пользователя. <https://docplayer.ru/35999124-Funkcionalnyu-tester.html>
3. Барабанов В. Ф. Автоматизация проектирования электронных средств: учебное пособие. / В. Ф. Барабанов, С. Л. Подвальный, Н. И. Гребенникова. – Воронеж: гос. техн. ун-т, 2004. - 224 с.
4. Основы автоматизации проектирования, тестирования и управления жизненным циклом изделий: учебное пособие/ В. Ф. Барабанов, А. Д. Поваляев, С. Л. Подвальный, С. В. Тюрин. – Воронеж: «Научная книга», 2011. –165 с. (Гриф УМО,11,3 п.л)
5. Шеин А. Б. Методы проектирования электронных устройств / А. Б. Шеин, Н. М. Лазарева. – М.: Инфра-Инженерия, 2011. — 456 с.
6. Трухин М. П. Основы компьютерного проектирования и моделирования радиоэлектронных средств: учеб. пособие. / М. П. Трухин – М.: Горячая линия – Телеком, 2016 – 386 с.
7. Тюрин С. В. Разработка и отладка цифровых устройств [Электронный ресурс] : учеб. пособие. - Электрон. текстовые дан. (1958 Kb). - Воронеж: ГОУВПО "Воронежский государственный технический университет", 2009.
8. Мушта А. И. Информационные технологии анализа цифровых электронных устройств: учеб. пособие. / А. И. Мушта - Воронеж: ФГБОУ ВПО "Воронежский государственный технический университет", 2011. – 131 с.

ПРИЛОЖЕНИЕ 1

Характеристики цифровых микросхем К155ЛА1, КМ155ЛА1

Микросхемы **К155ЛА1**, **КМ155ЛА1 (7420)** представляют собой два логических элемента 4И-НЕ. Корпус микросхемы К155ЛА1 типа 201.14-1, масса около 1 г и у КМ155ЛА1 типа 201.14-8, масса около 2,2 г.



Условное графическое обозначение К155ЛА1, КМ155ЛА1



Фото микросхемы

Назначение выводов: 1,2,4,5,9,10,12,13 - входы X1-X8; 6 - выход Y1; 7 - общий; 8 - выход Y2; 14 - напряжение питания

Таблица истинности

Вход				Выход
1(9)	2(10)	4(12)	5(13)	6(8)
Н	Н	Н	Н	Л
Л	х	х	х	Н
х	Л	х	х	Н
х	х	Л	х	Н
х	х	х	Л	Н

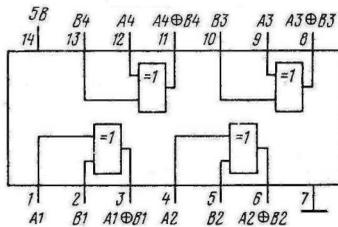
Электрические параметры

Номинальное напряжение питания, В $5 \pm 5\%$
 Потребляемая мощность, мВт 39,4
 Задержка распространения сигнала, нс 22

ПРИЛОЖЕНИЕ 2

Характеристики цифровых микросхем К155ЛП5, КМ155ЛП5

Микросхемы **К155ЛП5, КМ155ЛП5** представляет собой 4 двухвходовых логических элемента исключающее ИЛИ без инверсии. Корпус К155ЛП5 (7486) типа 201.14-2, масса около 1 грамма и у КМ155ЛП5 корпус типа 201.14-8, масса около 2,2 грамма.



Условное графическое обозначение К155ЛП5, КМ155ЛП5



Фото микросхемы

Назначение выводов: 1 – А1; 2 – вход В2; 3 – выход А1(+) \oplus В1; 4 – вход А2; 5 – вход В2; 6 – выход А2(+) \oplus В2; 7 – общий; 8 – выход А3(+) \oplus В3; 9 – вход А3; 10 – вход В3; 11 – выход А4(+) \oplus В4; 12 – вход А4; 13 – вход В4; 14 – напряжение питания.

Таблица истинности

Вход		Выход
A	B	A(+)B
L	L	L
L	H	H
H	L	H
H	H	L

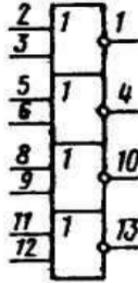
Электрические параметры

Номинальное напряжение питания, В $5 \pm 5\%$
 Потребляемая мощность, мВт 65,6
 Задержка распространения сигнала, нс 30

ПРИЛОЖЕНИЕ 3

Характеристики цифровых микросхем К155ЛЕ5, КМ155ЛЕ5

Микросхемы представляют собой 4 двухходовых логических элемента ИЛИ-НЕ. Содержат 68 интегральных элементов. Корпус типа 201.14-2, масса не более 1 г. и типа 201.14-8, масса не более 2,2 г.



Условное графическое обозначение К155ЛЕ5, КМ155ЛЕ5



Фото микросхемы

Назначение выводов: 2 – вход X1; 3 – вход X2; 1 – выход Y1; 5 – вход X3; 6 – вход X4; 4 – выход Y2; 8 – вход X5; 9 – вход X6; 10 – выход Y3; 11 – вход X7; 12 – вход X8; 13 – выход Y4; 14 – вход X8; 7 – общий; 14 – напряжение питания.

Таблица истинности

1	Y1	0	0	1
2	X1	1	X	0
3	X2	X	1	0
4	Y2	0	0	1
5	X3	1	X	0
6	X4	X	1	0
8	Y3	0	0	1
9	X5	1	X	0
10	X6	X	1	0
11	Y4	0	0	1
12	X7	1	X	0
13	X8	X	1	0

Электрические параметры

Номинальное напряжение питания, В $5 \pm 5\%$

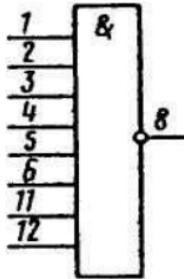
Потребляемая мощность, мВт 285

Задержка распространения сигнала, н 10,5

ПРИЛОЖЕНИЕ 4

Характеристики цифровых микросхем К155ЛА2, КМ155ЛА2, КБ155ЛА2-4

Микросхемы представляют собой логический элемент 8И-НЕ. Содержат 19 интегральных элементов. Корпус типа 201.14-1, масса не более 1 г. и типа 201.14-8, масса не более 2,2 г.



Условное графическое обозначение К155ЛА2,
КМ155ЛА2, КБ155ЛА2-4



Фото микросхемы

Назначение выводов: 1 – вход X1; 2 – вход X2; 3 – вход X3; 4 – вход X4; 5 – вход X5; 6 – вход X6; 7 – общий; 8 – выход Y; 11 – вход X7; 12 – вход X8; 14 – напряжение питания.

Таблица истинности

Входы								Выход
1	2	3	4	5	6	11	12	8
Н	Н	Н	Н	Н	Н	Н	Н	L
L	*	*	*	*	*	*	*	Н
*	L	*	*	*	*	*	*	Н
*	*	L	*	*	*	*	*	Н
*	*	*	L	*	*	*	*	Н
*	*	*	*	L	*	*	*	Н
*	*	*	*	*	L	*	*	Н
*	*	*	*	*	*	L	*	Н
*	*	*	*	*	*	*	L	Н

Электрические параметры

Номинальное напряжение питания, В 5 ± 5%

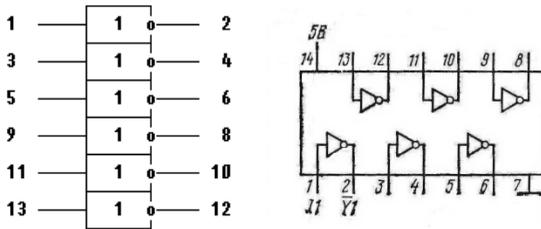
Потребляемая мощность, мВт 21

Задержка распространения сигнала, нс 15

ПРИЛОЖЕНИЕ 5

Характеристики цифровых микросхем К155ЛН1, КМ155ЛН1

Микросхемы **К155ЛН1, КМ155ЛН1 (7404)** представляет собой шесть логических элементов НЕ. У микросхем с обозначением К155ЛН1, КМ155ЛН1 инверторы снабжены двухтактным выходным каскадом. Наибольший ток ($I_{пот}$) микросхемы К155ЛН1, КМ155ЛН1 (7404) потребляют, если на всех шести входах присутствуют напряжения высокого уровня. Если на всех входах присутствуют напряжения низкого уровня, то ток потребления снижается в 2,2 раза. Корпус К155ЛН1 (7404) типа 201.14-1, масса около 1 грамма и у КМ155ЛН1 (7404) типа 201.14-8, масса около 2,2 грамма.



Условное графическое обозначение К155ЛА3,
КМ155ЛА3, КБ155ЛА3



Фото микросхемы

Назначение выводов: 1 – вход I1; 2 - выход Y1; 3 – вход I2; 4 – выход Y3; 5 – вход I3; 6 – выход Y3; 7 – общий; 8 – выход Y4; 9 – вход I4; 10 – выход Y5; 11 – вход I5; 12 – выход Y6; 13 – вход I6; 14 – напряжение питания.

Состояние одного элемента микросхемы К155ЛН1,
КМ155ЛН1

Вход	Выход
I1	Y1
H	L
L	H

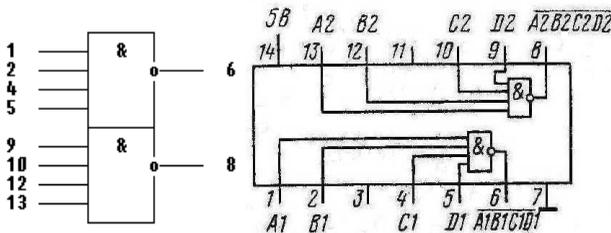
Электрические параметры

Номинальное напряжение питания, В $5 \pm 5\%$
 Потребляемая мощность, мВт 19,7
 Задержка распространения сигнала, нс 22

ПРИЛОЖЕНИЕ 6

Характеристики цифровых микросхем К155ЛА6, КМ155ЛА6

Микросхемы **К155ЛА6,** **КМ155ЛА6 (7440)** представляют собой два логических элемента 4И-НЕ с большим коэффициентом разветвления по выходу. Корпус К155ЛА6 (7440) типа 201.14-1, масса около 1 грамма и у КМ155ЛА6 (7440) типа 201.14-8, масса около 2,2 грамм. Зарубежным аналогом микросхем К155ЛА6, КМ155ЛА6 является микросхема 7440.



Условное графическое обозначение К155ЛА6,
КМ155ЛА6



Фото микросхемы

Назначение выводов: 1 – вход А1; 2 - вход В1; 4 – вход С1; 5 – вход D1; 6 – выход Y2; 7 – общий; 8 – выход Y3; 9 – вход D2; 10 – вход С2; 12 – вход В2; 13 – вход А2; 14 – напряжение питания.

Таблица истинности

Вход				Выход
A1 (A2)	B1 (B2)	C1 (C2)	D1 (D2)	A1B1C1D1(A2B2C2D2)
Н	Н	Н	Н	L
L	x	x	x	Н
x	L	x	x	Н
x	x	L	x	Н
x	x	x	L	Н

Электрические параметры

Номинальное напряжение питания, В $5 \pm 5\%$
 Потребляемая мощность, мВт 45,9
 Задержка распространения сигнала, нс 15

ОГЛАВЛЕНИЕ

ВВЕДЕНИЕ.....	3
1. Виды тестирования электронных компонентов	4
2. Тестирование электронных компонентов с использованием внутрисхемного тестера «ВТ-02».....	8
2.1. Технические характеристики установки «ВТ-02».....	9
2.2. Подключение и приведение установки в рабочее состояние.....	12
3. Тестирование цифровых микросхем.....	15
4. Создание и редактирование тестов при помощи программы «Редактор тестов»	21
5. Программа создания справочника функциональных аналогов цифровых микросхем ChipBook.exe.....	25
6. Краткая характеристика программно-аппаратных средств установки «Тест-Д1»	26
7. Подключение и приведение установки в рабочее состояние.....	31
8. Тестирование цифровых микросхем.....	35
8.1. Подготовка к тестированию.....	35
8.2. Функциональное тестирование.....	37
8.3. Тестирование в статическом режиме.....	42
9. Тестирование электронных устройств.....	49
9.1. Внешний осмотр и проверка цепей питания	49
9.2. Сигнатурное тестирование.....	49
9.3. Тестирование отдельных компонентов	57
ЗАКЛЮЧЕНИЕ	60
БИБЛИОГРАФИЧЕСКИЙ СПИСОК	61
ПРИЛОЖЕНИЕ 1	62
ПРИЛОЖЕНИЕ 2	64
ПРИЛОЖЕНИЕ 3	66
ПРИЛОЖЕНИЕ 4	68
ПРИЛОЖЕНИЕ 5	70
ПРИЛОЖЕНИЕ 6	72

Учебное издание

**Барабанов Владимир Федорович
Тюрин Сергей Владимирович
Гребенникова Наталия Ивановна
Акинина Юлия Сергеевна**

**ВНУТРИСХЕМНОЕ ТЕСТИРОВАНИЕ ЦИФРОВЫХ
ЭЛЕКТРОННЫХ КОМПОНЕНТОВ**

Практикум

В авторской редакции

Подписано к изданию 18. 06. 2019.
Объем данных 4,0 Мб.

ФГБОУ ВО «Воронежский государственный технический
университет»

394026 Воронеж, Московский просп., 14