

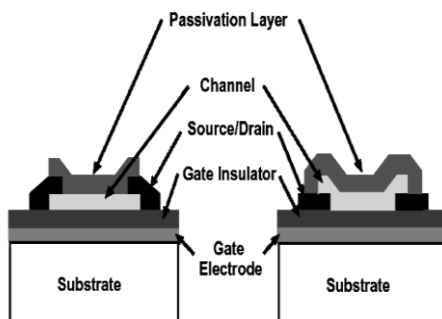
ФГБОУ ВПО «Воронежский государственный
технический университет»

Кафедра полупроводниковой электроники и нанoeлектроники

298-2013

МЕТОДИЧЕСКИЕ УКАЗАНИЯ

к выполнению лабораторных работ № 1 - 4
по дисциплине «Математическое моделирование
технологических процессов и ИМС»
для студентов направления
210100.62 «Электроника и нанoeлектроника»,
профиля «Микроэлектроника
и твердотельная электроника»
очной формы обучения



Воронеж 2013

Составители: канд. техн. наук А.В. Арсентьев,
ассистент Е.Ю. Плотникова

УДК 621.382

Методические указания к выполнению лабораторных работ № 1 - 4 по дисциплине «Математическое моделирование технологических процессов и ИМС» для студентов направления 210100.62 «Электроника и микроэлектроника», профиля «Микроэлектроника и твердотельная электроника» очной формы обучения / ФГБОУ ВПО «Воронежский государственный технический университет»; сост. А.В. Арсентьев, Е.Ю. Плотникова. Воронеж, 2013. 24 с.

В методических указаниях описывается технология моделирования характеристик тонкопленочных металлооксидных транзисторов, приводятся теоретические основы работы тонкопленочных транзисторов и основные модели, учитывающие поведение идеального и реального приборов. Приведены вопросы для самопроверки и библиографический список.

Методические указания подготовлены на магнитном носителе в текстовом редакторе Microsoft Word 2010 и содержится в файле МУ Моделирование.rtf

Табл. 1. Ил. 6. Библиогр.: 2 назв.

Рецензент д-р техн. наук, проф. А.В. Строгонов

Ответственный за выпуск зав. кафедрой
д-р физ.-мат. наук, проф. С.И. Рембеза

Издается по решению редакционно-издательского совета Воронежского государственного технического университета

© ФГБОУ ВПО "Воронежский государственный технический университет", 2013

ЛАБОРАТОРНАЯ РАБОТА № 1

Идеальная модель тонкопленочного полевого транзистора по закону квадратов

Цель работы: изучение принципа работы тонкопленочных транзисторов и моделирование выходных характеристик идеального прибора.

Тонкопленочные транзисторы (thin film transistors, TFT) хорошо известны в микроэлектронике в связи с простотой технологии и дешевой производством.

Тонкопленочный полевой транзистор, изготовленный на основе прозрачных в видимом диапазоне излучения металлооксидов, состоит из основных компонентов:

- подложка (прозрачное стекло или гибкий прозрачный пластик),

- затвор (из оксидов металлов, работающих как полупроводниковый материал в классическом полевом транзисторе, наносится на поверхность подложки методом ионно-лучевого напыления или другим из керамических мишеней по заданной геометрической форме),

- подзатворный диэлектрик (металлооксид напыляется с полным перекрытием на затвор),

- канал (полупроводниковый материал наносится на диэлектрик),

- исток и сток (по составу аналогичны или приближены к материалу затвора).

Основные структуры тонкопленочных полевых транзисторов представлены на рисунке 1. Конструкция прибора может быть реализована в ступенчатой конфигурации или в слоевой. В плоской конфигурации, как показано на рисунках 1 (б) и 1 (г), контакты к стоку/истоку и подзатворный диэлектрик расположены с одной стороны от канала. В таком расположении контакты к стоку/истоку соединены напрямую с

индуцированным каналом, так что ток течет в одной плоскости. В ступенчатой конфигурации, как показано на рисунках 1 (а) 1 (в), контакты к стоку/истоку расположены на противоположной стороне канала относительно диэлектрика. Таким образом, прямое соединение в индуцированном канале отсутствует. В этом случае ток протекает сначала в вертикальном направлении через индуцированный канал, а затем горизонтально к затвору. Однако контактная область становится очень большой, если используется ступенчатая структура, в результате сопротивление контактов становится минимальным.

Второй вариант классификации тонкопленочных транзисторов (к плоской и послойной конфигурации) - систематизирование по расположению канала (сверху или снизу относительно затвора). В транзисторе с обратным затвором, который иногда называют инверсным тонкопленочным транзистором, подзатворный диэлектрик и электрод затвора помещены внизу под каналом, как показано на рисунках 1 (а) и 1 (б). Верхняя часть прибора с обратным затвором открыта для доступа воздуха или покрыта защитной плёнкой. В транзисторе с верхним расположением затвора, как показано на рисунках 1 (в) и 1 (г), затвор и подзатворный диэлектрик расположены на канале. В приборе с верхним затвором канал накрыт подзатворным диэлектриком таким образом, что поверхность является пассивированной.

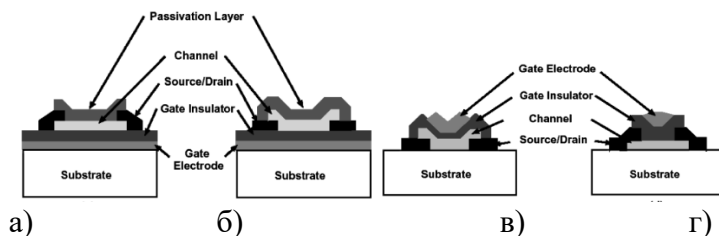


Рис. 1 Основные конфигурации тонкопленочного полевого транзистора: а) ступенчатая с нижним затвором; б) плоская с нижним затвором; в) ступенчатая с верхним затвором; г) плоская с верхним затвором

В случае моделирования идеального TFT по методу квадратов результаты соответствуют расчетам, заявленным для идеального прибора.

Текущий в тонкопленочном полевом транзисторе ток зависит от двух прикладываемых напряжений на затворе V_{GS} и стоке V_{DS} . В случае идеального транзистора ток стока описывается формулами квадратичной модели. Для напряжений на стоке, меньших напряжения насыщения V_{DSAT} , идеальная квадратичная модель выглядит как

$$I_D = \frac{Z\mu C_G}{L} \left[(V_{GS} - V_{ON})V_{DS} - \frac{V_{DS}^2}{2} \right]; (V_{DS} < V_{DSAT}),$$

где I_D - ток стока,

Z - ширина канала,

L - длина канала,

μ - подвижность носителей в канале,

V_{ON} - напряжение включения,

C_G - емкость затвора на квадрат площади.

Когда прикладывается V_{DS} больше чем $(V_{GS} - V_{ON})$, канал выключен и ток стока насыщается при

$$I_{DSAT} = \frac{Z\mu C_G}{2L} (V_{GS} - V_{ON})^2; (V_{DS} < V_{DSAT}).$$

Практическая часть

В практической части приведены основные параметры, требуемые для построения идеальной модели тонкопленочного транзистора:

Z – ширина канала, м

L – длина канала, м

μ – подвижность носителей в канале, $\text{м}^2/\text{В}\cdot\text{с}$

h – толщина канала, м

$q = 1,6022 \cdot 10^{-19}$ - заряд электрона, эВ

n_0 – начальная плотность носителей в п/п, м^{-3}

ε – диэлектрическая проницаемость диэлектрика

$\varepsilon_0 = 8,8542 \cdot 10^{-12}$ Ф/м – диэлектрическая постоянная

d – толщина диэлектрика, м

S – площадь диэлектрика, м^2

$$S = L \cdot Z$$

Используя эти параметры и приведенные ниже расчетные формулы, необходимо построить зависимость тока стока I_D от напряжения сток - исток V_{DS} при наборе значений напряжений на затворе V_{GS} .

C_G – емкость подзатворного диэлектрика, Ф/□

$$C_G = \frac{\varepsilon \varepsilon_0 S}{dZL}$$

V_{ON} – напряжение включения, В

$$V_{ON} = - \frac{qhn_0}{C_G}$$

(или задается вручную)

V_{GS} – напряжение на затворе, В

$$V_{GS} = 0, 1, 2, 3, 4, 5, 6, 7, 8, 9 \text{ В}$$

V_{DSAT} – напряжение выхода на насыщение,

$$V_{DSAT} = V_{GS} - V_{ON}$$

V_{DS} – выходное напряжение.

При построении зависимости необходимо учесть, в каком режиме работы находится транзистор:

- если $V_{DS} < V_{DSAT}$, то

$$I_D = \frac{z\mu C_G}{L} \left((V_{GS} - V_{ON})V_{DS} - \frac{V_{DS}^2}{2} \right).$$

- если $V_{DS} \geq V_{DSAT}$, то

$$I_D = \frac{z\mu C_G}{2L} (V_{GS} - V_{ON})^2.$$

Расчет проводится в программе MS Office Excel или Open Office по представленным выше моделям по вариантам из таблицы из приложения 1.

Итогом работы является таблица набора зависимостей I_d (V_{DS}) при разных величинах напряжений V_{GS} и семейство выходных характеристик, аналогичных представленным на рисунке 2.

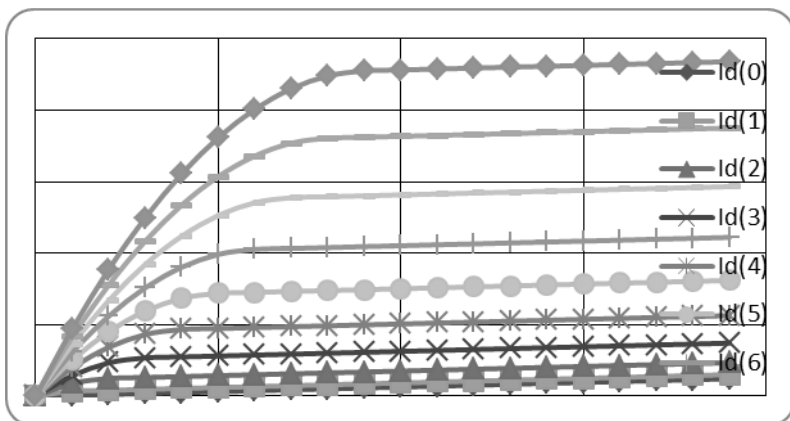


Рис. 2 Пример семейства выходных характеристик тонкопленочного металлооксидного транзистора.

Вопросы для отчета

1. Что такое тонкопленочный полевой транзистор?
2. Какие виды металлооксидных транзисторов Вы знаете?
- 3 В чем разница между транзистором с верхним и нижним расположением затвора?
- 4 Как протекает ток в тонкопленочном полевом транзисторе?

ЛАБОРАТОРНАЯ РАБОТА № 2

Модель тонкопленочного полевого транзистора по закону квадратов с учетом поверхностного и объемного сопротивления канала

Цель работы: моделирование выходных характеристик реального тонкопленочного транзистора с учетом наличия на поверхности и в объеме канала дополнительного сопротивления.

Для того чтобы безошибочно смоделировать вольт-амперные характеристики широкозонных TFT, необходимо определить параметры, влияющие на появление в приборе дополнительных наводок.

Необходимость учета последовательного сопротивления на истоке и стоке (или наличия сопротивления на поверхности и в объеме полупроводникового канала) может давать уменьшение тока стока и сопутствующее видимое ухудшение подвижности в канале. На практике, мы обычно определяем, что это последовательное сопротивление незначительно влияет на работу широкозонных TFT.

Если есть большая объемная концентрация носителей заряда в канале TFT, индуцированная плотность зарядов не изменяется линейно в соответствии с приложенным к затвору напряжением, как предполагается в идеальной квадратичной модели.

Ловушки также играют важную роль при определении работы TFT. Захват зарядов, инжектированных в канал, отвечает за большинство подпороговых и надпороговых трендов. Кроме того, захват носителей заряда ловушками ухудшает подвижность в канале. Большое значение в учете неидеальностей вольт-амперных характеристик TFT представляет изменение подвижности в канале. Использование в расчетах средней и дифференциальной подвижности вместо

эффективной и полевой подвижности дает меньшую неопределенность при анализе кривых подвижности в канале.

Как было упомянуто выше, последовательное сопротивление и ловушки ухудшают наблюдаемую или реальную подвижность в канале.

Кроме того, нечетко сформированный слой канала дает краевые утечки тока вокруг границ канала (рис.3). Это делает возможным увеличение подвижности в канале. И, наконец, степень шероховатости поверхности влияет на подвижность носителей в режиме больших смещений на затворе.

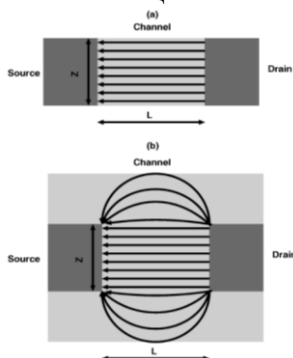


Рис. 3 Отсутствие (а) и наличие (б) краевых утечек тока вокруг границ канала.

Для моделирования поведения вольт-амперных характеристик реального прибора требуется использование более развернутых моделей, чем представлена в 1 лабораторной работе. Эти модели должны учитывать эффекты, происходящие в канале и областях истока и стока.

Практическая часть

В практической части приведены основные параметры, требуемые для построения модели выходных характеристик реального тонкопленочного транзистора, в которой учитываются объемное и поверхностное сопротивление канала.

Параметры, используемые при моделировании, представлены в приложении 1. В данном случае используются:

Z – ширина канала, м

L – длина канала, м

μ – подвижность носителей в канале, м²/В*с

h – толщина канала, м

$q = 1,6022 \cdot 10^{-19}$ - заряд электрона, эВ

n_0 – начальная плотность носителей в п/п, м⁻³

ϵ – диэлектрическая проницаемость диэлектрика

$\epsilon_0 = 8,8542 \cdot 10^{-12}$ Ф/м – диэлектрическая постоянная

d – толщина диэлектрика, м

S – площадь диэлектрика, м²

$$S = L * Z$$

R_{surface} – сопротивление поверхности

По заданным параметрам мы рассчитываем основные характеристики транзистора, которые не будут изменяться и приложением управляющего напряжения.

C_G – емкость подзатворного диэлектрика, Ф/□

$$C_G = \frac{\epsilon \epsilon_0}{d}$$

R_{bulk} – сопротивление объема канала

$$R_{\text{bulk}} = \frac{L}{q \mu n_0 h Z}$$

V_{ON} – напряжение включения, В

$$V_{ON} = -\frac{qhn_0}{C_G}$$

V_{GS} – напряжение на затворе, В

$$V_{GS} = 0, 1, 2, 3, 4, 5, 6, 7, 8, 9 \text{ В}$$

V_{DSAT} – напряжение выхода на насыщение

$$V_{DSAT} = V_{GS} - V_{ON}$$

V_{DS} – выходное напряжение

При построении зависимости необходимо учесть, в каком режиме работы находится транзистор:

Если $V_{GS} < V_{ON}$, то

$$I_d = \frac{V_{DS}}{R_{BULK}} + \frac{V_{DS}}{R_{SURFACE}}$$

Если $V_{GS} \geq V_{ON}$, $V_{DS} < V_{DSAT}$, то

$$I_D = \frac{z\mu C_G}{L} \left((V_{GS} - V_{ON})V_{DS} - \frac{V_{DS}^2}{2} \right) + \frac{V_{DS}}{R_{BULK}} + \frac{V_{DS}}{R_{SURFACE}}$$

Если $V_{GS} \geq V_{ON}$, $V_{DS} \geq V_{DSAT}$, то

$$I_D = \frac{z\mu C_G}{2L} (V_{GS} - V_{ON})^2 + \frac{V_{DS}}{R_{BULK}} + \frac{V_{DS}}{R_{SURFACE}}$$

Расчет проводится в программе MS Office Excel или Open Office по представленным выше моделям по вариантам из таблицы из приложения 1.

Итогом работы является таблица набора зависимостей I_D (V_{DS}) при разных величинах напряжений V_{GS} и семейство выходных характеристик, аналогичных представленным на рисунке 2.

В отчете необходимо проанализировать влияние объемного и поверхностного сопротивлений на изменение выходных характеристик тонкопленочного транзистора по сравнению с идеальной моделью.

Вопросы для отчета

1. Что такое тонкопленочный полевой транзистор?
2. Какие физические параметры влияют на изменение I_D как?
3. Как влияют краевые утечки на распределение тока в транзисторе?
4. Как определить объемное сопротивление в канале?

ЛАБОРАТОРНАЯ РАБОТА № 3

Модель, учитывающая влияние емкости канала на изменение выходных характеристик тонкопленочного транзистора

Цель работы: моделирование выходных характеристик реального тонкопленочного транзистора с учетом заданной емкости канала.

Рассмотрим принцип работы n-канального TFT в режиме обеднения. При приложении положительного напряжения к затвору обогащенный слой формируется на границе диэлектрик-полупроводник. Когда прикладывается отрицательное смещение на затворе, поверхность обеднена, но ток еще может течь. Если $V_G < V_{ON}$, ток не течет. На рисунке 4 приведен пример выходных характеристик реального TFT и его модели, учитывающей эффекты, происходящие в канале.

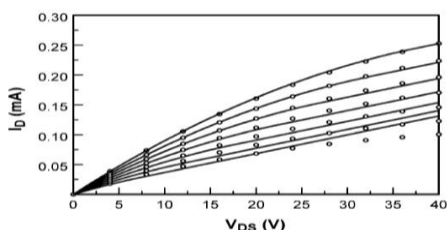


Рис. 4. Измеренные $I_D(V_{DS})$ характеристики (обозначены точками) для SnO₂ прозрачных TFT и их моделирование (линии) с использованием трехслойной модели. V_{GS} уменьшается с 20В (верхняя кривая, показывающая максимальный ток) до -10В с шагом 5В. Параметры модели, используемые при симуляции: $N_D = 1.3 \cdot 10^{18} \text{ см}^{-3}$, $Z/L = 5$, $h = 60 \text{ нм}$, $C_G = 7 \cdot 10^{-8} \text{ Ф/см}^2$, $\mu = 0.5 \text{ см}^2/\text{В} \cdot \text{с}$, $R_{\text{SURFACE}} = 10^9 \text{ Ом}$.

Когда используется отрицательное смещение на затворе, поверхность обеднена, но ток еще может течь. Если $V_G < V_{ON}$,

ток не течет. Описанные здесь режимы работы объединены в зависимость проводимости канала от напряжения на затворе ($G_D^{LIN}(V_G)$) и показан на рисунке 5, где G_D^{LIN} обозначает, что проводимость в канале оценивается по линейной шкале ($V_{DS} \rightarrow 0V$). Пунктирными линиями на рисунке 5 отделены два перехода. Первый переход от области нулевого значения до области обеднения, устанавливается напряжением включения V_{ON} ,

$$V_G(G_D^{LIN} | DEPL = 0) = V_{ON} = V_p - \frac{qN_d h}{C_G}.$$

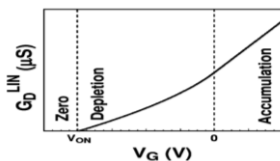


Рис. 5. Графики зависимости $G_D^{LIN}(V_G)$ для идеального TFT, работающего в режиме обеднения

Отметим, что первый член правой части выражения для G_D^{LIN} дает напряжение в момент насыщения V_p , которое рассчитывается как падение напряжения по всему полупроводнику. В случае, если канал полностью обеднен, V_p находится из

$$V_p = -\frac{qN_D h^2}{2\varepsilon_S},$$

где ε_S - диэлектрическая проницаемость полупроводника.

Второй член этого выражения – это напряжение на границах диэлектрика, когда канал полностью обеднен. Так как V_p находится в отрицательной области, V_{ON} всегда будет меньше

нуля, что согласуется с моделью обеднения TFT. Вторая область – между обеднением и насыщением – расположена около 0В; допускается, что нет изменения при работе на границе металл – полупроводник или смещения напряжения плоских зон.

Исследуем несколько вариантов смещения, показанных сплошной линией на G_D^{LIN} (V_G) на рисунке 6. Пунктирные линии разделяют области работы (нулевую, обеднение и насыщение). Для того чтобы проиллюстрировать природу проводимости, на графиках приведены соответствующие поперечные сечения TFT. На рисунке 6 (а) показаны приложенные к транзистору напряжения ($V_{ON} < V_{GS} < 0В$ и $V_{ON} < V_{GD} < 0В$) в области обеднения в канале от истока к стоку. На рисунке 6 (б) показан прибор с приложенным напряжением ($V_{GS} > 0В$ и $V_{GD} > 0В$), что соответствует области насыщения в канале от истока к стоку. На рисунке 6 (в) показан промежуточный случай ($V_{GS} > 0В$ и $V_{ON} < V_{GD} \ll 0В$), при котором канал частично обеднен, частично насыщен.

Рассмотрим случай обедненного канала, показанный на рисунке 6(а). В канале между истоком и стоком возникает область обеднения, когда V_{GD} и V_{GS} находятся в интервале значений между V_{ON} и 0В. Следующий случай, описывающий насыщение канала, показан на рисунке 6(б). Канал около истока появляется при $V_{GS} > 0В$, канал около стока образуется при $V_{GS} > 0В$. В этом случае модель обеднения рассчитывается из оцененной объемной концентрации носителей заряда добавлением сопротивления параллельно $I_{D,IND}$. Если напряжение на стоке растет, из условия что V_{GD} уменьшается ниже 0В, канал около стока частично обеднен, что дает насыщение, показанное на рисунке 6(в). Так как области насыщения и обеднения существуют по всей длине канала, обе области должны быть рассчитаны для случая, когда рассчитывается проводимость в канале. Таким образом, случаи, показанные на рисунках 6(а)-(в), соответствует режимам обеднения (DEPL), накопления (ACC) и смешанному

(ACC- DEPL), соответственно. Характеристики $I_D(V_{DS})$ этих режимов, так же как и режимов обеднения - накопления (DEPL-SAT), и накопления – насыщения (ACC- SAT), показаны и расшифрованы на рисунке 9.

Изменение значений V_{DS} и V_{GS} ограничивающих взаимодействий для каждого режима работы и параметры модели приведены в расчетной части.

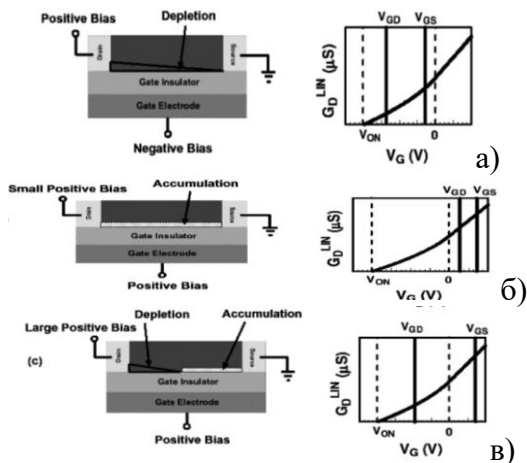


Рис. 6. Поперечное сечение TFT в режиме обеднения и соответствующие графики $G_D^{LIN}(V_G)$, демонстрирующие три режима работы: (а) в канале есть область обеднения, тянущаяся от истока к стоку, (б) в канале есть область накопления заряда от истока к стоку и (в) в канале присутствует обеднение около стока и области с зарядами около истока. Пунктирные линии разделяют режимы работы (нулевой, обеднение и насыщение) таким образом, величины V_{GD} и V_{GS} (показаны сплошными линиями) в соответствии V_{ON} и $0V$ определяют, в каком режиме работает транзистор.

Практическая часть

В практической части приведены основные параметры, требуемые для построения модели выходных характеристик реального тонкопленочного транзистора, в которой учитывается влияние емкости канала.

Параметры, используемые при моделировании, представлены в приложении 1. В данном случае используются:

Z – ширина канала, м

L – длина канала, м

μ – подвижность носителей в канале, $\text{м}^2/\text{В}\cdot\text{с}$

h – толщина канала, м

$q = 1,6022 \cdot 10^{-19}$ - заряд электрона, эВ

n_0 – начальная плотность носителей в п/п, м^{-3}

ε – диэлектрическая проницаемость диэлектрика,

$\varepsilon_0 = 8,8542 \cdot 10^{-12}$ Ф/м – диэлектрическая постоянная,

d – толщина диэлектрика, м

S – площадь диэлектрика, м^2

$$S = L * Z$$

ε_S – диэлектрическая проницаемость п/п канала.

По заданным параметрам мы рассчитываем основные характеристики транзистора, которые не будут изменяться и приложением управляющего напряжения.

Напряжение отсечки V_P

$$V_P = - \frac{qn_0 h^2}{2\varepsilon_S}$$

Напряжение включения V_{ON}

$$V_{ON} = V_P - \frac{qn_0 h}{C_G}$$

Напряжение насыщения V_{DSAT}

$$V_{DSAT} = V_{GS} - V_{ON}$$

Проводимость в канале σ

$$\sigma = \mu q n_0$$

Емкость канала C_S

$$C_S = \frac{\varepsilon_S \varepsilon_0}{h}$$

При построении зависимости необходимо учесть, в каком режиме работы находится транзистор:

$$I_{ACC} = \frac{Z \mu C_G}{2L} V_{GS}^2 + \frac{Zh\sigma}{L} V_{GS}$$

$$I_{DEPL} = \frac{Z}{L} \sigma h \left[\left(1 + \frac{C_S}{C_G} \right) (V_{DS} - V_{GS}) + \frac{2}{3} V_P \left(\frac{C_S^3}{C_G^3} - \left(\frac{C_S^2}{C_G^2} + \frac{V_{GS} - V_{DS}}{V_P} \right)^{\frac{3}{2}} \right) \right]$$

$$I_{DEPL2} = \frac{Z}{L} \sigma h \left[\left(1 + \frac{C_S}{C_G} \right) (V_{ON}) + \frac{2}{3} V_P \left(\frac{C_S^3}{C_G^3} - \left(\frac{C_S^2}{C_G^2} + \frac{V_{ON}}{V_P} \right)^{\frac{3}{2}} \right) \right]$$

Если $V_{ON} < V_{GS} < 0, V_{DS} < V_{DSAT}$

$$I_D = \frac{Z}{L} \sigma h \left[\left(1 + \frac{C_S}{C_G} \right) V_{DS} + \frac{2}{3} V_P \left(\left(\frac{C_S^2}{C_G^2} + \frac{V_{GS}}{V_P} \right)^{\frac{3}{2}} - \left(\frac{C_S^2}{C_G^2} + \frac{V_{GS} - V_{DS}}{V_P} \right)^{\frac{3}{2}} \right) \right]$$

Если $V_{on} < V_{GS} < 0$, $V_{DS} \geq V_{DSAT}$

$$I_D = \frac{Z}{L} \sigma h \left[\left(1 + \frac{C_S}{C_G} \right) V_{DSAT} + \frac{2}{3} V_P \left(\left(\frac{C_S^2}{C_G^2} + \frac{V_{GS}}{V_P} \right)^{\frac{3}{2}} - \left(\frac{C_S^2}{C_G^2} + \frac{V_{ON}}{V_P} \right)^{\frac{3}{2}} \right) \right]$$

Если $V_{GS} \geq 0$, $V_{DS} < V_{GS}$

$$I_D = \frac{Z}{L} \left[\mu C_G \left(V_{GS} V_{DS} - \frac{V_{DS}^2}{2} \right) + \sigma h V_{DS} \right]$$

Если $V_{GS} \geq 0$, $V_{DSAT} \geq V_{DS} \geq V_{GS}$

$$I_D = I_{ACC} + I_{DEPL}$$

Если $V_{GS} \geq 0$, $V_{DS} \geq V_{DSAT}$

$$I_D = I_{ACC} + I_{DEPL2}$$

Расчет проводится в программе MS Office Excel или Open Office по представленным выше моделям по вариантам из таблицы из приложения 1.

Итогом работы является таблица набора зависимостей I_d (V_{DS}) при разных величинах напряжений V_{GS} и семейство выходных характеристик, аналогичных представленным на рисунке 2.

В отчете необходимо проанализировать влияние емкости канала на изменение выходных характеристик тонкопленочного транзистора по сравнению с идеальной моделью и моделью, учитывающей влияние объемного и поверхностного сопротивления канала.

Вопросы для отчета

- 1 Объясните случай обедненного канала?
- 2 Какие варианты смещения можно реализовать в работе TFT?
- 3 Совместите варианты смещения с режимами работы TFT.
- 4 Как определить напряжение в момент насыщения?

ЛАБОРАТОРНАЯ РАБОТА № 4

Моделирование тонкопленочного транзистора методом приближения плавного канала

Цель работы: моделирование выходных характеристик реального тонкопленочного транзистора методом приближения плавного канала.

Используя приближение плавного канала и полагая, что электроды истока и подложки заземлены, плотность полного индуцированного заряда q_s в n-канале можно представить в виде выражения

$$q_s(x) = -c_{ox}[V_{GS} - V_{FB} - 2\phi_b - V(x)],$$

где компоненты выражения, заключенного в квадратные скобки, определяют падение напряжения на изолирующем слое и имеют следующий смысл: V_{GS} – напряжение между затвором и истоком; V_{FB} – напряжение плоских зон; $V(x) = V_{xs}$ – напряжение в точке x канала относительно напряжения истока; $c_{ox} = z_{ox}/t_{ox}$ – удельная емкость подзатворного диэлектрика; t_{ox} – толщина подзатворного диэлектрика; $\phi_b = \phi_T \ln(N_a/n_i)$ – потенциал Ферми в подложке; N_a – концентрация акцепторной примеси в подложке (полагается постоянной); n_i – собственная концентрация носителей.

Плотность заряда, индуцированного в приповерхностном слое подложки, определяется двумя составляющими: инверсным зарядом электронов $q_i = -qn_s$ и зарядом ионизированных акцепторов обедненной области q_{dep} . В результате

$$q_s = q_i + q_{dep}.$$

Используя закон Гаусса, можно связать плотность полного заряда (заряд свободных носителей в инверсной области плюс заряд в обедненной области) в полупроводнике Q_s с напряженностью электрического поля на поверхности:

$$Q_s = -\epsilon_s E_s.$$

Используя уравнение для Q_s и включив в него дополнительное напряжение смещения между каналом и подложкой, связанное с распределением потенциала вдоль канала $V(x)$, удельную плотность заряда для обедненной области можно выразить в виде

$$q_{\text{dep}}(x) = -qN_a x_d = -\sqrt{2\varepsilon_s q N_a [2\varphi_b / + / V(x)] /},$$

где x_d – толщина обедненной области в точке x .

С учетом этого плотность заряда свободных носителей в инверсном слое можно определить как $q_s - q_{\text{dep}}$, или

$$q_i(x) = -qn_s = \\ = -c_{\text{ox}}[V_{\text{GS}} - 2\varphi_b - V_{\text{FB}} - \\ V(x)] + \sqrt{2\varepsilon_s q N_a [2\varphi_b / + / V(x)] /}.$$

Полагая значение подвижности электронов μ_n постоянной, скорость электронов можно определить как $v_n = \mu_n dV/dx$. Пренебрегая диффузионной компонентой тока (она важна только в подпороговом режиме), величину тока стока можно задать уравнением

$$I_d = Wq\mu_n(dV/dx)n_s,$$

где W – ширина затвора.

Подставляя в это выражение значение qn_s и интегрируя его вдоль длины канала L , что соответствует изменению напряжения V от нуля при $x = 0$ до V_{DS} при $x = L$, получаем выражение для ВАХ МОП-транзистора, которое известно как статическая модель Мейера:

$$I_d = \beta \{ (V_{\text{GS}} - V_{\text{FB}} - 2\varphi_b - V_{\text{DS}}/2) V_{\text{DS}} - \\ - 2 \frac{\sqrt{2\varepsilon_s q N_a}}{3c_{\text{ox}}} [(V_{\text{DS}} + 2\varphi_b)^{3/2} - (2\varphi_b)^{3/2}] \},$$

где $\beta = \mu_n c_{\text{ox}} W/L$ – удельная крутизна.

Отметим, что это выражение справедливо только для диапазона напряжений V_{DS} , при которых еще не происходит отсечки канала, т. е. $n_s(x=L) > 0$. Граничным условием отсечки канала служит равенство $n_s = 0$ со стороны стока.

Отсечка канала происходит при величине напряжения между стоком и истоком V_{DS} , равной напряжению насыщения V_{SAT} , определяемому выражением

$$V_{SAT} = V_{GS} - 2\phi_b - V_{FB} + \frac{\varepsilon_s q N_a}{c_{ox}^2} \left[1 - \sqrt{1 + \frac{2c_{ox}^2 (V_{GS} - V_{FB})}{\varepsilon_s q N_a}} \right].$$

В случае слабого легирования подложки можно показать, что $V_{SAT} \rightarrow V_{GS} - V_T \equiv V_{GT}$ при условии, что напряжение затвора превышает пороговое напряжение.

Переход в режим отсечки связан с исчезновением носителей заряда на участке канала, примыкающего к электроду стока. При попытке осознания этого факта в первый момент может возникнуть мысль, что в этой точке ВАХ ток стока должен стать равным нулю. Однако, вместо этого наблюдается эффект насыщения тока, который, начиная со значения напряжения $V_{DS} > V_{SAT}$, практически перестает зависеть от напряжения стока V_{DS} . Ток насыщения I_{sat} может быть определен подстановкой $V_{DS} = V_{SAT}$ из уравнения для V_{DSAT} в выражение для I_D . В действительности концентрация электронов вблизи стока не исчезает, а электрическое поле никогда не станет бесконечным. Это означает, что в режиме насыщения аппроксимация плавного канала вблизи области стока становится некорректной. Поэтому требуется более точная аппроксимация с целью более детального анализа режима насыщения.

Выражение для порогового напряжения МОП-транзистора.

$$V_T = V_{FB} + 2\phi_b + \frac{\sqrt{4\varepsilon_s q N_a \phi_b}}{c_{ox}}.$$

В инженерных расчетах используется выражение:

$$V_T = V_{T0} + \gamma(\sqrt{|2\phi_b| + |V_{BS}|} - \sqrt{|2\phi_b|}),$$

где V_{T0} пороговое напряжение, определяемое при нулевом напряжении на подложке в соответствии с выражением для порогового напряжения МОП-транзистора, V_{BS} – напряжение

подложки, отсчитывающееся относительно общего электрода – истока;

$$\gamma = \frac{\sqrt{2\varepsilon_s q N_a}}{c_{ox}}$$

– коэффициент, учитывающий влияние подложки.

Практическая часть

В практической части в таблице приведены основные параметры, требуемые для построения модели выходных характеристик реального тонкопленочного транзистора, в которой учитывается влияние емкости канала.

Для расчета используются формулы:

- емкость канала

$$C_g = \frac{\varepsilon_0 \varepsilon_2}{d},$$

- потенциал Ферми в подложке

$$\varphi_b = \varphi_T * \ln \left(\frac{N_d}{n_i} \right),$$

- диэлектрическая проницаемость всего диэлектрика

$$\varepsilon_s = \varepsilon_0 * \varepsilon_1,$$

- величина, обратная термодинамическому потенциалу

$$\beta = \frac{q}{kT},$$

- напряжение плоских зон

$$V_{FB} = \frac{\varphi_{mвых} - \varphi_{sвых}}{q},$$

- пороговое напряжение

$$V_T = \left| V_{FB} + 2\varphi_b + \frac{\sqrt{\varepsilon_s q N_d^4 \varphi_b}}{C_g} \right|,$$

- выходная характеристика ($n = 1000$, $m = 10$)

$$I_{DS}(V_{DS}, V_{GS}) = \frac{Z}{L} \mu_p C_g \frac{n}{m} \left(\frac{kT}{q}\right)^2 e^{\left[\frac{\beta(V_{GS}-V_T)}{n}\right]} * \left(1 - e^{\beta \frac{m}{n} V_{DS}}\right).$$

! V_{DS} необходимо брать с отрицательным знаком.

Шаг $V_{ds} - 0,1$ В, $V_{gs} - 1$ В.

Таблица. Исходные данные для расчета параметров транзистора и моделирования вольт-амперных характеристик

Параметр	Обозначение	Значение	Единица измерения
Длина канала	L_c	200×10^{-6}	м
Ширина канала	Z_c	1×10^{-3}	м
Толщина канала	d_c	30×10^{-9}	м
Толщина диэлектрика	d	200×10^{-9}	м
Длина истока	L_s	3×10^{-3}	м
Ширина истока	Z_s	2×10^{-3}	м
Толщина истока	d_s	200×10^{-9}	м
Диэлектрическая постоянная диэлектрика	ϵ_1	41	
Диэлектрическая постоянная канала	ϵ_2	18	
Подвижность носителей	μ_n	12	$\text{м}^2/\text{В} \times \text{с}$
Концентрация доноров	N_p	$2,7 \times 10^{27}$	м^{-3}
Концентрация собственных носителей	n_i	1×10^{24}	м^{-3}
Температура транзистора	T	300	К
Удельное сопротивление канала	ρ_s	0,05	Ом/м
Потенциал уровня Ферми канала	ϕ_F	4,5	В
Работа выхода канала	ϕ_c	4,7	эВ
Латеральная диффузия примеси под затвор	λ	1×10^{-6}	м

Расчет проводится в программе MS Office Excel или Open Office.

Итогом работы является таблица набора зависимостей I_d (V_{DS}) при разных величинах напряжений V_{GS} и семейство

выходных характеристик, аналогичных представленным на рисунке 2.

Вопросы для отчета

1 Какие параметры используются для построения модели тонкопленочного транзистора методом приближения плавного канала?

2 Чем определяется плотность заряда, индуцированного в приповерхностном слое подложки?

3 При каких условиях происходит отсечка?

4 Как аппроксимировать плавный канал вблизи области стока ?

Приложение 1.

Таблица. Исходные данные для моделирования поведения тонкопленочного полевого транзистора.

Параметр:	1	2	3	4	5
Z – ширина канала, м	$1 \cdot 10^{-3}$	$1,1 \cdot 10^{-3}$	$1,2 \cdot 10^{-3}$	$1,3 \cdot 10^{-3}$	$1,4 \cdot 10^{-3}$
L – длина канала, м	$2 \cdot 10^{-4}$	$2,1 \cdot 10^{-4}$	$2,2 \cdot 10^{-4}$	$2,3 \cdot 10^{-4}$	$2,4 \cdot 10^{-4}$
μ – подвижность носителей в канале, $\text{м}^2/\text{В} \cdot \text{с}$	$1 \cdot 10^{-3}$	$1,2 \cdot 10^{-3}$	$1,4 \cdot 10^{-3}$	$1,6 \cdot 10^{-3}$	$1,8 \cdot 10^{-3}$
h – толщина канала, м	$30 \cdot 10^{-9}$	$20 \cdot 10^{-9}$	$30 \cdot 10^{-9}$	$40 \cdot 10^{-9}$	$50 \cdot 10^{-9}$
n_0 – начальная плотность носителей в полупроводнике, м^{-3}	$1 \cdot 10^{22}$	$5 \cdot 10^{21}$	$5 \cdot 10^{23}$	$1 \cdot 10^{22}$	$1 \cdot 10^{21}$
ξ – диэлектрическая проницаемость диэлектрика	41	41	41	41	41
d – толщина диэлектрика, м	$2 \cdot 10^{-7}$	$3 \cdot 10^{-7}$	$4 \cdot 10^{-7}$	$5 \cdot 10^{-7}$	$2 \cdot 10^{-7}$
R_{surface} – сопротивление поверхности	$1 \cdot 10^6$	$1 \cdot 10^7$	$1 \cdot 10^5$	$1 \cdot 10^6$	$1 \cdot 10^7$
ξ_s – диэлектрическая проницаемость полупроводникового канала	8,5	8,5	8,5	8,5	8,5

БИБЛИОГРАФИЧЕСКИЙ СПИСОК

1. Cherie R. Kagan, Paul Andry. Thin-film transistors., IBM T.J. Watson Research Center, Yorktown Heights, New York, U.S.A. ISBN 0-8247-0959-4

2. John F. Wager, Transparent Electronics., ISBN 978-0-387-72341-9, e-ISBN 978-0-387-72342-6, Library of Congress Control Number: 2007932718, © 2008 Springer Science+Business Media, LLC

СОДЕРЖАНИЕ

ЛАБОРАТОРНАЯ РАБОТА № 1	1
ЛАБОРАТОРНАЯ РАБОТА № 2	6
ЛАБОРАТОРНАЯ РАБОТА № 3	10
ЛАБОРАТОРНАЯ РАБОТА № 4	17

МЕТОДИЧЕСКИЕ УКАЗАНИЯ

к выполнению лабораторных работ № 1 – 4
по дисциплине «Математическое моделирование
технологических процессов и ИМС»
для студентов направления
210100.62 «Электроника и наноэлектроника»,
профиля «Микроэлектроника и твердотельная электроника»
очной формы обучения

Составители:

Арсентьев Алексей Владимирович
Плотникова Екатерина Юрьевна

В авторской редакции

Компьютерный набор А.В. Арсентьева, Е.Ю. Плотниковой

Подписано к изданию 24.12.2013.

Уч.-изд. л. 1,4.

ФГБОУ ВПО «Воронежский государственный технический
университет»

394026 Воронеж, Московский просп., 14