

**МИНИСТЕРСТВО НАУКИ И ВЫСШЕГО ОБРАЗОВАНИЯ
РОССИЙСКОЙ ФЕДЕРАЦИИ**

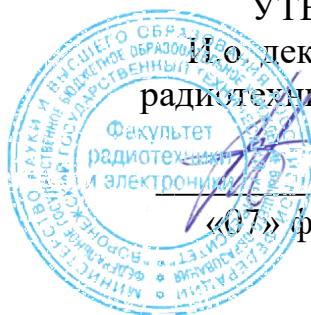
Федеральное государственное бюджетное образовательное учреждение
высшего образования
«Воронежский государственный технический университет»

УТВЕРЖДАЮ

И.о. декана факультета
радиотехники и электроники

Небольсин В.А.

«07» февраля 2024 г.



РАБОЧАЯ ПРОГРАММА

дисциплины

«Проектирование цифровых сложнофункциональных блоков»

Направление подготовки 11.04.03 Конструирование и технология электронных средств

Профиль Силовая электроника

Квалификация выпускника магистр

Нормативный период обучения 2 года / 2 года и 3 м.

Форма обучения очная / заочная

Год начала подготовки 2024

Автор программы

/Пирогов А.А./

Заведующий кафедрой
Конструирования и
производства
радиоаппаратуры

/Башкиров А.В./

Руководитель ОПОП

/ Башкиров А.В./

Воронеж 2024

1. ЦЕЛИ И ЗАДАЧИ ДИСЦИПЛИНЫ

1.1. Цели дисциплины

изучение основ проектирования цифровых сложнофункциональных блоков (СФ-блоков) с использованием языков описания аппаратуры VHDL/Verilog на базе системы автоматизированного проектирования (САПР) Xilinx ISE.

1.2. Задачи освоения дисциплины

1. Изучение методов моделирования цифровых сложнофункциональных блоков (СФ-блоков).

2. Изучение методов верификации моделей сложнофункциональных блоков (СФ-блоков).

Получение навыков в области проектирования цифровых устройств с использованием САПР Xilinx ISE.

2. МЕСТО ДИСЦИПЛИНЫ В СТРУКТУРЕ ОПОП

Дисциплина «Проектирование цифровых сложнофункциональных блоков» относится к дисциплинам части, формируемой участниками образовательных отношений (дисциплина по выбору) блока Б1.

3. ПЕРЕЧЕНЬ ПЛАНИРУЕМЫХ РЕЗУЛЬТАТОВ ОБУЧЕНИЯ ПО ДИСЦИПЛИНЕ

Процесс изучения дисциплины «Проектирование цифровых сложнофункциональных блоков» направлен на формирование следующих компетенций:

ПК-3 - Проектировать функциональные блоки, модули, устройства, системы и комплексы электронных средств с учетом заданных требований

Компетенция	Результаты обучения, характеризующие сформированность компетенции
ПК-3	Знать состав и методику разработки моделей сложнофункциональных блоков (СФ-блоков) с использованием схемного редактора Xilinx ISE.
	Уметь разрабатывать сложнофункциональных блоков (СФ-блоков) с использованием библиотек стандартных элементов редактора Xilinx ISE, моделировать и получать их временные параметры с использованием симулятора iSim
	Владеть навыками отладки и верификации моделей сложнофункциональных блоков (СФ-блоков), реализовывать прототипы устройств с использованием отладочных плат Spartan 3E

4. ОБЪЕМ ДИСЦИПЛИНЫ

Общая трудоемкость дисциплины «Проектирование цифровых сложнофункциональных блоков» составляет 5 з.е.

**Распределение трудоемкости дисциплины по видам занятий
очная форма обучения**

Виды учебной работы	Всего часов	Семестры
		2
Аудиторные занятия (всего)	54	54
В том числе:		
Лекции	18	18
Практические занятия (ПЗ)	36	36
Самостоятельная работа	90	90
Часы на контроль	36	36
Виды промежуточной аттестации - экзамен	+	+
Общая трудоемкость: академические часы	180	180
зач.ед.	5	5

заочная форма обучения

Виды учебной работы	Всего часов	Семестры
		2
Аудиторные занятия (всего)	8	8
В том числе:		
Лекции	2	2
Практические занятия (ПЗ)	6	6
Самостоятельная работа	163	163
Часы на контроль	9	9
Виды промежуточной аттестации - экзамен	+	+

5. СОДЕРЖАНИЕ ДИСЦИПЛИНЫ (МОДУЛЯ)

**5.1 Содержание разделов дисциплины и распределение
трудоемкости по видам занятий
очная форма обучения**

№ п/п	Наименование темы	Содержание раздела	Лекц	Прак зан.	СРС	Всего, час
1	Методика проектирование цифровых функциональных узлов комбинационного типа с использованием языков описания аппаратуры	Моделирование логических функций в заданном базисе; моделирование шифраторов и дешифраторов; моделирование мультиплексоров и демультимплексоров. Реализация арифметических цифровых узлов. Преобразователи кодов.	6	12	30	48
2	Методика проектирования цифровых функциональных узлов последовательностного типа с использованием языков описания аппаратуры	Моделирование триггеров различных типов - RS, D, T, JK; моделирование регистров хранения, сдвигающих, реверсивных, моделирование делителей частоты и генераторов псевдослучайных последовательностей; моделирование суммирующих, вычитающих и реверсивных счетчиков; моделирование цифровых автоматов.	6	16	30	52
3	Методы верификации моделей цифровых функциональных	Логические блоки, система коммутации, блоки ввода/вывода	6	8	30	44

	узлов с использованием отладочных плат Spartan 3E	ПЛИС Xilinx семейства Spartan; маршрут проектирования цифровых устройств на ПЛИС; применение программируемой логики в структурах «Система на кристалле» и «Система в копусе»				
Итого			18	18	90	144

заочная форма обучения

№ п/п	Наименование темы	Содержание раздела	Лекц	Прак зан.	СРС	Всего, час
1	Методика проектирование цифровых функциональных узлов комбинационного типа	Моделирование логических функций в заданном базисе; моделирование шифраторов и дешифраторов; моделирование мультиплексоров и демультимплексоров. Реализация арифметических цифровых узлов. Преобразователи кодов.	2	2	55	59
2	Методика проектирования цифровых функциональных узлов последовательностного типа на вентиляном уровне моделирования	Моделирование триггеров различных типов - RS, D, T, JK; моделирование регистров хранения, сдвигающих, реверсивных, моделирование делителей частоты и генераторов псевдослучайных последовательностей; моделирование суммирующих, вычитающих и реверсивных счетчиков; моделирование цифровых автоматов.	-	2	55	57
3	Методы верификации моделей цифровых функциональных узлов с использованием отладочных плат Spartan 3E	Логические блоки, система коммутации, блоки ввода/вывода ПЛИС Xilinx семейства Spartan; маршрут проектирования цифровых устройств на ПЛИС; применение программируемой логики в структурах «Система на кристалле» и «Система в копусе»	-	2	53	55
Итого			2	6	163	171

5.2 Перечень лабораторных работ

Не предусмотрено учебным планом

6. ПРИМЕРНАЯ ТЕМАТИКА КУРСОВЫХ ПРОЕКТОВ (РАБОТ) И КОНТРОЛЬНЫХ РАБОТ

В соответствии с учебным планом освоение дисциплины не предусматривает выполнение курсового проекта (работы) или контрольной работы.

7. ОЦЕНОЧНЫЕ МАТЕРИАЛЫ ДЛЯ ПРОВЕДЕНИЯ ПРОМЕЖУТОЧНОЙ АТТЕСТАЦИИ ОБУЧАЮЩИХСЯ ПО ДИСЦИПЛИНЕ

7.1. Описание показателей и критериев оценивания компетенций на различных этапах их формирования, описание шкал оценивания

7.1.1 Этап текущего контроля

Результаты текущего контроля знаний и межсессионной аттестации оцениваются по следующей системе:

«аттестован»;

«не аттестован».

Компетенция	Результаты обучения, характеризующие сформированность компетенции	Критерии оценивания	Аттестован	Не аттестован
ПК-3	Знать состав и методику разработки моделей сложнофункциональных блоков (СФ-блоков) с использованием схемного редактора Xilinx ISE.	Активная работа на практических занятиях, ответ не менее чем на половину заданных в процессе опроса вопросов	Выполнение работ в срок, предусмотренный в рабочих программах	Невыполнение работ в срок, предусмотренный в рабочих программах
	Уметь разрабатывать сложнофункциональных блоков (СФ-блоков) с использованием библиотек стандартных элементов редактора Xilinx ISE, моделировать и получать их временные параметры с использованием симулятора iSim	Решение не менее половины стандартных практических задач	Выполнение работ в срок, предусмотренный в рабочих программах	Невыполнение работ в срок, предусмотренный в рабочих программах
	Владеть навыками отладки и верификации моделей сложнофункциональных блоков (СФ-блоков), реализовывать прототипы устройств с использованием отладочных плат Spartan 3E	Решение не менее половины прикладных задач в конкретной предметной области	Выполнение работ в срок, предусмотренный в рабочих программах	Невыполнение работ в срок, предусмотренный в рабочих программах

7.1.2 Этап промежуточного контроля знаний

Результаты промежуточного контроля знаний оцениваются в 3 семестре для очной формы обучения, 4 семестре для заочной формы обучения по четырехбалльной системе:

- «отлично»;
- «хорошо»;
- «удовлетворительно»;
- «неудовлетворительно».

Компетенция	Результаты обучения, характеризующие сформированность компетенции	Критерии оценивания	Отлично	Хорошо	Удовл.	Неудовл.
ПК-3	Знать состав и методику разработки моделей сложнофункциональных блоков (СФ-блоков) с использованием схемного редактора Xilinx ISE.	Тест	Выполнение теста на 90-100%	Выполнение теста на 80-90%	Выполнение теста на 70-80%	В тесте менее 70% правильных ответов
	Уметь разрабатывать сложнофункциональных блоков (СФ-блоков) с использованием библиотек стандартных элементов редактора Xilinx ISE, моделировать и получать их временные параметры с использованием симулятора iSim	Решение стандартных практических задач	Задачи решены в полном объеме и получены верные ответы	Продемонстрирован верный ход решения всех, но не получен верный ответ во всех задачах	Продемонстрирован верный ход решения в большинстве задач	Задачи не решены
	Владеть навыками отладки и верификации	Решение прикладных	Задачи решены в	Продемонстрирован	Продемонстрирован верный	Задачи не решены

моделей сложнофункциональных блоков (СФ-блоков), реализовывать прототипы устройств с использованием отладочных плат Spartan 3E	задач в конкретной предметной области	полном объеме и получены верные ответы	верный ход решения всех, но не получен верный ответ во всех задачах	ход решения в большинстве задач	
--	---------------------------------------	--	---	---------------------------------	--

7.2 Примерный перечень оценочных средств (типичные контрольные задания или иные материалы, необходимые для оценки знаний, умений, навыков и (или) опыта деятельности)

7.2.1 Примерный перечень заданий для подготовки к тестированию

1. Правила перевода из десятичной системы счисления (СС) в двоичную СС и наоборот.
2. Правила перевода из шестнадцатеричной системы счисления (СС) в двоичную СС и наоборот.
3. Правила перевода из восьмеричной системы счисления (СС) в двоичную СС и наоборот.
4. Основные операции и законы алгебры логики. Порядок выполнения операций в сложных функциях.
5. Основные теоремы и алгебры логики для функций одной и двух переменных.
6. Таблицы истинности ЛЭ ИЛИ, И, НЕ.
7. Способы задания переключательной функции: словесный, табличный, алгебраический.
8. Две основные алгебраические формы ПФ: дизъюнктивная и конъюнктивная.
9. Реализация схемы ПФ в любом базисе, универсальном базисе 2И-НЕ, 2ИЛИ-НЕ.
10. Минимизация ПФ методом алгебраических преобразований.
11. Минимизация ПФ с помощью карт Карно.
12. Минимизация ПФ с помощью диаграмм Вейча.

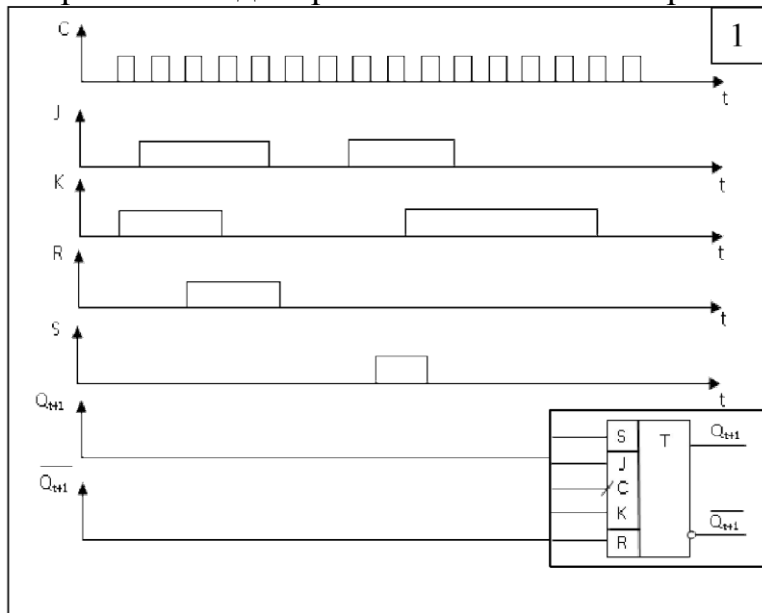
7.2.2 Примерный перечень заданий для решения стандартных задач

1. На основе ИС мультиплексора “8-1” спроектируйте схему, реализующую логическую функцию четности трехразрядного слова (четности числа единиц в трехразрядном слове).
2. На основе ИС мультиплексора “8-1” спроектируйте схему, реализующую логическую функцию нечетности трехразрядного слова.
3. Разработать схему сдвигающего вправо трехразрядного регистра на JK - триггерах.
4. Разработать схему сдвигающего влево трехразрядного регистра на D-триггерах.
5. Разработать схему сдвигающего вправо трехразрядного регистра на D- триггерах.
6. Разработать схему сдвигающего влево трехразрядного регистра на JK- триггерах.

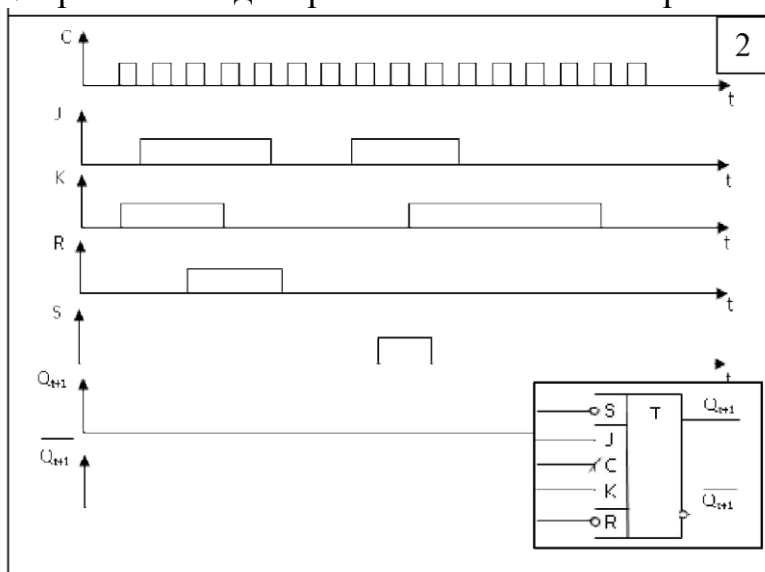
7. Разработать схему регистрового делителя частоты на JK - триггерах, $K=4$.
8. Разработать схему регистрового делителя частоты на D- триггерах, $K=5$.
9. Разработать схему регистрового делителя частоты на JK - триггерах, $K=6$.
10. Разработать схему регистрового делителя частоты на D - триггерах, $K=7$.

7.2.3 Примерный перечень заданий для решения прикладных задач

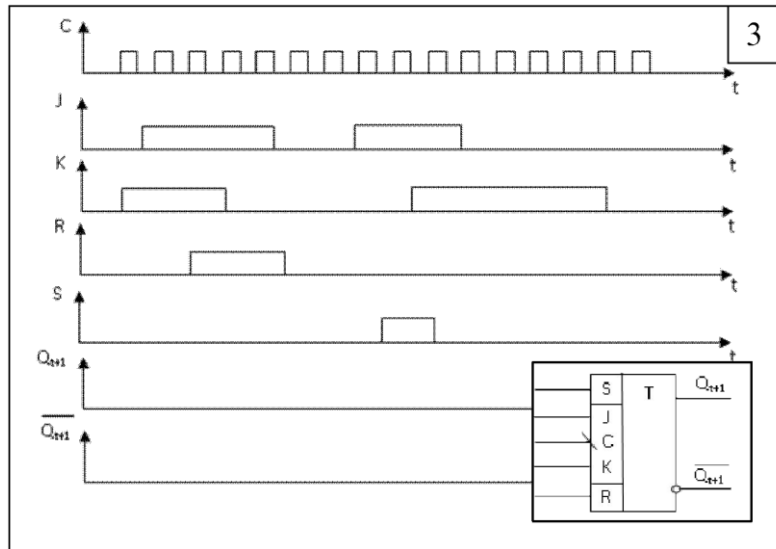
1. Провести моделирование и заполнить временную диаграмму



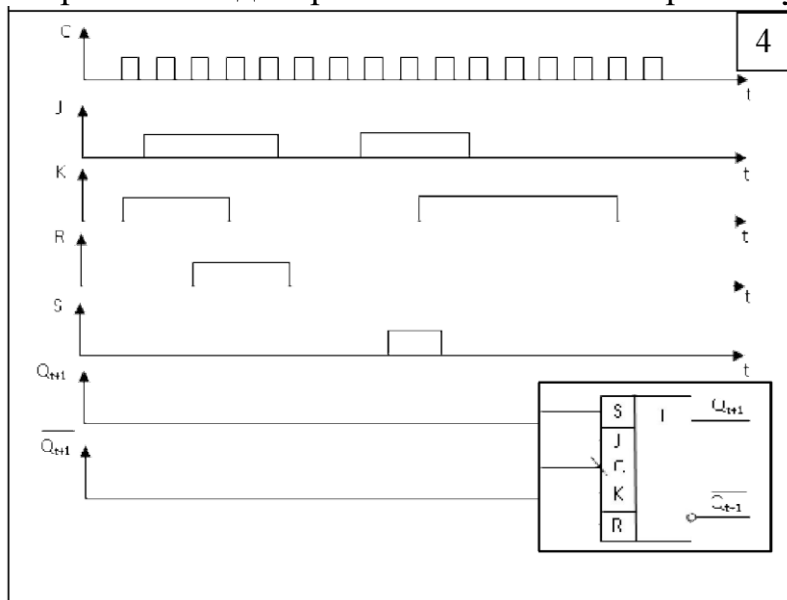
2. Провести моделирование и заполнить временную диаграмму



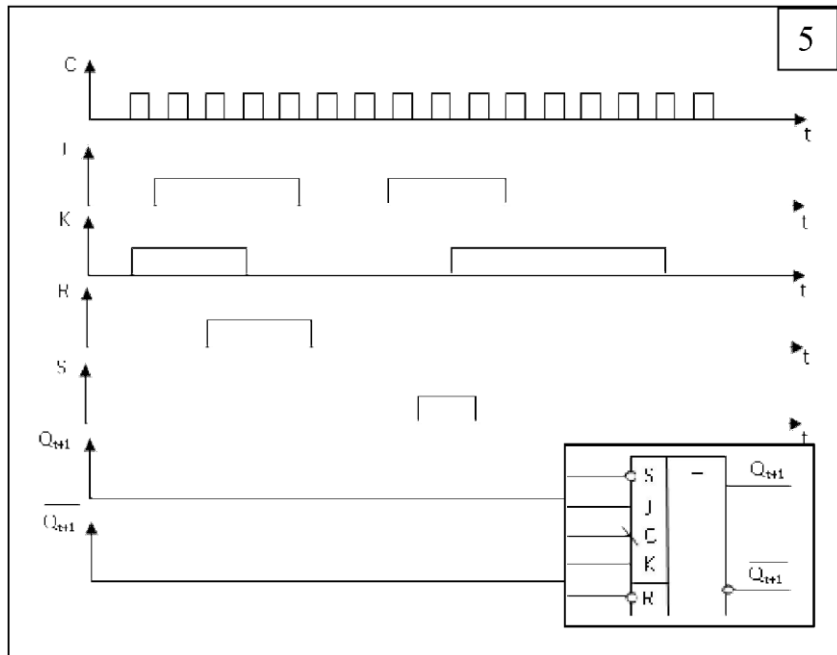
3. Провести моделирование и заполнить временную диаграмму



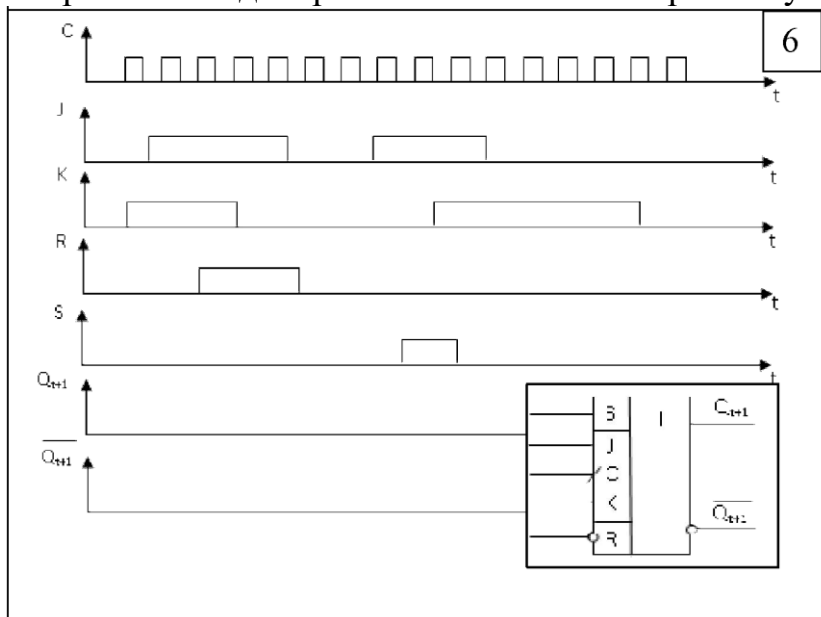
4. Провести моделирование и заполнить временную диаграмму



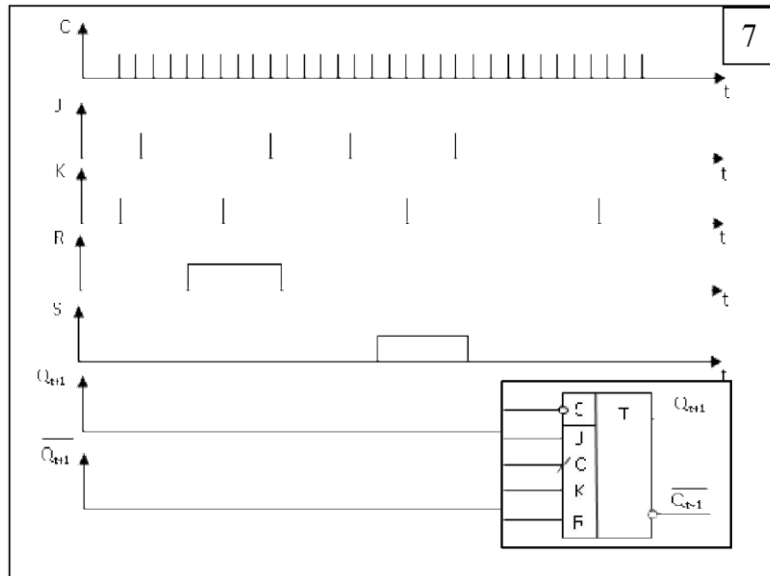
5. Провести моделирование и заполнить временную диаграмму



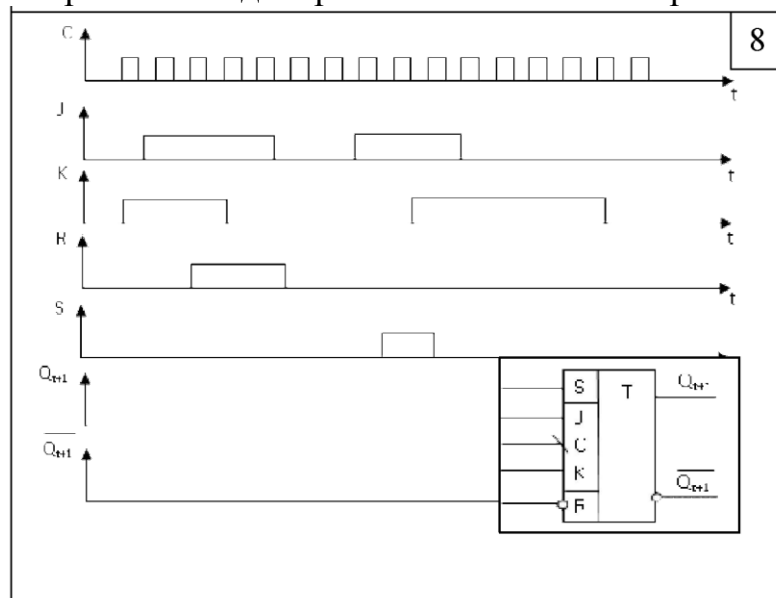
6. Провести моделирование и заполнить временную диаграмму



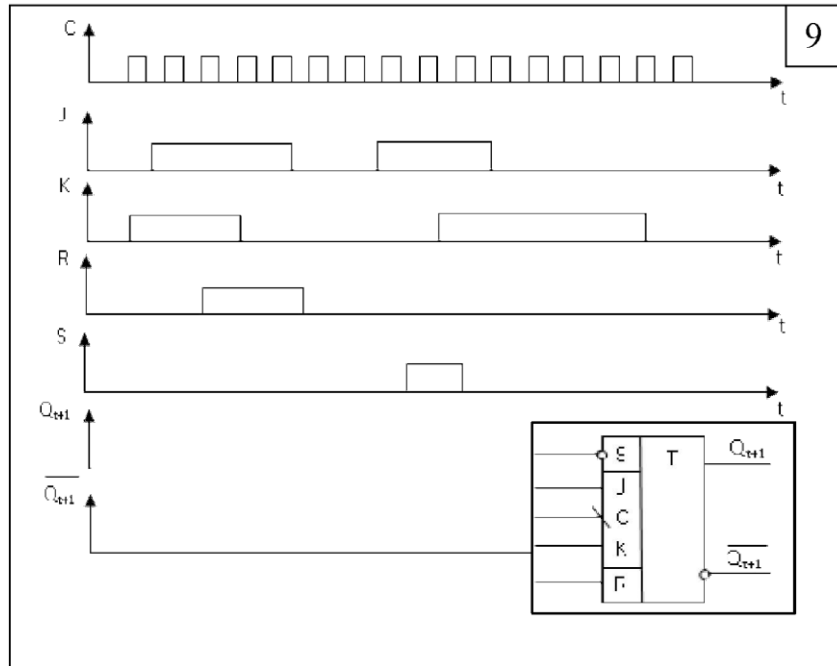
7. Провести моделирование и заполнить временную диаграмму



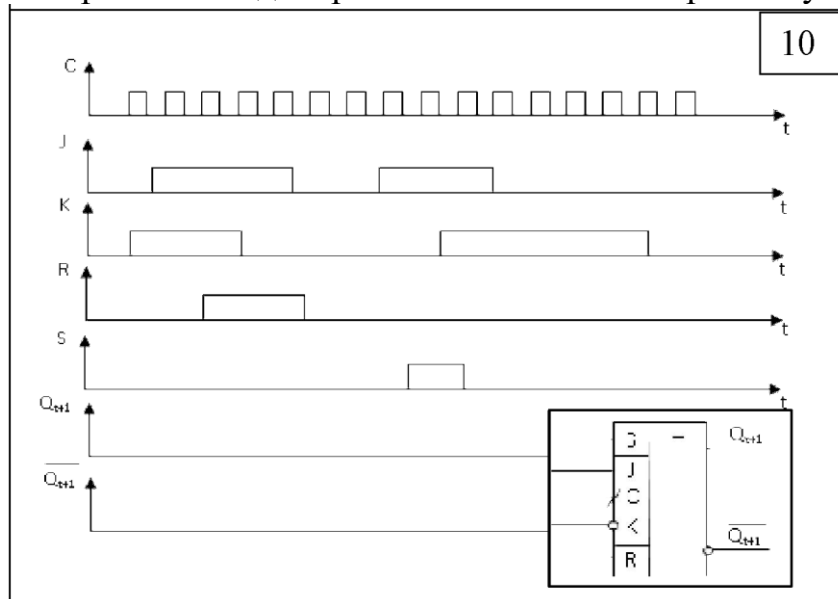
8. Провести моделирование и заполнить временную диаграмму



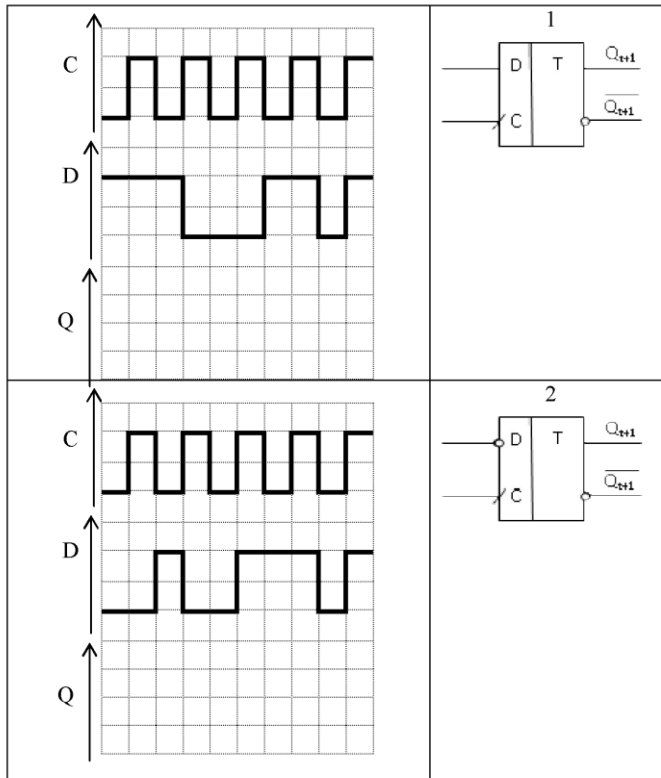
9. Провести моделирование и заполнить временную диаграмму



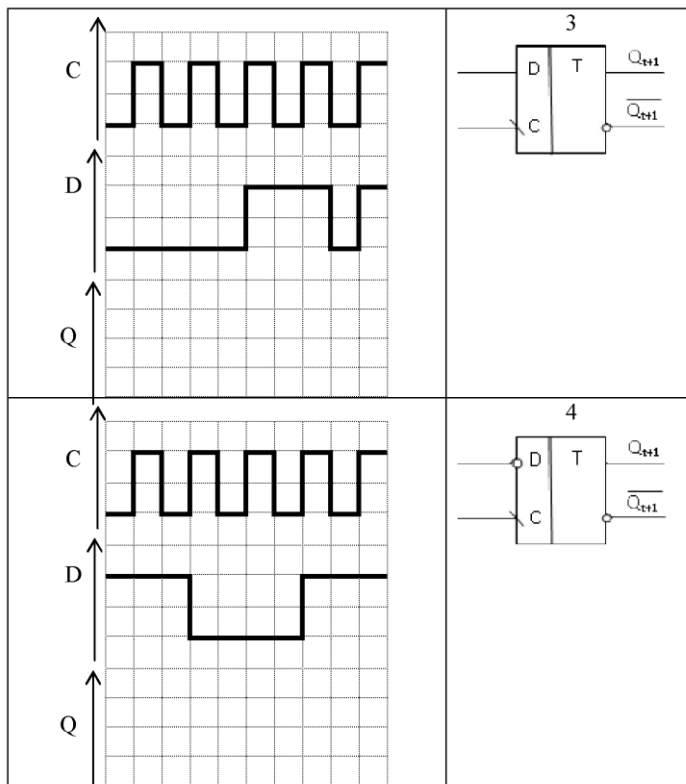
10. Провести моделирование и заполнить временную диаграмму



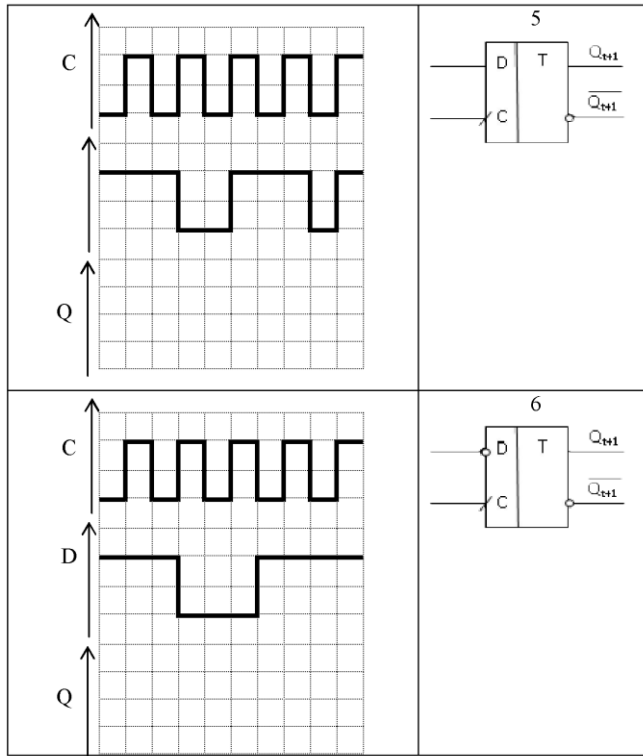
11. Провести моделирование и заполнить временную диаграмму



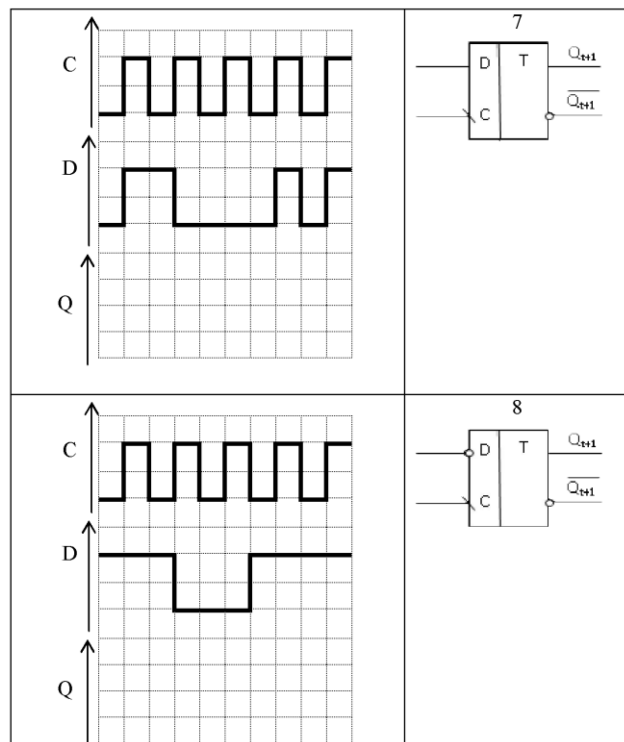
12. Провести моделирование и заполнить временную диаграмму



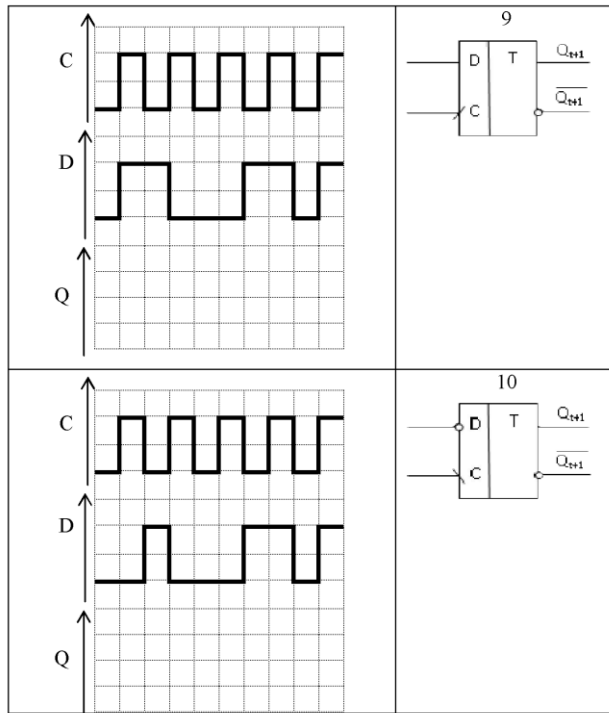
13. Провести моделирование и заполнить временную диаграмму



14. Провести моделирование и заполнить временную диаграмму



15. Провести моделирование и заполнить временную диаграмму



7.2.4 Примерный перечень вопросов для подготовки к зачету

Не предусмотрено учебным планом

7.2.5 Примерный перечень заданий для решения прикладных задач

1. Назначение шифратора: схемы и функционирование.
2. Назначение дешифратора: схемы и функционирование.
3. Принцип построения одноступенчатого дешифратора.
4. Принцип построения двухступенчатого дешифратора.
5. Реализация дешифратора на языке VHDL.
6. Реализация шифратора на языке VHDL.
7. Определение полного дешифратора.
8. Определение полного шифратора.
9. Дайте определение мультиплексора и демультимплексора.
10. Как определить количество каналов в мультиплексоре (демультимплексоре).

7.2.6. Методика выставления оценки при проведении промежуточной аттестации

Экзамен проводится по тест-билетам, каждый из которых содержит 10 вопросов и задачу. Каждый правильный ответ на вопрос в тесте оценивается 1 баллом, задача оценивается в 10 баллов (5 баллов верное решение и 5 баллов за верный ответ). Максимальное количество набранных баллов – 20.

1. Оценка «Неудовлетворительно» ставится в случае, если студент набрал менее 6 баллов.

2. Оценка «Удовлетворительно» ставится в случае, если студент набрал от 6 до 10 баллов

3. Оценка «Хорошо» ставится в случае, если студент набрал от 11 до 15 баллов.

4. Оценка «Отлично» ставится, если студент набрал от 16 до 20 баллов.

7.2.7 Паспорт оценочных материалов

№ п/п	Контролируемые разделы (темы) дисциплины	Код контролируемой компетенции	Наименование оценочного средства
1	Моделирование логических функций в заданном базисе; моделирование шифраторов и дешифраторов; моделирование мультиплексоров и демультиплексоров. Реализация арифметических цифровых узлов. Преобразователи кодов.	ПК-3	Тест
2	Моделирование триггеров различных типов - RS, D, T, JK; моделирование регистров хранения, сдвигающих, реверсивных, моделирование делителей частоты и генераторов псевдослучайных последовательностей; моделирование суммирующих, вычитающих и реверсивных счетчиков; моделирование цифровых автоматов.	ПК-3	Тест
3	Логические блоки, система коммутации, блоки ввода/вывода ПЛИС Xilinx семейства Spartan; маршрут проектирования цифровых устройств на ПЛИС; применение программируемой логики в структурах «Система на кристалле» и «Система в копусе»	ПК-3	Тест

7.3. Методические материалы, определяющие процедуры оценивания знаний, умений, навыков и (или) опыта деятельности

Тестирование осуществляется, либо при помощи компьютерной системы тестирования, либо с использованием выданных тест-заданий на бумажном носителе. Время тестирования 30 мин. Затем осуществляется проверка теста экзаменатором и выставляется оценка согласно методики выставления оценки при проведении промежуточной аттестации.

Решение стандартных задач осуществляется, либо при помощи компьютерной системы тестирования, либо с использованием выданных задач на бумажном носителе. Время решения задач 30 мин. Затем осуществляется проверка решения задач экзаменатором и выставляется оценка, согласно методики выставления оценки при проведении промежуточной аттестации.

Решение прикладных задач осуществляется, либо при помощи компьютерной системы тестирования, либо с использованием выданных задач на бумажном носителе. Время решения задач 30 мин. Затем осуществляется проверка решения задач экзаменатором и выставляется оценка, согласно методики выставления оценки при проведении промежуточной аттестации.

Защита курсовой работы, курсового проекта или отчета по всем видам практик осуществляется согласно требованиям, предъявляемым к работе, описанным в методических материалах. Примерное время защиты на одного студента составляет 20 мин.

8 УЧЕБНО МЕТОДИЧЕСКОЕ И ИНФОРМАЦИОННОЕ ОБЕСПЕЧЕНИЕ ДИСЦИПЛИНЫ)

8.1 Перечень учебной литературы, необходимой для освоения дисциплины

1. Пирогов А. А. Проектирование интегральных схем и их функциональных узлов: учеб. пособие / А. А. Пирогов. - Воронеж: Издательство Воронежского государственного университета, 2014. - 85 с.
2. Пирогов, А. А. Проектирование цифровых функциональных узлов на основе программируемых логических интегральных схем [Электронный ресурс] : практикум / ФГБОУ ВО "Воронеж. гос. техн. ун-т", каф. конструирования и производства радиоаппаратуры. - Воронеж : Воронежский государственный технический университет, 2018. - 93 с. : ил. : табл. - Библиогр.: с.77 (4 назв.). - ISBN 978-5-7731-0649-4.- Режим доступа: [Пирогов А.А. Проектирование цифровых функциональных узлов на основе программируемых логических интегральных схем.](#)
3. Тарасов И. Е. Программируемые логические схемы и их применение в схемотехнических решениях: учеб. пособие / И.Е. Тарасов, Е.Ф. Певцов. - М.: ФГБОУ ВПО «Московский государственный технический университет радиотехники, электроники и автоматики», 2012. - 184 с.
4. Строгонов А.В. Проектирование цифровых устройств в базисе ПЛИС: лабораторный практикум: учеб. пособие [Электронный ресурс]. - Электрон. текстовые и граф. данные (3,7 Мб) / А.В. Строгонов, Н.Н. Кошелева, А.Б. Буслаев. - Воронеж: ФГБОУ ВО «Воронежский государственный технический университет», 2017. - Режим доступа: [Строгонов А.В. Проектирование цифровых устройств в базисе ПЛИС](#)
5. Кретов С.Д. Интегральные устройства радиоэлектроники : учеб. пособие. - Воронеж : ВГТУ, 2004. - 146 с.

8.2 Перечень информационных технологий, используемых при осуществлении образовательного процесса по дисциплине, включая перечень лицензионного программного обеспечения, ресурсов информационно-телекоммуникационной сети «Интернет», современных профессиональных баз данных и информационных справочных систем:

Перечень ПО, включая перечень лицензионного программного обеспечения:

Xilinx ISE

Ресурсы информационно-телекоммуникационной сети «Интернет»:

<https://www.xilinx.com/>

<https://www.aldec.com/>

<https://window.edu.ru> - единое окно доступа к информационным

ресурсам;

<http://www.edu.ru/> - федеральный портал «Российское образование»;
Образовательный портал ВГТУ;
<http://www.iprbookshop.ru/> - электронная библиотечная система

IPRbooks;

www.elibrary.ru - научная электронная библиотека

Профессиональные базы данных, информационные справочные системы:

<https://docplan.ru/> - бесплатная база ГОСТ.

9 МАТЕРИАЛЬНО-ТЕХНИЧЕСКАЯ БАЗА, НЕОБХОДИМАЯ ДЛЯ ОСУЩЕСТВЛЕНИЯ ОБРАЗОВАТЕЛЬНОГО ПРОЦЕССА

Учебная аудитория для проведения лекционных занятий, оснащенная следующим оборудованием:

- персональный компьютер с установленным ПО, подключенный к сети Интернет;
- доска магнитно-маркерная;
- мультимедийный проектор на кронштейне;
- экран настенный

Учебная аудитория для проведения лабораторных занятий (компьютерный класс), оснащенная следующим оборудованием:

- персональные компьютеры с установленным ПО, подключенные к сети Интернет — 11 шт.;
- принтер цветной лазерный;
- 3D принтер «Альфа-2»;
- доска магнитно-маркерная поворотная

Помещение (Читальный зал) для самостоятельной работы с выходом в сеть «Интернет» и доступом в электронно-библиотечные системы и электронно-информационную среду, укомплектованное следующим оборудованием:

- персональные компьютеры с установленным ПО, подключенные к сети Интернет — 10 шт.;
- принтер;
- магнитно-маркерная доска;
- переносные колонки;
- переносной микрофон.

10. МЕТОДИЧЕСКИЕ УКАЗАНИЯ ДЛЯ ОБУЧАЮЩИХСЯ ПО ОСВОЕНИЮ ДИСЦИПЛИНЫ (МОДУЛЯ)

По дисциплине «Проектирование цифровых сложнофункциональных блоков» читаются лекции, проводятся практические занятия и лабораторные работы, выполняется курсовой проект.

Основой изучения дисциплины являются лекции, на которых излагаются наиболее существенные и трудные вопросы, а также вопросы, не нашедшие отражения в учебной литературе.

Практические занятия направлены на приобретение практических навыков моделирования СФ-блоков, проведения верификации. Занятия проводятся путем решения конкретных задач в аудитории.

Вид учебных занятий	Деятельность студента
Лекция	Написание конспекта лекций: кратко, схематично, последовательно фиксировать основные положения, выводы, формулировки, обобщения; пометать важные мысли, выделять ключевые слова, термины. Проверка терминов, понятий с помощью энциклопедий, словарей, справочников с выписыванием толкований в тетрадь. Обозначение вопросов, терминов, материала, которые вызывают трудности, поиск ответов в рекомендуемой литературе. Если самостоятельно не удастся разобраться в материале, необходимо сформулировать вопрос и задать преподавателю на лекции или на практическом занятии.
Практическое занятие	Конспектирование рекомендуемых источников. Работа с конспектом лекций, подготовка ответов к контрольным вопросам, просмотр рекомендуемой литературы. Прослушивание аудио- и видеозаписей по заданной теме, выполнение расчетно-графических заданий, решение задач по алгоритму.
Самостоятельная работа	Самостоятельная работа студентов способствует глубокому усвоению учебного материала и развитию навыков самообразования. Самостоятельная работа предполагает следующие составляющие: <ul style="list-style-type: none"> - работа с текстами: учебниками, справочниками, дополнительной литературой, а также проработка конспектов лекций; - выполнение домашних заданий и расчетов; - работа над темами для самостоятельного изучения; - участие в работе студенческих научных конференций, олимпиад; - подготовка к промежуточной аттестации.
Подготовка к промежуточной аттестации	Готовиться к промежуточной аттестации следует систематически, в течение всего семестра. Интенсивная подготовка должна начаться не позднее, чем за месяц-полтора до промежуточной аттестации. Данные перед экзаменом, экзаменом три дня эффективнее всего использовать для повторения и систематизации материала.

11 ЛИСТ РЕГИСТРАЦИИ ИЗМЕНЕНИЙ

№ п/п	Перечень вносимых изменений	Дата внесения изменений	Подпись заведующего кафедрой, ответственной за реализацию ОПОП
1			
2			
3			