

**МИНИСТЕРСТВО НАУКИ И ВЫСШЕГО ОБРАЗОВАНИЯ
РОССИЙСКОЙ ФЕДЕРАЦИИ**

Федеральное государственное бюджетное образовательное учреждение
высшего образования
«Воронежский государственный технический университет»

УТВЕРЖДАЮ
Декан факультета _____ В.А. Небольсин
«19» апреля 2025 г.

РАБОЧАЯ ПРОГРАММА
дисциплины (модуля)
«Схемотехника цифровых электронных устройств»

Специальность 11.05.01 Радиоэлектронные системы и комплексы

Направленность Интеллектуальные программно-аппаратные системы и комплексы

Квалификация выпускника Инженер

Нормативный период обучения 5,5 лет

Форма обучения Очная

Год начала подготовки 2025 г.

Автор программы _____ /Останков А.В./

Заведующий кафедрой _____ /Останков А.В./

Руководитель ОПОП _____ /Журавлёв Д.В./

Воронеж 2025

1. ЦЕЛИ И ЗАДАЧИ ДИСЦИПЛИНЫ

1.1. Цели дисциплины

Цель преподавания дисциплины – изучение методов синтеза цифровых устройств и методов проектирования микропроцессорных устройств; формирование практических навыков проектирования цифровых и микропроцессорных систем.

1.2. Задачи освоения дисциплины

Для достижения цели ставятся задачи:

1.2.1. Ознакомление с общими концепциями, математическим базисом построения цифровых систем комбинационного и последовательностного типов и освоение методов минимизации сложных логических схем с использованием карт Карно.

1.2.2. Освоение методов проектирования синхронных и асинхронных счётчиков для воспроизведения числовых последовательностей.

1.2.3. Получение практических навыков проектирования микропроцессорных систем.

2. МЕСТО ДИСЦИПЛИНЫ В СТРУКТУРЕ ОПОП

Дисциплина «Схемотехника цифровых электронных устройств» относится к дисциплинам части, формируемой участниками образовательных отношений блока Б.1 учебного плана.

3. ПЕРЕЧЕНЬ ПЛАНИРУЕМЫХ РЕЗУЛЬТАТОВ ОБУЧЕНИЯ ПО ДИСЦИПЛИНЕ

Процесс изучения дисциплины «Схемотехника цифровых электронных устройств» направлен на формирование следующих компетенций:

ПК-1 - Способен к обработке результатов измерений с использованием средств вычислительной техники, основ математического обеспечения и программирования.

Код компетенции	Результаты обучения, характеризующие сформированность компетенции
ПК-1	знать основные принципы разработки цифровых устройств, роль и место таких устройств в радиотехнических системах и комплексах;
	уметь ставить и решать схемотехнические задачи, связанные с выбором цифровых схем радиотехнических устройств и систем;
	владеть математическим аппаратом алгебры логики для решения задач проектирования сложных цифровых устройств и методами их реализации с помощью современных программных пакетов.

4. ОБЪЕМ ДИСЦИПЛИНЫ

Общая трудоемкость дисциплины «Схемотехника цифровых электронных устройств» составляет 4 з.е.

Распределение трудоемкости дисциплины по видам занятий

Очная форма обучения

Виды учебной работы	Всего часов	Семестры
		4
Аудиторные занятия (всего)	90	90
В том числе:		
Лекции	36	36
Практические занятия (ПЗ)	18	18
Лабораторные работы (ЛР)	36	36
Самостоятельная работа	54	54
Курсовая работа	+	+
Часы на контроль	36	36
Виды промежуточной аттестации - экзамен	+	+
Общая трудоемкость		
академические часы	180	180
з.е.	4	4

5. СОДЕРЖАНИЕ ДИСЦИПЛИНЫ (МОДУЛЯ)

5.1 Содержание разделов дисциплины и распределение трудоемкости по видам занятий

очная форма обучения

№ п/п	Наименование темы	Содержание раздела	Лекц	Прак зан.	Лаб. зан.	СРС	Всего, час
1	Цифровые системы и представление информации	Цифровые системы. Управляющие системы. Пример цифровой системы управления. Логические сигналы и функции. Положительная и отрицательная логика. Достоинства и недостатки аналоговых и цифровых устройств. Аналоговые и цифровые сигналы. Основные параметры цифрового сигнала. Основные типы цифровых устройств: комбинационные и последовательностные устройства. Математическое описание цифровых устройств. Представление информации в цифровых устройствах, основные операции: дискретизация, квантование, кодирование. Представление чисел в цифровых системах. Двоичные числа. Преобразование чисел. Шестнадцатеричные и восьмеричные числа. Арифметические операции над двоичными числами. Сложение. Отрицательные числа и вычитание. Двоично-десятичное представление десятичных чисел. Представление алфавитно-цифровых символов. Пример цифровой логической схемы.	3	1.5	3	5	12.5
2	Логические основы цифровых устройств	Основные сведения из алгебры логики. Логические сигналы. Логическая схема, принимающая и выдающая сигналы. Простое высказывание. Сложное высказывание. Логическая функция. Функции одной и двух переменных. Алгебраические операции над двузначными переменными.	3	1.5	3	5	12.5

		Основные логические операции и их реализация. Логическое отрицание; условное графическое обозначение логического элемента НЕ, таблица истинности и его схемная реализация. Логическое сложение; условное графическое обозначение логического элемента ИЛИ, таблица истинности и его схемная реализация. Логическое умножение; условное графическое обозначение логического элемента И, таблица истинности и его схемная реализация. Описание работы логических элементов НЕ,ИЛИ,И с помощью временных диаграмм. Понятие базиса: логический базис, минимальный базис. Операция Шеффера. условное графическое обозначение логического элемента И-НЕ, таблица истинности и его схемная реализация. Операция «Стрелка Пирса», условное графическое обозначение логического элемента ИЛИ-НЕ, таблица истинности и его схемная реализация. Универсальный характер логических элементов И-НЕ и ИЛИ-НЕ и реализация на их основе логических операций НЕ,И,ИЛИ. Операция «исключающее ИЛИ (строгая дизъюнкция). Операция «исключающее ИЛИ с инверсией. Буфер. Основные соотношения булевой алгебры . Принцип двойственности. Тождества и их применение (аксиомы алгебры логики для одной переменной).Применение соотношений: неиспользуемые входы вентиля И, ИЛИ. Четыре основных закона алгебры логики: переместительный (коммутативный), сочетательный (ассоциативный), распределительный (дистрибутивный)					
--	--	--	--	--	--	--	--

		и общей инверсии (формулы де Моргана или законы инверсии).Правило склеивания (исключения), правило поглощения. Формы представления функций алгебры логики (ФАЛ):словесное, табличное, алгебраическое (совершенная дизъюнктивная нормальная форма, совершенная конъюнктивная нормальная форма), в виде последовательности десятичных цифр. Минтерм, макстерм. Преобразование и минимизация логических выражений. Карты Карно (диаграммы Вейча) для двух, трёх и четырёх переменных. Основные этапы минимизации. Пример минимизации логических функций. Минимизация не полностью определённых логических функций					
3	Комбинационные устройства	Кодирование цифровой информации и наиболее распространённые коды. Порядок проведения синтеза комбинационных устройств. Пример синтеза кодопреобразователя числа из прямого натурального кода «8-4-2-1» в код «4-1-2-1». Кодопреобразователи: шифраторы и дешифраторы. Дешифратор. Синтез линейного полного дешифратора на 2 входа и 4 выхода. Пример применения линейного дешифратора: схема простейшего модуля ОЗУ..Пример синтеза неполного дешифратора на входные числа в двоичном коде в заданном элементном базисе на ИМС серии 155/SN74. Области применения дешифраторов. Шифраторы. Пример синтеза шифратора высокого уровня 4х2 с использованием логических элементов И-НЕ. Применение шифраторов. Мультиплексоры. УГО. Функциональная схема. Синтез мультиплексора 4-1. Реализация	6	3	6	5	20

		логических функций на основе мультиплексора. Пример использования мультиплексора для реализации логической функции четырёх переменных, заданной таблицей истинности. Демультимплексоры. Схема демультимплексора, условное обозначение, таблица истинности. Пример системы мультиплексной передачи данных. Сумматоры. Полусумматор. Полный одноразрядный сумматор. Арифметический сумматор многоразрядных чисел. Использование сумматора в интегральном исполнении для выполнения различных арифметических операций. Меры повышения быстродействия. Схемы сравнения и контроля (компараторы). Пример синтеза цифрового компаратора.					
4	Последовательные устройства	Триггеры. Классификация триггеров. RS-триггеры с прямыми и инверсными входами.. Таблицы переходов и их соответствие картам Карно. Синтез триггеров. Логические уравнения RS-триггера. Применение RS-триггера в схемах защиты отдребезга механических контактов. Синхронный RS-триггер. Двухступенчатые триггеры. D-триггеры. Триггеры с динамическим управлением. T-триггер. Одноступенчатый синхронный D-триггер со статическим управлением. Проблема генерации в одноступенчатом синхронном D-	12	6	12	5	35

	триггере. D-триггер с динамическим управлением. JK-триггер. Асинхронный JK-триггер. Таблица переходов и аналитическое выражение для JK-триггера. Синтез одноступенчатого синхронного JK-триггера. JK-триггеры, тактируемые фронтом. Функционирование JK-триггеров K155TB1 (7472), K555TB9 (74112). Регистры. Общие сведения. Схемы простейших регистров. Счётчики. Основные характеристики счётчика. Классификация счётчиков. Методика синтеза синхронных счётчиков. Последовательность синтеза синхронных счётчиков. Пример синтеза синхронного суммирующего двоичного счётчика, работающего в коде 5-4-2-1. Методика синтеза асинхронных счётчиков. Пример синтеза асинхронного суммирующего двоичного счётчика, работающего в коде 5-4-2-1. Правила оформления схем цифровых устройств. Три основных типа схем : принципиальная схема, структурная схема, функциональная схема. Условные графические обозначения (УГО) цифровых микросхем. Англоязычные буквенно-цифровые обозначения функционального назначения интегральных микросхем, используемые в УГО. Отечественная система условных буквенно-цифровых обозначений микросхем. Правила кодировки импортных микросхем. Разновидности корпусов микросхем. Цифровые запоминающие устройства (ЗУ). Классификация					
--	---	--	--	--	--	--

		микросхем памяти. Основные характеристики ЗУ. Оперативные запоминающие устройства (ОЗУ): статические и динамические. Постоянные запоминающие устройства (ПЗУ): программируемые маской на основе диодов и МОП транзисторов ,структурная схема ПЗУ; ПЗУ однократно программируемые пользователем; репрограммируемые ПЗУ. Программируемые логические матрицы. Аналого-цифровые преобразователи (АЦП). Структурная схема, назначение, основные параметры, типы. Процессы дискретизации, квантования и кодирования сигнала. Принципиальная схема АЦП прямого преобразования. Цифро-аналоговые преобразователи (ЦАП). Структурная схема, назначение, основные параметры, типы ЦАП. Принципиальная схема ЦАП с весовыми резисторами.					
5	Общие принципы построения микропроцессорных систем	Микропроцессорная система (МПС). Электронная система с «жесткой» логикой. Электронная система с программируемой логикой. Состав микропроцессорной системы. Функции процессора. Пример структуры простейшего процессора. Классическая и шинная структуры связей. Три типа выходов цифровых микросхем. Типичная структура МПС и её отличие от традиционной цифровой системы. Функции основных устройств МПС: процессора, памяти, устройств ввода-вывода. Шины МПС. Работа МПС при выполнении программы. Типы архитектур МПС. Типы архитектур МПС: архитектура с общей шиной данных и команд (фон-неймовская), архитектура с отдельными шинами данных и команд (гарвардская). Типы МПС:	3	1.5	3	5	12.5

		микроконтроллеры, контроллеры, микропроцессоры, компьютеры.. Архитектура однокристального восьмиразрядного МП. Основные узлы МП (их состав и назначение): операционный узел, узел внутренней памяти, узел управления. Функциональное назначение выводов восьмиразрядного МП.					
6	Основы программирования на языке Ассемблера	Программирование МПС на языке Ассемблера. Алфавит языка Ассемблера. Структура программы и формат оператора языка Ассемблера. Командная строка. Директивы. Форматы данных и команд однокристального МП. Представление данных и команд.	1	0.5	1	5	7.5
7	Система команд восьмиразрядного МП	Группа команд пересылки информации: MOV, MVI, LXI, команды загрузки регистровых пар. Группа арифметических и логических команд восьмиразрядного МП: команды над содержимым аккумулятора и регистров, команды операций с регистровыми парами, команды операций с непосредственным однобайтным операндом, команды операций и сдвига аккумулятора. Группа команд передачи управления восьмиразрядного МП. Команды перехода (JMP), вызова подпрограммы (CALL), возврата в исходную программу (RET), вызова подпрограммы по фиксированным адресам (RST n). Группа команд управления стеком, вводом-выводом, состоянием МП. Команды управления стеком. Команды	5	2.5	5	5	17.5

		ввода (IN), вывода (OUT), прерывания (DI, EI), и остановки (HLT). Выполнение 3-х байтной команды в однокристальном МП. Диаграммы переходов. Временная диаграмма Математические программы. Выполнение арифметических операций над многоразрядными числами. Пример сложения 3-х байтных чисел. Организация временных задержек программным способом. Структурная схема циклического алгоритма. Пример программы временной задержки на любое заданное время. Пример на использование временной задержки при включении и выключении светодиодного индикатора, соединённого с выходным портом (написать программу на языке Ассемблера).					
8	Организация ввода-вывода в языке Ассемблера.	Программируемый параллельный интерфейс (ППИ): структура ППИ КР580ВВ55, подключение к шинам МП, режимы работы, программирование портов .	1			5	6
9	Восьмиразрядные микроконтроллеры.	Структура современных восьмиразрядных микроконтроллеров. Базовый функциональный блок (процессорное ядро), изменяемый функциональный блок, состав и назначение. Средства разработки и отладки устройств на МК: внутрисхемные эмуляторы, симуляторы, платы развития, эмуляторы ПЗУ, интегрированные среды разработки.	1	1.5	3	7	12.5
10	Проектирование устройств на программируемых	Программируемые логические интегральные схемы. Программируемые логические матрицы (ПЛИМ). Программируемая	1			7	8

	логических интегральных схемах (ПЛИС)	матричная логика (ПМЛ).ПЛИС для реализации последовательных логических схем. Инструментальные средства программирования ПЛИС.					
Итого			36	18	36	54	180

5.2 Перечень лабораторных работ

№ п/п	Наименование лабораторной работы	Объем час.	Виды контроля
1	Измерение параметров импульсных сигналов	4	Опрос
2	Синтез комбинационных устройств	4	Опрос
3	Кодопреобразователи	4	Опрос
4	Мультиплексоры	4	Опрос
5	Асинхронные триггеры на интегральных логических схемах	2	Опрос
6	Синхронные триггеры на интегральных логических схемах	2	Опрос
7	Исследование синхронных счётчиков	4	Опрос
8	Исследование асинхронных счётчиков	4	Опрос
9	Программирование на языке Ассемблера для восьмиразрядного микропроцессора с использованием эмуляторов EMU-80 и KP580.	2	Опрос
10	Изучение приёмов программирования и отладки программ на языке Ассемблера для восьмиразрядного микропроцессора	2	Опрос
11	Выполнение арифметических операций над многоразрядными числами	2	Опрос
12	Изучение программного пакета AVR STUDIO	2	Опрос
Итого часов		36	

6. ТЕМАТИКА КУРСОВЫХ РАБОТ И КОНТРОЛЬНЫХ РАБОТ

В соответствии с учебным планом контрольные работы не предусмотрены.

В соответствии с учебным планом освоение дисциплины предусматривает выполнение курсовой работы в 4 семестре для очной формы обучения.

Тематика курсовой работы: **«Синтез синхронных и асинхронных счётчиков»**

Задачи, решаемые при выполнении курсовой работы:

- освоение методов синтеза синхронных и асинхронных счётчиков;
- разработка электрических принципиальных схем счетчиков;
- описание экспериментального исследования с приведением временных диаграмм, подтверждающих правильность работы счетчиков.

Курсовая работа включает в себя графическую часть и расчетно-пояснительную записку.

Курсовая работа выполняется по индивидуальным вариантам и завершается оформлением расчетно-пояснительной записки.

7. ОЦЕНОЧНЫЕ МАТЕРИАЛЫ ДЛЯ ПРОВЕДЕНИЯ ПРОМЕЖУТОЧНОЙ АТТЕСТАЦИИ ОБУЧАЮЩИХСЯ ПО ДИСЦИПЛИНЕ

7.1. Описание показателей и критериев оценивания компетенций на различных этапах их формирования, описание шкал оценивания

7.1.1 Этап текущего контроля

Результаты текущего контроля знаний и межсессионной аттестации оцениваются по следующей системе:

«аттестован»;

«не аттестован».

Компетенция	Результаты обучения, характеризующие сформированность компетенции	Критерии оценивания	Аттестован	Не аттестован
ПК-1	знает основные принципы разработки цифровых устройств, роль и место таких устройств в радиотехнических системах и комплексах;	Знание учебного материала и готовность к его обсуждению и применению в рамках выполнения заданий	Готовность представить аргументированные рассуждения в области синтеза цифровых устройств	Неспособность представить аргументированные рассуждения
	умеет ставить и решать схемотехнические задачи, связанные с выбором цифровых схем радиотехнических устройств и систем;	Решение стандартных практических задач в соответствии с индивидуальным вариантом задания	Выполнение работ в срок, предусмотренный в рабочих программах	Невыполнение работ в срок, предусмотренный в рабочих программах
	владеет математическим аппаратом алгебры логики для решения задач проектирования сложных цифровых устройств и методами их реализации с помощью современных программных пакетов.	Решение прикладных задач устройств и систем	Выполнение работ в срок, предусмотренный в рабочих программах	Невыполнение работ в срок, предусмотренный в рабочих программах

7.1.2 Этап промежуточного контроля знаний

Результаты промежуточного контроля знаний оцениваются в 4 семестре для очной формы обучения по четырехбалльной системе:

«отлично»; «хорошо»; «удовлетворительно»; «неудовлетворительно».

Компетенция	Результаты обучения, характеризующие сформированность компетенции	Критерии оценивания	Отлично	Хорошо	Удовл.	Неудовл.
ПК-1	знает основные принципы разработки цифровых устройств, роль и место таких устройств в радиотехнических системах и комплексах;	Знание учебного материала и готовность к его изложению на экзамене и применению в рамках выполнения заданий на практических и лабораторных занятиях	Студент демонстрирует полное понимание учебного материала, ярко выраженную способность самостоятельно использовать знания, умения и навыки в процессе выполнения лабораторных занятий, а также при решении практических задач на экзамене	Студент демонстрирует понимание большей части учебного материала, способность при незначительной помощи использовать знания, умения и навыки в процессе выполнения лабораторных занятий, а также при решении практических задач на экзамене	Студент демонстрирует частичное понимание материала, способность при получении сторонней помощи к выполнению лабораторных занятий. Попытки самостоятельного решения практических задач демонстрируют нестабильность результатов	Студент демонстрирует незначительное понимание материала, непонимание заданий. Попытки самостоятельного решения практических задач оказываются у него малорезультативными
	умеет ставить и решать схемотехнические задачи, связанные с выбором цифровых схем радиотехнических устройств и систем	Умение использовать цифровые устройства и микропроцессоры при проведении практических занятий, лабораторных работ и на экзамене	Задачи решены в полном объеме и получены верные ответы	Продемонстрирован верный ход решения всех, но не получен верный ответ во всех задачах	Продемонстрирован верный ход решения в большинстве задач	Задачи не решены
	владеет математическим аппаратом алгебры логики для решения задач проектирования сложных цифровых устройств и методами их реализации с помощью современных программных пакетов.	Применение методов синтеза устройств и систем в рамках лабораторных, практических занятий и на экзамене	Задачи решены в полном объеме и получены верные ответы	Продемонстрирован верный ход решения всех, но не получен верный ответ во всех задачах	Продемонстрирован верный ход решения в большинстве задач	Задачи не решены

7.2 Примерный перечень оценочных средств (типовые контрольные задания или иные материалы, необходимые для оценки знаний, умений, навыков и (или) опыта деятельности)

7.2.1 Примерный перечень заданий для подготовки к тестированию

1. Представить десятичное число 45 в двоичном коде.
а) 101101; б) 110010; в) 100011; г) 111010
2. Реализует логическую операцию умножения:
а) Лог. эл. ИЛИ; б) Лог. эл. И; в) Лог. эл. НЕ; г) Лог. эл. И-НЕ
3. Устройство, предназначенное для сложения двоичных чисел называется
а) Мультиплексор; б) Коммутатор; в) Сумматор; г) Интегратор
4. Имеет один информационный вход, один вход синхронизации и два выхода: прямой и инверсный, также называется триггер с задержкой.
а) D-триггер; б) RS-триггер; в) Т – триггер; г) JK – триггер
5. Имеет два входа, два выхода и может быть реализован на двух логических элементах ИЛИ-НЕ или на двух логических элементах И-НЕ
а) D-триггер; б) RS-триггер; в) Т – триггер; г) JK – триггер
6. Триггер с одним входом, который с каждым импульсом переходит в противоположное состояние, называется:
а) D-триггер; б) RS-триггер; в) Т – триггер; г) JK - триггер
7. Сколько адресных входов имеет микросхема памяти 8Kx8.
а) 8; б) 11; в) 13; г) 16
8. Какие ОЗУ нуждаются в регенерации памяти?
а) динамические; б) статические; в) на биполярных схемах; г) на ТТЛ-логике.
9. В ПЗУ какого типа имеются пережигаемые перемычки:
а) ПЗУ с масочным программированием;
б) ПЗУ, допускающие программирование в новых условиях;
в) программируемые ПЗУ с возможностью стирания информации;
г) электрически изменяемые ПЗУ.
10. Назначение программного таймера:
а) ускорить обмен между памятью и внешним устройством;
б) срочное обслуживание внешнего устройства;
в) выработка временных задержек;
г) организация обмена в последовательном коде.

11. Какой разрядности должна быть шина адреса МПС, чтобы адресовать 256 периферийных устройств?

а) 7 разрядов; б) 8 разрядов; в) 10 разрядов; г) 12 разрядов;

12. Откуда устройство управления получает задание на выполнение машинной команды?

а) напрямую с шины управления;

б) из счетчика команд;

в) из дешифратора команд;

г) напрямую с внутренней шины

13. Процессор имеет 7 регистров общего назначения. Сколько разрядов в поле команды необходимые для адресации к ним.

а)7; б)4; в)3; г)8

14. Если микропроцессор имеет 16-разрядную адресную шину, то он может адресоваться:

а) к 65536 словам памяти;

б) к 16 8-битовым словам памяти;

в) к 65536 8-битовым словам памяти;

г) к 32768 1-байтовым словам памяти;

15. Какие из перечисленных ниже характеристик справедливы по отношению к адресной шине микропроцессора:

а) ширина шины равна 8 бит;

б) ширина шины равна 16 бит;

в) шина является двунаправленной;

г) шина является однонаправленной

16. Что такое «слово состояния процессора»?

а) набор битов, отражающих события, связанные с результатом операции в АЛУ;

б) кодовое слово, написанное на крышке микропроцессора;

в) код текущей выполняемой команды;

г) слово данных, считанных в текущий момент

17. Для хранения какой информации предназначен стек?

а) команды и адреса;

б) адреса и данные;

в) данные и команды;

г) данные, адреса и команды.

18. Для чего нужны команды инкремента и декремента?

а) заменяют команды умножения и деления;

- б) упрощают работу с последовательно изменяющимися данными;
- в) требуются при логических операциях;
- г) лишние операции в списке команд

19. Где находятся регистры общего назначения (РОН)?

- а) в ОЗУ; б) в ПЗУ; в) в микропроцессоре; г) в системе ввода-вывода.

20. Что представляет собой второй байт команды с непосредственной адресацией:

- а) адрес области памяти, принадлежащей диапазону от 010 до 25510;.
- б) 8-битовые данные;
- в) байт легко доступный многим командам;
- г) все перечисленное вместе

21. Какая адресация используется в данной команде? MOV A,M:

- а) регистровая; б) прямая; в) косвенная; г) непосредственная;

7.2.2 Примерный перечень задач и упражнений для промежуточного контроля

1. Перевести следующие числа из десятичной системы счисления в двоичную и из двоичной в шестнадцатеричную:

- а) $27_{(10)}$; б) $127_{(10)}$; в) $74_{(10)}$

2. Не переводя указанные числа в десятичную систему счисления, оценить, какое из них самое большое и какое самое маленькое: $101110_{(2)}$; $101110_{(8)}$; $101110_{(16)}$?

3. Представить в двоично-десятичном коде 8421 следующие числа:

- а) $27_{(10)}$; б) $316_{(10)}$; в) $4571_{(10)}$;

4. Записать структурную формулу, которая реализуется комбинационной схемой, приведенной на рис. 1.

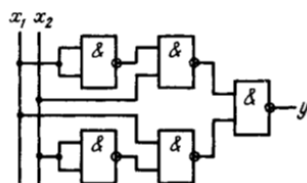


Рис. 1.

5. Синтезировать в базисе И, ИЛИ, НЕ устройство, сигнал на выходе которого равен 1, только в том случае, когда на его двух входах (x_1, x_2) действуют одинаковые сигналы (узел равнозначности).

6. Синтезировать мажоритарный элемент на три входа (x_1, x_2, x_3): а) в базисе И-НЕ; б) в базисе ИЛИ-НЕ. У такого элемента значение выходного сигнала совпадает с значением большинства входных.

7. Составить схему устройства для сравнения двух 5-разрядных двоичных чисел, используя только двухвходовые сумматоры по модулю два и ячейку ИЛИ. (При равенстве чисел выходной сигнал 0.).

8. Синтезировать полный сумматор на элементах И- ИЛИ-НЕ.

9. На рис. 2 приведена схема асинхронного RS-триггера на элементах И-НЕ и его условное обозначение;

- а) пояснить принцип работы триггера;
- б) составить таблицу переключений триггера;
- в) записать собственную функцию RS-триггера;
- г) на вход триггера поданы сигналы $S=R=0$ — запрещенная комбинация. Затем эти сигналы изменяются на $S=R=1$. В каком состоянии окажется триггер?

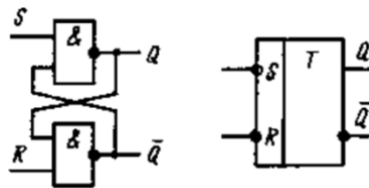


Рис. 2.

10. На рис. 3 приведена схема асинхронного RS-триггера на элементах ИЛИ-НЕ и его условное обозначение;

- а) пояснить принцип работы триггера;
- б) составить таблицу переключений триггера;
- в) записать собственную функцию RS-триггера;
- г) на вход триггера поданы сигналы $S=R=1$. Затем эти сигналы изменяются на $S=R=0$. В каком состоянии окажется триггер?

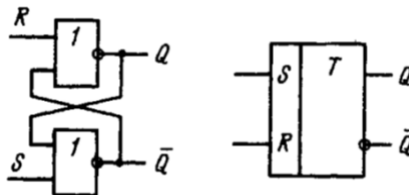


Рис. 3.

11. Построить одноступенчатый D-триггер, используя синхронный RS-триггер. Начертить временные диаграммы выходных сигналов Q и $\bar{Q}$ по временным диаграммам входных (рис. 4). В исходном состоянии $Q=0$.

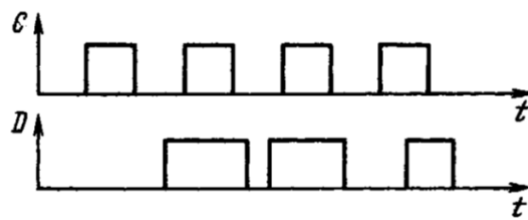


Рис. 4.

12. На вход шестиэлементного D-триггера типа ТМ2 (рис. 5) подаются сигналы, изображенные на рис. 6. Построить временные диаграммы выходных сигналов. В исходном состоянии $Q = 0$.

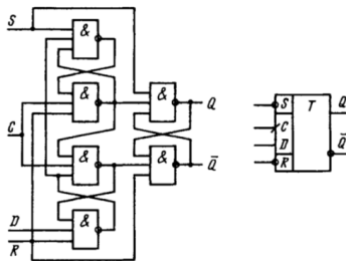


Рис. 5.

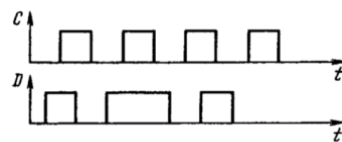


Рис. 6.

13. На вход схемы, приведенной на рис. 7, подается серия импульсов. Построить временные диаграммы выходных сигналов Q и $\bar{Q}$. Исходное состояние триггера $Q = 0$.

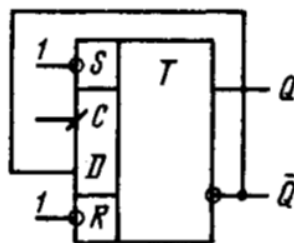


Рис. 7.

14. На вход JK -триггера К155ТВ1(рис.8) подается серия импульсов, приведенная на рис. 9. Построить временные диаграммы выходных сигналов Q и $\bar{Q}$. В исходном состоянии $Q = 0$.

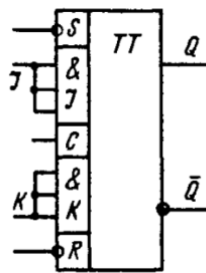


Рис. 8.

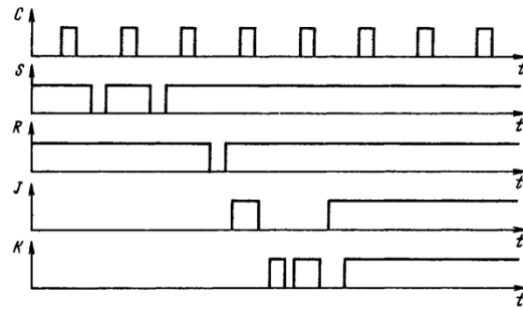


Рис. 9

15. Как из JK -триггера 155ТВ1 (см. рис.8) получить Т-триггер и D-триггер?

16. Каковы отличия микропроцессоров от микроконтроллеров?

17. На рис. 10 показана структурная схема микропроцессора (МП) КР580ВМ80. Объяснить назначение основных узлов МП: арифметико-логического устройства (АЛУ), аккумулятора (А), регистров общего назначения (РОН) регистра команд (РК) регистра признаков (РП) регистра адресов (РА) счетчика команд (СК, РС) указателя стека (УС, SP) и др.

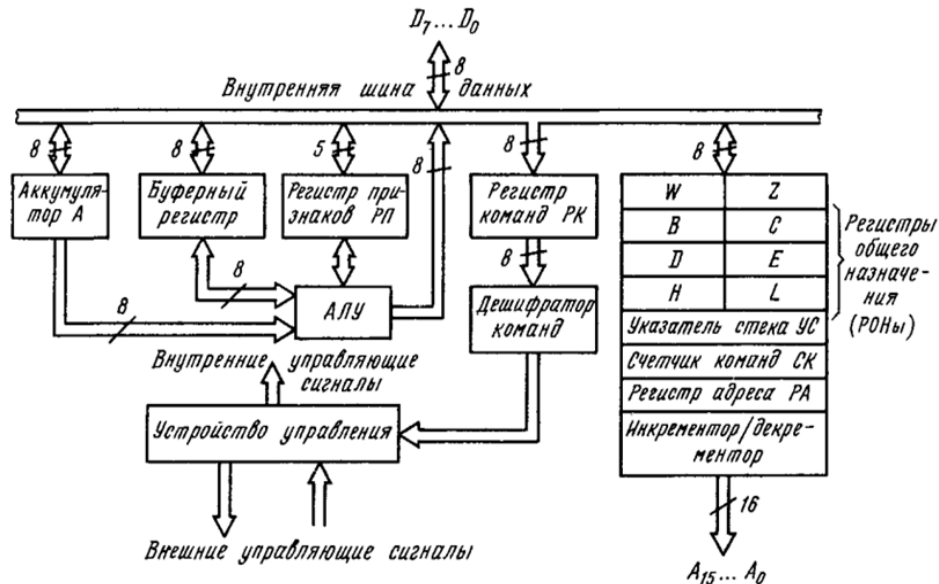


Рис.10

18. а) Что такое командный цикл, машинный цикл и такт МП КР580. Какова их длительность?

б) Какие машинные циклы реализуются в МП при выполнении команды ввода? Какова длительность этой команды?

19. Расшифровать коды состояния регистра признаков МП КР580: а) 00000010; б) 10010111; в) 10000011.

20. Составить фрагменты программ в мнемокодах и машинных кодах для следующих операций:

- а) записать константу АО в ячейку памяти с адресом В02С;
- б) записать содержимое ячейки с адресом 020F в регистр D;
- в) записать содержимое регистра E в ячейку с адресом 1456;
- г) поменять местами содержимое ячеек с адресами 0102 и F1 F2;
- д) поменять местами содержимое регистра В и ячейки с адресом, хранящимся в регистровой паре DE;
- е) записать содержимое регистровой пары ВС в ячейки с адресами FF00, FF01;
- ж) записать содержимое ячеек с адресами EE00, EE01 в регистровую пару DE;
- з) обнулить регистры А, В, С, D, E.

7.2.3 Примерный перечень вопросов для подготовки к экзамену

1. Сигналы: аналоговые и цифровые. Виды дискретных сигналов. Основные параметры реального цифрового сигнала. Аналоговые и дискретные электронные устройства. Достоинства и недостатки. Основные типы и назначение цифровых устройств.
2. Представление информации в цифровых устройствах. Представление непрерывных сигналов. Основные операции при преобразовании аналогового сигнала в цифровой.
3. Системы счисления: двоичная, восьмеричная, шестнадцатеричная. Правила переводов из одной системы в другую. Преобразования дробных десятичных чисел в другие системы счисления.
4. Двоичная арифметика. Формы представления чисел.
5. Основные логические операции двух переменных и их реализация. Универсальный характер логического элемента И-НЕ.

6. Способы записи функций алгебры логики. Основные законы алгебры логики.
7. Минимизация логических функций.
8. Комбинационные цифровые устройства. Порядок проведения синтеза комбинационных устройств. Пример синтеза кодопреобразователя из кода 8-4-2-1 в код 4-1-2-1.
9. Шифраторы и дешифраторы. Примеры применения. Синтез линейного дешифратора 2X4.
10. Мультиплексоры. Функциональная схема мультиплексора 4-1. Реализация логических функций на основе мультиплексора.
11. Схемы сравнения и контроля (цифровые компараторы). Синтез цифрового компаратора для сравнения чисел А и В с определением знака $A > B$, $A < B$, $A = B$ по таблице истинности.
12. Сумматоры. Назначение и применение. Синтез полного одноразрядного сумматора. Использование сумматора для вычитания чисел.
13. Триггеры. Назначение. Основные типы. Асинхронный RS-триггер с прямыми входами. Таблица переходов триггера. Собственная функция RS-триггера.
14. Асинхронный RS-триггер с инверсными входами. Таблица переходов триггера. Собственная функция RS-триггера.
15. Синхронный RS-триггер с инверсными входами..Пример использования триггеров в схемах защиты от дребезга механических контактов.
16. Триггеры с динамическим управлением. Двухступенчатые триггеры. D-триггеры. Т-триггеры.
17. Триггеры типа JK. Таблица функционирования. Примеры использования.
18. Регистры. УГО. Назначение выводов. Схема простейшего параллельного регистра.
19. Счётчики. Основные характеристики счётчика. Методика синтеза синхронных счётчиков.
20. Методика синтеза асинхронных счётчиков.
21. Правила оформления схем цифровых устройств. УГО цифровых микросхем. Отечественная система условных буквенно-цифровых обозначений микросхем. Правила кодировки импортных микросхем. Разновидности корпусов микросхем.
22. Классификация микросхем памяти. Основные характеристики ЗУ. Оперативные запоминающие устройства (ОЗУ): статические и динамические.

23. Постоянные запоминающие устройства (ПЗУ): программируемые маской на основе диодов и МОП транзисторов; ПЗУ однократно программируемые пользователем; репрограммируемые ПЗУ.
24. Аналого-цифровые преобразователи (АЦП). Структурная схема, назначение, основные параметры, типы. Процессы дискретизации, квантования и кодирования сигнала. Принципиальная схема АЦП прямого преобразования.
25. Цифро-аналоговые преобразователи (ЦАП). Структурная схема, назначение, основные параметры, типы ЦАП. Принципиальная схема ЦАП с весовыми резисторами.
26. Типичная структура МПС и её отличие от традиционной цифровой системы. Функции основных устройств МПС: процессора, памяти, устройств ввода-вывода. Шины МПС. Работа МПС при выполнении программы.
27. Типы архитектур МПС: архитектура с общей шиной данных и команд (фон-неймовская), архитектура с отдельными шинами данных и команд (гарвардская). Типы МПС: микроконтроллеры, контроллеры, микропроцессоры, компьютеры.
28. Архитектура однокристального восьмиразрядного МП. Основные узлы МП (их состав и назначение): операционный узел, узел внутренней памяти, узел управления. Функциональное назначение выводов восьмиразрядного МП.
29. Форматы данных и команд однокристального МП обобщённого типа и микроконтроллеров. Форматы данных. Представление чисел без знака, представление чисел со знаком, двоично-десятичное представление.
30. Выполнение 3-х байтной команды в однокристальном МП. Диаграммы переходов. Временная диаграмма.
31. Программирование МПС на языке Ассемблера. Алфавит языка Ассемблера. Структура программы и формат оператора языка Ассемблера. Командная строка. Директивы.
32. Система команд восьмиразрядного МП. Группа команд пересылки информации: MOV, MVI, LXI, команды загрузки регистровых пар.
33. Группа арифметических и логических команд восьмиразрядного МП: команды над содержимым аккумулятора и регистров, команды операций с регистровыми парами, команды операций с непосредственным однобайтным операндом, команды операций и сдвига аккумулятора.
34. Группа команд передачи управления восьмиразрядного МП. Команды перехода (JMP), вызова подпрограммы (CALL), возврата в исходную программу (RET), вызова подпрограммы по фиксированным адресам (RST n).
35. Группа команд управления стеком, вводом-выводом, состоянием МП. Команды управления стеком. Команды ввода (IN), вывода (OUT), прерывания (DI, EI), и остановки (HLT).

36. Математические программы. Выполнение арифметических операций над многоразрядными числами. Пример сложения 3-х байтных чисел.
37. Организация временных задержек программным способом. Структурная схема циклического алгоритма. Пример программы временной задержки на любое заданное время.
38. Пример на использование временной задержки при включении и выключении светодиодного индикатора, соединённого с выходным портом (написать программу на языке Ассемблера).
39. Организация ввода-вывода в языке Ассемблера. Программируемый параллельный интерфейс (ППИ): структура ППИ КР580ВВ55, подключение к шинам МП, режимы работы, программирование портов.
40. Восьмиразрядные микроконтроллеры. Структура современных восьмиразрядных микроконтроллеров. Базовый функциональный блок (процессорное ядро), изменяемый функциональный блок, состав и назначение.
41. Средства разработки и отладки устройств на МК: внутрисхемные эмуляторы, симуляторы, платы развития, эмуляторы ПЗУ, интегрированные среды разработки.

7.2.4 Паспорт оценочных материалов

№ п/п	Контролируемые разделы (темы) дисциплины	Код контролируемой компетенции	Наименование оценочного средства
1	Цифровые системы и представление информации	ПК-1	Устный опрос, защита лабораторных работ, экзамен
2	Логические основы цифровых устройств.	ПК-1	Устный опрос, защита лабораторных работ, экзамен
3	Комбинационные устройства	ПК-1	Устный опрос, защита лабораторных работ, экзамен
4	Последовательностные устройства	ПК-1	Устный опрос, защита лабораторных работ, экзамен
5	Общие принципы построения микропроцессорных систем	ПК-1	Устный опрос, защита лабораторных работ, экзамен
6	Основы программирования на языке Ассемблера	ПК-1	Устный опрос, защита лабораторных работ, экзамен
7	Система команд восьмиразрядного МП	ПК-1	Устный опрос, защита лабораторных работ, экзамен
8	Организация ввода-вывода в языке Ассемблера.	ПК-1	Устный опрос, защита лабораторных работ, экзамен
9	Восьмиразрядные микроконтроллеры.	ПК-1	Устный опрос, защита лабораторных работ, экзамен
10	Проектирование устройств на программируемых логических интегральных схемах (ПЛИС)	ПК-1	Устный опрос, защита лабораторных работ, экзамен

7.3. Методические материалы, определяющие процедуры оценивания знаний, умений, навыков и (или) опыта деятельности

При преподавании дисциплины «Схемотехника цифровых электронных устройств» в качестве формы оценки знаний студентов используются формы устного опроса при защите лабораторных работ и задания на экзамен на бумажном носителе.

Задания к экзамену включают 2 теоретических вопроса, относящихся к области знаний, определяемой перечнем вопросов к экзамену (см. п. 7.2.2).

Время подготовки к ответу по заданию составляет 30...45 мин. Затем осуществляется проверка уровня подготовки в ходе устной беседы с экзаменатором, на которую отводится до 15 минут, и выставляется оценка в соответствии с требованиями из п.7.1.2.

Экзаменационный билет включают 2 теоретических вопроса, относящихся к области знаний, определяемой перечнем вопросов к экзамену (см. п. 7.2.2).

При проведении экзамена разрешается использование:

- настольных микрокалькуляторов;
- приложения «Инженерный калькулятор» на ПЭВМ (при проведении экзамена в аудитории, содержащей вычислительную технику)

Использование конспектов лекций или учебной литературы в любой форме, а также мобильных телефонов, планшетов, ноутбуков и/или иных устройств, предоставляющих беспроводную связь, не допускается.

Время подготовки к ответу по заданию составляет 45 мин. Затем осуществляется проверка уровня подготовки в ходе устной беседы с экзаменатором, на которую отводится до 15 минут, и выставляется оценка в соответствии с требованиями из п. 7.1.2.

Курсовая работа выполняется по индивидуальным заданиям и предусматривает нахождение уравнений входов для каждого разряда счетчика, синтез комбинационной части схемы и составление всей электрической схемы счетчика, а также проверку правильности его работы с помощью схемотехнического моделирования.

Применяется поэтапный контроль результатов работы. По результатам работы оформляется пояснительная записка, проводится защита курсовой работы.

Защита курсовой работы осуществляется согласно требованиям, предъявляемым к работе, описанным в методических материалах. Примерное время защиты на одного студента составляет 20 мин.

8 УЧЕБНО МЕТОДИЧЕСКОЕ И ИНФОРМАЦИОННОЕ

ОБЕСПЕЧЕНИЕ ДИСЦИПЛИНЫ)

8.1 Перечень учебной литературы, необходимой для освоения дисциплины

1. Новожилов О.П. Основы цифровой техники. М.:РадиоСофт, 2004.
2. Новожилов О.П. Электротехника и электроника. М.2008.
3. Новожилов О.П. Основы микропроцессорной техники. Книга 1 М.2007.
4. Мышляева И.М. Цифровая схемотехника: Учебник для сред. проф. обр..Академия,2005. —400 с. .
5. Алперин Е.Д. Комбинационные логические устройства. Методические указания к выполнению лаб.раб. № 1 – 4 по курсу «Цифровые устройства и микропроцессоры» для студентов специальности 210302 «Радиотехника» очной формы обучения Воронеж: ВГТУ, 2011
6. Алперин Е.Д. Последовательностные логические устройства Методические указания к выполнению лаб.раб. № 5 – 8 по курсу «Цифровые устройства и микропроцессоры» для студентов Направления 210400.62 «Радиотехника» очной формы обучения Воронеж: ВГТУ, 2012
7. Кондусов В.А., Алперин Е. Д. Цифровые счётчики импульсов. Методические указания к выполнению курсовой работы по дисциплине «Цифровые устройства и микропроцессоры» для студентов специальности 11.05.01 «Радиоэлектронные системы и комплексы» – Воронеж: ВГТУ, 2019 .–30 с.
8. Алперин Е. Д. Программирование AVR микроконтроллеров при выполнении операций с памятью и регистрами. Методические указания по выполнению лабораторных работ № 1 – 2 по курсу «Цифровые устройства и микропроцессоры» для студентов направления 210400 «Радиотехника» очной формы обучения / ФГБОУ ВПО Воронеж, 2014.
9. Кондусов В.А., Алперин Е.Д. Программирование на языке Ассемблера для восьмиразрядного микропроцессора на основе эмуляторов. Методические указания по выполнению лабораторных работ № 7– 8 по курсу «Цифровые устройства и микропроцессоры» для студентов специальности 11.05.01 «Радиоэлектронные системы и комплексы» очной формы обучения/ФГБОУ ВО «Воронежский государственный технический университет»; В.А.Кондусов, Д.Алперин. Воронеж: Изд-во ВГТУ,2019.–31 с.

8.2 Перечень информационных технологий, используемых при осуществлении образовательного процесса по дисциплине, включая перечень лицензионного программного обеспечения, ресурсов информационно-телекоммуникационной сети «Интернет», современных профессиональных баз данных и информационных справочных систем:

Пакет офисных приложений и браузер сети «Интернет» согласно «Единый реестр российских программ для электронных вычислительных машин и баз

данных» (<https://reestr.digital.gov.ru/reestr/>). Электронная информационно-образовательная среда ВГТУ по дисциплине.

9 МАТЕРИАЛЬНО-ТЕХНИЧЕСКАЯ БАЗА, НЕОБХОДИМАЯ ДЛЯ ОСУЩЕСТВЛЕНИЯ ОБРАЗОВАТЕЛЬНОГО ПРОЦЕССА

Лаборатория №221, оснащенная компьютерами со специализированными программными средствами для проведения лабораторных работ

10. МЕТОДИЧЕСКИЕ УКАЗАНИЯ ДЛЯ ОБУЧАЮЩИХСЯ ПО ОСВОЕНИЮ ДИСЦИПЛИНЫ (МОДУЛЯ)

По дисциплине «Схемотехника цифровых электронных устройств» читаются лекции, проводятся лабораторные и практические занятия.

Основой изучения дисциплины являются лекции, на которых излагаются наиболее существенные и трудные вопросы, а также вопросы, не нашедшие отражения в учебной литературе.

Лабораторные занятия проводятся в режиме моделирования на ПЭВМ цифровых устройств. Разрабатываются и экспериментально исследуются оптимальные электрические схемы цифровых устройств с заданным законом функционирования. Большое значение по закреплению и совершенствованию знаний имеет самостоятельная работа студентов. Информацию о всех видах самостоятельной работы студенты получают на занятиях.

Методика выполнения курсовой работы изложена в методических указаниях. Выполнять этапы курсовой работы должны своевременно и в установленные сроки. Контроль усвоения материала дисциплины производится устным опросом при защите результатов лабораторных работ. Освоение дисциплины оценивается на экзамене

Вид учебных занятий	Деятельность студента
Лекция	Написание конспекта лекций: кратко, схематично, последовательно фиксировать основные положения, выводы, формулировки, обобщения; пометать важные мысли, выделять ключевые слова, термины. Проверка терминов, понятий с помощью словарей и справочников с выписыванием толкований в тетрадь. Обозначение вопросов, терминов, материала, которые вызывают трудности, поиск ответов в рекомендуемой литературе. Если самостоятельно не удастся разобраться в материале, необходимо сформулировать вопрос и задать преподавателю на лекции, практическом или лабораторном занятии.
Практические занятия	Работа с конспектом лекций, просмотр рекомендуемой литературы. Анализ решения образцовых задач в

	рекомендуемой литературе. Решение задач по предложенным образцам.
Лабораторные занятия	Лабораторные работы позволяют научиться применять теоретические знания, полученные на лекции при решении конкретных задач. Чтобы наиболее рационально и полно использовать все возможности лабораторных для подготовки к ним необходимо: следует разобрать лекцию по соответствующей теме, ознакомиться с соответствующим разделом учебника, проработать дополнительную литературу и источники, решить задачи и выполнить другие письменные задания.
Самостоятельная работа	Самостоятельная работа студентов способствует глубокому усвоению учебного материала и развитию навыков самообразования. Самостоятельная работа предполагает следующие составляющие: - работа с текстами: учебниками, справочниками, дополнительной литературой, а также проработка конспектов лекций; - выполнение домашних заданий и расчетов; - работа над темами для самостоятельного изучения; - участие в работе студенческих научных конференций, олимпиад; - подготовка к промежуточной аттестации.
Подготовка к экзамену	При подготовке к экзамену необходимо ориентироваться на конспекты лекций, рекомендуемую литературу. Данные перед экзаменом три дня эффективнее всего использовать для повторения и систематизации материала.

Лист регистрации изменений

№ п/п	Перечень вносимых изменений	Дата внесения изменений	Подпись заведующего кафедрой, ответственной за реализацию ОПОП