

**МИНИСТЕРСТВО НАУКИ И ВЫСШЕГО ОБРАЗОВАНИЯ
РОССИЙСКОЙ ФЕДЕРАЦИИ**

**ФЕДЕРАЛЬНОЕ ГОСУДАРСТВЕННОЕ БЮДЖЕТНОЕ ОБРАЗОВА-
ТЕЛЬНОЕ УЧРЕЖДЕНИЕ ВЫСШЕГО ОБРАЗОВАНИЯ
«ВОРОНЕЖСКИЙ ГОСУДАРСТВЕННЫЙ ТЕХНИЧЕСКИЙ
УНИВЕРСИТЕТ» (ВГТУ)**

**МЕТОДИЧЕСКИЕ УКАЗАНИЯ ПО ВЫПОЛНЕНИЮ
ЛАБОРАТОРНЫХ РАБОТ
ПО ДИСЦИПЛИНЕ**

Схемотехника

Воронеж 2022

СОДЕРЖАНИЕ

1.	Частотные свойства цепей переменного тока.....	3
1.1.	Краткие теоретические сведения	3
1.2.	Порядок выполнения работы.....	3
2.	Вторичные источники электропитания.....	4
2.1.	Краткие теоретические сведения	4
2.2.	Порядок выполнения работы.....	6
3.	Схемы на операционных усилителях	6
3.1.	Краткие теоретические сведения	7
3.2.	Порядок выполнения работы.....	9
4.	Синтез комбинационных схем	10
4.1.	Краткие теоретические сведения	11
4.2.	Порядок выполнения работы.....	13
5.	Разработка логических схем с использованием микросхем счетчиков и микросхем комбинационного типа.....	14
5.1.	Краткие теоретические сведения	14
5.2.	Порядок выполнения работы.....	16
6.	Изучение метода синтеза структурного автомата.....	17
6.1.	Краткие теоретические сведения	17
6.2.	Порядок выполнения работы.....	20
7.	Изучение принципа работы цифроаналоговых преобразователей.....	21
7.1.	Краткие теоретические сведения	21
7.2.	Порядок выполнения работы.....	22
8.	Изучение принципа работы аналого-цифровых преобразователей	22
8.1.	Краткие теоретические сведения	22
8.2.	Порядок выполнения работы.....	24

1. Частотные свойства цепей переменного тока

Цель работы: приобретение навыков экспериментального исследования частотных свойств пассивных электрических цепей (их комплексных передаточных функций); овладение техникой экспериментирования с использованием виртуальных электроизмерительных приборов

1.1. Краткие теоретические сведения

Частотные свойства пассивной электрической цепи определяются характеристиками реактивных элементов - емкостью C и индуктивностью L , сопротивление которых $X_L = j\omega L$ и $X_C = \frac{1}{j\omega C}$ соответственно, зависит от частоты ω . Использование метода комплексных амплитуд позволяет при анализе частотных свойств цепей переменного (синусоидального) тока использовать аппарат комплексных передаточных функций

$$K(j\omega) = \frac{A_2(j\omega)}{A_1(j\omega)} = \frac{A_2(\omega)e^{j\varphi_2(\omega)}}{A_1(\omega)e^{j\varphi_1(\omega)}} = \frac{A_2(\omega)}{A_1(\omega)} e^{j(\varphi_2(\omega) - \varphi_1(\omega))} = A(\omega)e^{j\varphi(\omega)}. \quad (1)$$

В (1) обозначено $A_1(\omega)$ и $A_2(\omega)$ амплитуды входного и выходного синусоидальных сигналов, $\varphi_1(\omega)$ и $\varphi_2(\omega)$ фазовые сдвиги входного и выходного сигналов, $A(\omega)$ – амплитудно-частотная характеристика (АЧХ) (модуль комплексной передаточной функции), $\varphi(\omega)$ – фазо-частотная характеристика (ФЧХ)

Схемы, исследуемые в лабораторной работе, можно представить в виде Г-образных четырехполюсников (Рис. 1).

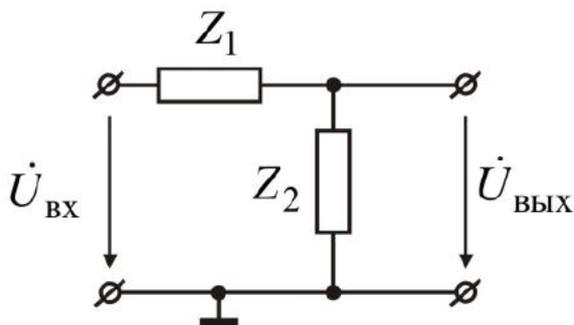


Рис. 1 Г-образный четырехполюсник

1.2. Порядок выполнения работы

1. Для схемы приведенной на Рис. 1, записать комплексную передаточную функцию и построить графики АЧХ и ФЧХ при $Z_1 = R_1$; $Z_2 = R_k + j\omega L_k$ (R_1 , R_k и L_k определяются по Табл. 1 в соответствии с номером варианта.)

2. В среде Electronics Workbench собрать схему, соответствующую п. 1. Разработать методику проведения эксперимента и получить экспериментальные АЧХ и ФЧХ, для каждой схемы. Сравнить экспериментальные и расчетные АЧХ ФЧХ.

3. Для схемы приведенной на Рис. 1, записать комплексную передаточную функцию и построить графики АЧХ и ФЧХ при $Z_1 = R_k + j\omega L_k$; $Z_2 = R_1$ (R_1 , R_k и L_k определяются по Табл. 1 в соответствии с номером варианта)

4. В среде Electronics Workbench собрать схему, соответствующую п. 3 и получить экспериментальные АЧХ и ФЧХ, для каждой схемы. Сравнить экспериментальные и расчетные АЧХ ФЧХ.

5. Для схемы приведенной на Рис. 1, записать комплексную передаточную функцию и построить графики АЧХ и ФЧХ при $Z_1 = R_1$; $Z_2 = \frac{1}{j\omega C}$ (R_1 , R_k и L_k определяются по Табл. 1 в соответствии с номером варианта)

6. В среде Electronics Workbench собрать схему, соответствующую п. 5 и получить экспериментальные АЧХ и ФЧХ, для каждой схемы. Сравнить экспериментальные и расчетные АЧХ ФЧХ.

7. Для схемы приведенной на Рис. 1, записать комплексную передаточную функцию и построить графики АЧХ и ФЧХ при $Z_1 = \frac{1}{j\omega C}$ и $Z_2 = R_1$; (R_1 , R_k и L_k определяются по Табл. 1 в соответствии с номером варианта)

8. В среде Electronics Workbench собрать схему, соответствующую п. 7 и получить экспериментальные АЧХ и ФЧХ, для каждой схемы. Сравнить экспериментальные и расчетные АЧХ ФЧХ.

Табл. 1
Варианты задания

№ варианта	R_1 , Ом	L_k , мГн	R_k , Ом	C , мкФ
1	220	100	190	1,0
2	100	33	60	4,4
3	220	100	190	4,4
4	220	100	190	1,0
5	100	33	60	4,4
6	220	100	190	4,4
7	220	100	190	1,0
8	100	33	60	4,4
9	220	100	190	4,4
10	220	100	190	1,0

2. Вторичные источники электропитания

Цель работы: Исследование работы выпрямителей переменного напряжения на примере схем: однополупериодной, двухполупериодной со средней точкой, однофазной мостовой.

2.1. Краткие теоретические сведения

Однополупериодная схема (Рис. 2) является простейшей схемой выпрямителя. Из-за низкого коэффициента использования выпрямительного трансформатора полной величины коэффициента пульсации (сглаживание пульсации осуществляется включенной на выход выпрямителя емкостью или П-образным СРС-фильтром). Эта схема, хотя и применяется в некоторых случаях для выпрямленных напряжений до нескольких сотен вольт, при токах в нагрузке до 10 мА и нежестких требованиях (десятые доли процента) к пульсации широкого распространения не получила.

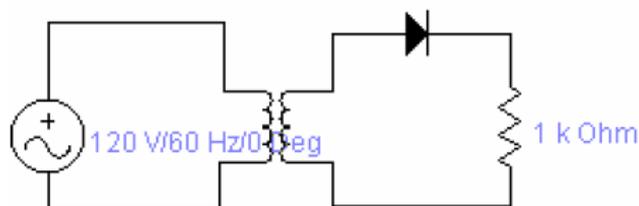


Рис. 2 Однополупериодная схема.

Двухполупериодная схема (Рис. 3) с выводом средней точки дает несколько больший коэффициент использования выпрямительного трансформатора и меньшую по сравнению со схемой однополупериодного выпрямителя пульсацию вдвое большей частоты тока питающей сети. Двухполупериодный выпрямитель применяют для получения выпрямленных напряжений до нескольких сотен вольт при токах нагрузки до нескольких сотен миллиампер. Фильтр выпрямителя может быть как с емкостной (ток нагрузки до 200 – 300 мА), так и с индуктивной реакцией. При высоких напряжениях в двухполупериодных выпрямителях часто применяют двуханодные кенотроны. Для получения выпрямленных напряжений в несколько десятков вольт при токах нагрузки до нескольких десятков миллиампер целесообразно применение двухполупериодной схемы с полупроводниковыми вентилями. По сравнению с однофазной мостовой схемой здесь получается выигрыш в количестве вентилях.

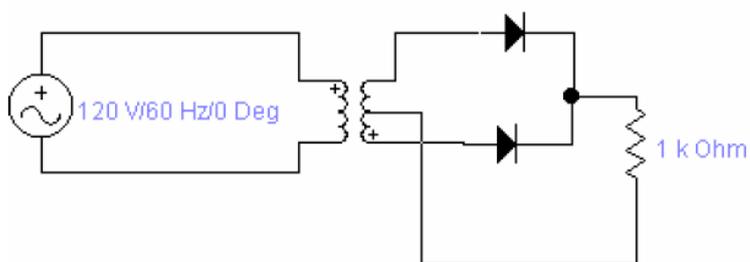


Рис. 3 Двухполупериодная схема

Однофазная мостовая схема (Рис. 4) находит наиболее широкое применение при питании от однофазной сети. Обычно эта схема выполняется на полупроводниковых вентилях. Следовательно, для этой схемы необходимо минимум четыре вентиля. Обратное напряжение, приходящееся на каждый вентиль, и напряжение вторичной обмотки трансформатора при этой схеме примерно в 2 раза меньше, чем в двухполупериодной схеме. Коэффициент использования выпрямительного трансформатора высок и достигает 0,9 при фильтре с индуктивной реакцией. Величина и частота первой гармоники пульсации здесь такие же, как в схеме двухполупериодного выпрямителя. Однофазную мостовую схему выпрямителя используют для получения выпрямленных напряжений до нескольких сотен вольт при токах в нагрузке до сотен ампер.

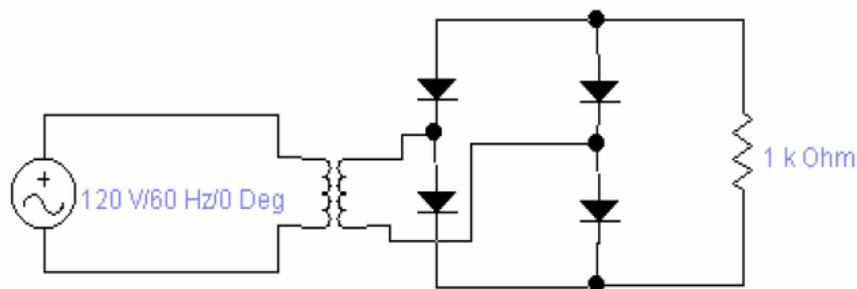


Рис. 4 Однофазная мостовая схема

Схема удвоения напряжения (Рис. 5) используется для получения высоких напряжений (до нескольких десятков киловольт) при небольших (до десятков миллиампер) значениях тока нагрузки. По сравнению с однополупериодной схемой схема удвоения имеет лучший коэффициент использования трансформатора. Эта схема при одном и том же значении выпрямленного напряжения имеет примерно в 2 раза меньшее напряжение на вторичной обмотке выпрямительного трансформатора и соответственно вдвое меньшее обратное напряжение на вентиле. В качестве вентилях в схеме удвоения в основном используются полупроводниковые диоды. Пульсация на выходе выпрямителя имеет частоту, равную удвоенной частоте тока питающей сети.

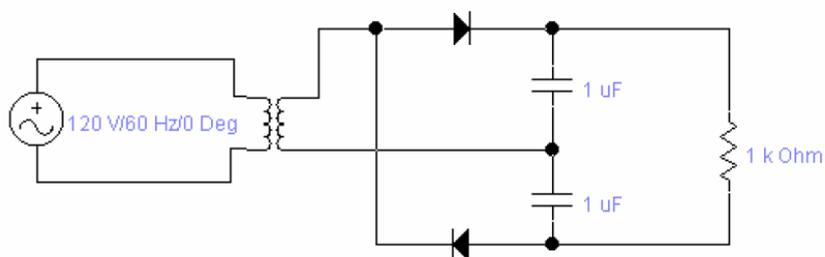


Рис. 5 Схема удвоения

2.2. Порядок выполнения работы

В среде Electronics Workbench собрать схему, соответствующую Рис. 2. С помощью виртуального осциллографа (Oscilloscope) снять осциллограммы входного и выходного напряжений

Подключить параллельно нагрузке емкостной элемент и построить зависимость действующего значения на выходе выпрямителя от величины емкости. Снять осциллограммы входного и выходного напряжений при нескольких значениях емкости.

Подключить последовательно с нагрузкой индуктивный элемент и построить зависимость действующего значения на выходе выпрямителя от величины индуктивности.

Повторить действия п.п. 0-0 на примере схем: двухполупериодной со средней точкой (Рис. 3) и однофазной мостовой (Рис. 4).

Повторить действия п. 0 для схемы удвоения (Рис. 5).

Подготовить отчет по работе.

3. Схемы на операционных усилителях

Цель работы: Изучение принципа работы операционных усилителей и исследование характеристик устройств на их основе.

3.1. Краткие теоретические сведения

Операционный усилитель (ОУ) — это малогабаритный (в интегральном исполнении отечественных серий К140, К544, К553, КР1040УД, КР1435 и др. и импортных серий AD8041, OP275, LM339 и др.) многокаскадный усилитель постоянного тока с непосредственными связями между каскадами и большим коэффициентом усиления.

Операционные усилители предназначены как для усиления электрических сигналов, так и для осуществления различных операций над сигналами: сложения, вычитания, интегрирования, логарифмирования и др. Кроме этого, операционные усилители часто используют при конструировании компараторов, генераторов гармонических колебаний и сигналов различной формы, избирательных усилителей и других устройств. Подобные усилители имеют симметричный дифференциальный высокоомный вход, высокий коэффициент усиления, низкоомный (сравнительно мощный) выход и сконструированы таким образом, что к ним могут быть подключены различные корректирующие цепи и цепи обратной связи.

Функциональная схема типового ОУ представлена на Рис. 6а, а его условное обозначение — на Рис. 6б. Входной дифференциальный каскад ОУ, обычно реализуемый на полевых транзисторах, обеспечивает высокое входное сопротивление. Выходным каскадом является двухтактный усилитель мощности с низким выходным сопротивлением (эмиттерный повторитель, работающий в режиме усиления В или АВ). В настоящее время ОУ проектируют по двухкаскадной схеме.

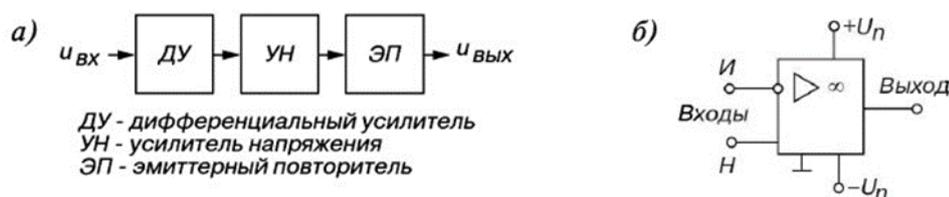


Рис. 6 Функциональная схема (а) и условное обозначение (б) ОУ

Операционный усилитель имеет два входа: инвертирующий (И) и неинвертирующий (Н). Их название связано с тем, что в первом случае выходное напряжение находится в противофазе с входным, а во втором случае — в фазе с входным напряжением. Для питания ОУ обычно используют два разнополярных источника питания $+U_n$ и $-U_n$ или один биполярный источник, а его среднюю точку соединяют с общей шиной (заземляют), относительно которой измеряются напряжения

$+U_n$ и $-U_n$, равные $\pm 3 \text{ В} \dots \pm 15 \text{ В}$. Для получения нужных свойств к дополнительным выводам ОУ подключают звенья обратной связи.

На основе ОУ строят функциональные узлы для выполнения различных математических операций (Рис. 7): повторитель (а), выходной сигнал которого практически равен входному, интегратор (б), выходной сигнал которого пропорционален интегралу по времени от его входного сигнала, дифференциатор (в), выходной сигнал которого пропорционален производной от его входного сигнала, избирательный усилитель (г), усиливающий входной сигнал в узкой полосе частот, сумматор (д), выходное напряжение которого равно инвертированной сумме входных напряжений, и др.

Параметры компонентов схемы определяют из условия получения приемлемой точности выполнения операций. Например, для уменьшения ошибки интегрирования и влияния входного тока и напряжения смещения параллельно конденсатору С интегратора (Рис. 7б) подключают резистор, сопротивление которого значительно больше сопротивления R_1 .

С той же целью в дифференциаторе последовательно с конденсатором С (Рис. 7в) включают резистор. Кроме того, при моделировании процессов интегрирования и дифференцирования входных сигналов (импульсов), исходя из свойств ОУ и скорости изменения

входных импульсов, определяют допустимую максимальную длительность входного сигнала для интегратора и минимальную для дифференциатора.

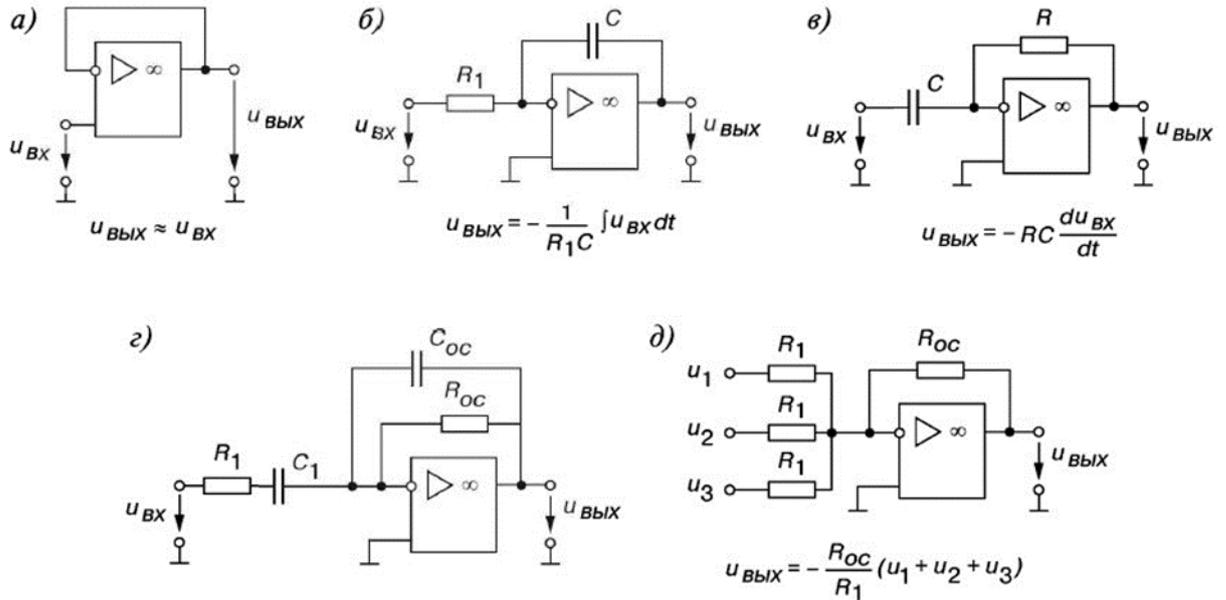


Рис. 7 Функциональные узлы на основе ОУ

При анализе работы ОУ полагают, что его входное сопротивление равно бесконечности, вследствие чего входные токи равны нулю. Кроме того считают, что идеальный ОУ имеет бесконечно большой коэффициент усиления, в силу чего входное напряжение u_d равно нулю. В большинстве случаев такая модель ОУ оказывается приемлемой с практической точки зрения.

Рассмотрим пример практической схемы (Рис. 8) на операционном усилителе. Пусть требуется получить передаточную функцию, связывающую входное напряжение $u(t)$ с выходным $u_0(t)$. С учетом вышеизложенных допущений для данной схемы на основании второго закона Кирхгофа можно записать

$$u(t) = i_1(t)R_1 \tag{1}$$

$$u_0(t) = -i_{oc}(t)R_{oc} - \frac{1}{C} \int i_{oc}(t) dt \tag{2}$$

Учитывая, в рамках принятых допущений, что входной ток ОУ $i = 0$, уравнения (1) примут вид:

$$u(t) = i_1(t)R_1 \tag{3}$$

$$u_0(t) = -i_1(t)R_{oc} - \frac{1}{C} \int i_1(t) dt \tag{4}$$

Применив к (3) прямое преобразование Лапласа после несложных преобразований получим

$$U_0(s) = -U(s) \left(\frac{R_{oc}}{R_1} + \frac{1}{sCR_1} \right)$$

откуда искомая передаточная функция

$$W(s) = -\frac{U_0(s)}{U(s)} = -\frac{sCR_{oc} + 1}{sCR_1} = -\left(\frac{R_{oc}}{R_1} + \frac{1}{sCR_1} \right)$$

Как видно из полученного выражения устройство, собранное в соответствии со схемой приведенной на рис.6 реализует ПИ закон регулирования при $K_p = \frac{R_{oc}}{R_1}$ и $T_u = CR_1$

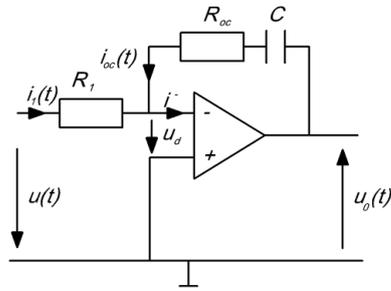


Рис. 8 Схема на операционном усилителе

Инвертирующий сумматор

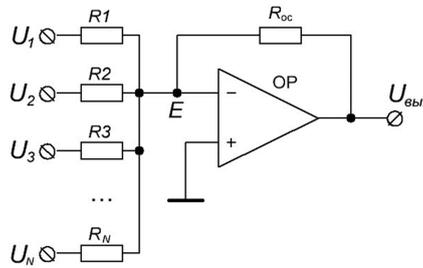


Рис. 9 Инвертирующий сумматор на ОУ

$$U_{\text{вых}} = - \left(\frac{R_{\text{oc}}}{R_1} U_1 + \frac{R_{\text{oc}}}{R_2} U_2 + \frac{R_{\text{oc}}}{R_3} U_3 + \dots + \frac{R_{\text{oc}}}{R_N} U_N \right)$$

Неинвертирующий сумматор

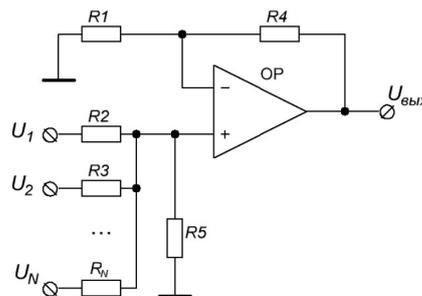


Рис. 10 Неинвертирующий сумматор на ОУ

$$U_{\text{вых}} = U_1 k_1 + U_2 k_2 + U_3 k_3 + \dots + U_N k_N$$

$$k_1 = \frac{R_5}{R_2}; \quad k_2 = \frac{R_5}{R_3}; \quad \dots; \quad k_N = \frac{R_5}{R_N}$$

Для правильной работы сумматора должно выполняться условие:

$$\frac{R_4}{R_1} = k_1 + k_2 + \dots + k_N$$

3.2. Порядок выполнения работы

1. Запустить среду EWB. Собрать на рабочем поле среды EWB схему для испытания инвертирующего сумматора на ОУ (Рис. 11)

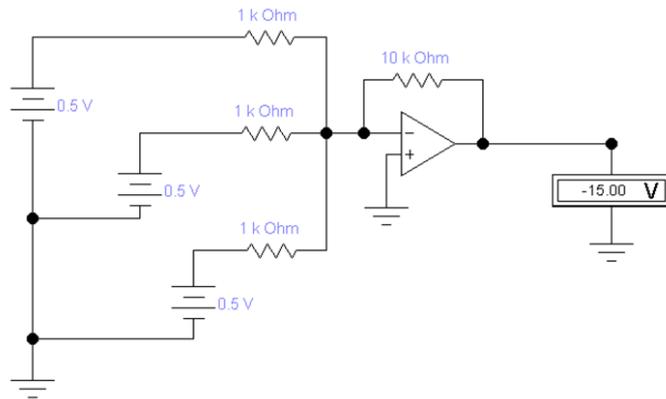


Рис. 11 Инвертирующий сумматор на ОУ

2. Для схемы приведенной на Рис. 11 рассчитать выходное напряжение. Запустить схему моделирования, измерить выходное напряжение, сравнить с рассчитанным и сделать вывод о соответствии расчета эксперименту.

3. Подать на один из входов сумматора (Рис. 11), вместо постоянного, синусоидальное напряжение амплитудой $U=0.5\text{ В}$ и частотой $f=20\text{ Гц}$. Получить осциллограммы выходного напряжения, записать выражение, определяющее выходной сигнал и сделать выводы о соответствии расчета эксперименту

4. Для схемы приведенной на Рис. 12а рассчитать выходное напряжение. Запустить схему моделирования, измерить выходное напряжение, сравнить с рассчитанным и сделать вывод о соответствии расчета эксперименту.

5. Подать на один из входов сумматора (Рис. 12а), вместо постоянного, синусоидальное напряжение амплитудой $U=0.5\text{ В}$ и частотой $f=20\text{ Гц}$. Получить осциллограммы выходного напряжения, записать выражение, определяющее выходной сигнал и сделать выводы о соответствии расчета эксперименту.

6. Собрать схему, приведенную на Рис. 12б, провести модельный эксперимент и объяснить полученный результат.

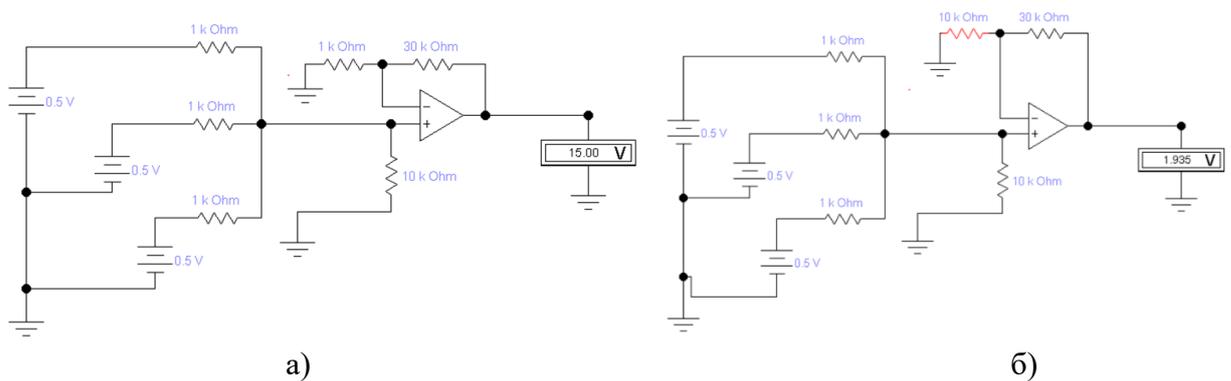


Рис. 12 Неинвертирующий сумматор на ОУ

7. Составить схему инвертирующего и неинвертирующего компараторов. Подать на вход синусоидальное напряжение амплитудой $U=0.5\text{ В}$ и частотой $f=20\text{ Гц}$, получить соответствующие осциллограммы выходного напряжения и объяснить полученный результат.

8. Сделать выводы по работе.

4. Синтез комбинационных схем

Цель работы: Овладение методикой разработки логических схем с использованием микросхем комбинационного типа.

4.1. Краткие теоретические сведения

В алгебре логики рассматриваются переменные, которые могут принимать только два значения: 0 и 1. В дальнейшем переменные будем обозначать латинскими буквами x, y, z, \dots . В алгебре логики определено отношение эквивалентности ($=$) и три операции [1]; дизъюнкция (операция ИЛИ), обозначаемая знаком \vee или $+$; конъюнкция (операция И), обозначаемая точкой или символом $\&$, которую/который можно опускать (например, $x \cdot y = x \& y = xy$), отрицание (инверсия, операция НЕ), обозначаемое чертой над переменными или элементами 0 и 1 (например, $\bar{x}, \bar{0}, \bar{1}$). Отношение эквивалентности удовлетворяет следующим свойствам: $x=x$ - рефлексивность; если $x=y$, то $y=x$ - симметричность; если $x=y$ и $y=z$, то $x=z$ - транзитивность. Из отношения эквивалентности следует принцип подстановки: если $x=y$, то в любой формуле, содержащей x , вместо x можно подставить y , и будет получена эквивалентная формула.

Алгебра логики определяется следующей системой аксиом:

$$\left. \begin{array}{l} x = 0, \text{ если } x \neq 1 \\ x = 1, \text{ если } x \neq 0 \end{array} \right\} \quad (1)$$

$$\left. \begin{array}{l} 1 \vee 1 = 1 \\ 0 \cdot 0 = 0 \end{array} \right\} \quad (2)$$

$$\left. \begin{array}{l} 0 \vee 0 = 0 \\ 1 \cdot 1 = 1 \end{array} \right\} \quad (3)$$

$$\left. \begin{array}{l} 0 \vee 1 = 1 \vee 0 = 1 \\ 1 \cdot 0 = 0 \cdot 1 = 0 \end{array} \right\} \quad (4)$$

$$\left. \begin{array}{l} \bar{\bar{0}} = 1 \\ \bar{\bar{1}} = 0 \end{array} \right\} \quad (5)$$

Аксиома (1) утверждает, что в алгебре логики рассматриваются только двоичные переменные, аксиомы (2) - (4) определяют операции дизъюнкции и конъюнкции, а аксиома (5) - операцию отрицания.

С помощью аксиом алгебры логики можно доказать целый ряд теорем и тождеств, которые приведем без доказательства.

$$\left. \begin{array}{l} x \vee x = x \\ x \cdot x = x \end{array} \right\} \quad (6)$$

коммутативные законы

$$\left. \begin{array}{l} x \vee y = y \vee x \\ x \cdot y = y \cdot x \end{array} \right\} \quad (7)$$

ассоциативные законы

$$\left. \begin{array}{l} (x \vee y) \vee z = x \vee (y \vee z) \\ (x \cdot y) \cdot z = x \cdot (y \cdot z) \end{array} \right\} \quad (8)$$

дистрибутивные законы

$$\left. \begin{array}{l} x \cdot (y \vee z) = x \cdot y \vee x \cdot z \\ x \vee y \cdot z = (x \vee y) \cdot (x \vee z) \end{array} \right\} \quad (9)$$

законы отрицания

$$\left. \begin{array}{l} x \vee \bar{x} = 1 \\ x \cdot \bar{x} = 0 \end{array} \right\} \quad (10)$$

$$\left. \begin{array}{l} 0 \vee x = x \\ 1 \cdot x = x \end{array} \right\} \quad (11)$$

$$\left. \begin{array}{l} 1 \vee x = 1 \\ 0 \cdot x = 0 \end{array} \right\} \quad (12)$$

законы двойственности (теоремы де Моргана)

$$\left. \begin{array}{l} \overline{x \vee y} = \bar{x} \cdot \bar{y} \\ \overline{x \cdot y} = \bar{x} \vee \bar{y} \end{array} \right\} \quad (13)$$

закон поглощения

$$\left. \begin{array}{l} x \vee x \cdot \bar{y} = x \\ x \cdot (x \vee y) = x \end{array} \right\} \quad (14)$$

Если в логическое выражение входят операции дизъюнкции и конъюнкции, то следует соблюдать порядок выполнения операций: сначала выполняется операция конъюнкции, а затем операция дизъюнкции. В сложных логических выражениях для задания порядка выполнения операций используются скобки.

Синтез комбинационных схем на мультиплексорах

Наиболее просто синтез комбинационной схемы, реализующий логическую функцию $f(v) = f(x_n, \dots, x_p, \dots, x_1)$, осуществляется на мультиплексоре $2^n \rightarrow 1$, где n - число переменных x , определяющих логическую функцию $f(v)$. Для этого необходимо логическую функцию представить в виде СДНФ. После этого на входы DI_i необходимо подать сигналы a_i , а на адресные входы - сигналы x_i .

Пример

Синтезировать комбинационную схему на мультиплексоре, реализующую логическую функцию $f(v) = x_3 x_2 x_1 + x_3 \bar{x}_2 x_1 + \bar{x}_3 \bar{x}_2 x_1 + \bar{x}_3 x_2 \bar{x}_1$

Представим логическую функцию трех переменных $f(v)$ в виде СДНФ, для чего запишем все минтермы функции трех переменных $f(x_1, x_2, x_3)$

$$K_0(v) = x_3^0 x_2^0 x_1^0 = \bar{x}_3 \bar{x}_2 \bar{x}_1; K_1(v) = x_3^0 x_2^0 x_1^1 = \bar{x}_3 \bar{x}_2 x_1; K_2(v) = x_3^0 x_2^1 x_1^0 = \bar{x}_3 x_2 \bar{x}_1;$$

$$K_3(v) = x_3^0 x_2^1 x_1^1 = \bar{x}_3 x_2 x_1; K_4(v) = x_3^1 x_2^0 x_1^0 = x_3 \bar{x}_2 \bar{x}_1; K_5(v) = x_3^1 x_2^0 x_1^1 = x_3 \bar{x}_2 x_1;$$

$$K_6(v) = x_3^1 x_2^1 x_1^0 = x_3 x_2 \bar{x}_1; K_7(v) = x_3^1 x_2^1 x_1^1 = x_3 x_2 x_1;$$

Тогда заданная логическая функция трех переменных может быть представлена в виде

$$\begin{aligned} f(v) &= a_7(x_3 x_2 x_1) + a_6(x_3 x_2 \bar{x}_1) + a_5(x_3 \bar{x}_2 x_1) + a_4(x_3 \bar{x}_2 \bar{x}_1) + a_3(\bar{x}_3 x_2 x_1) + \\ &+ a_2(\bar{x}_3 x_2 \bar{x}_1) + a_1(\bar{x}_3 \bar{x}_2 x_1) + a_0(\bar{x}_3 \bar{x}_2 \bar{x}_1) = 1(x_3 x_2 x_1) + 0(x_3 x_2 \bar{x}_1) + 1(x_3 \bar{x}_2 x_1) + \\ &+ 0(x_3 \bar{x}_2 \bar{x}_1) + 0(\bar{x}_3 x_2 x_1) + 0(\bar{x}_3 x_2 \bar{x}_1) + 0(\bar{x}_3 \bar{x}_2 x_1) + 1(\bar{x}_3 \bar{x}_2 \bar{x}_1) \end{aligned}$$

Как видно из последнего выражения для заданной функции $a_7 = a_5 = a_1 = a_0 = 1$; $a_1 = a_2 = a_3 = a_4 = a_6 = 0$.

Для реализации комбинационной схемы потребуется мультиплексор $2^3 \rightarrow 1 \Leftrightarrow 8 \rightarrow 1$.

Электрическая принципиальная схема приведена на Рис. 13

В некоторых случаях комбинационную схему, реализующую логическую функцию n переменных, удастся реализовать на мультиплексоре $2^{(n-1)} \rightarrow 1$. Рассмотрим такую реализацию на предыдущем примере.

Заданную логическую функцию $f(v) = x_3 x_2 x_1 + x_3 \bar{x}_2 x_1 + \bar{x}_3 \bar{x}_2 x_1 + \bar{x}_3 x_2 \bar{x}_1$ первоначально необходимо минимизировать. В результате минимизации получим

$$f(v)_{\min} = x_3 x_1 + \bar{x}_3 \bar{x}_2$$

Для реализации комбинационной схемы потребуется мультиплексор $2^{3-1} \rightarrow 1 \Leftrightarrow 4 \rightarrow 1$. Т. к. внутренний дешифратор мультиплексора $4 \rightarrow 1$ реализует 4 минтерма функции двух

переменных то в качестве адресных сигналов следует использовать те термы, которые входят в функцию наибольшее число раз. В этом случае внутренний дешифратор мультиплектора будет нести наибольшую нагрузку.

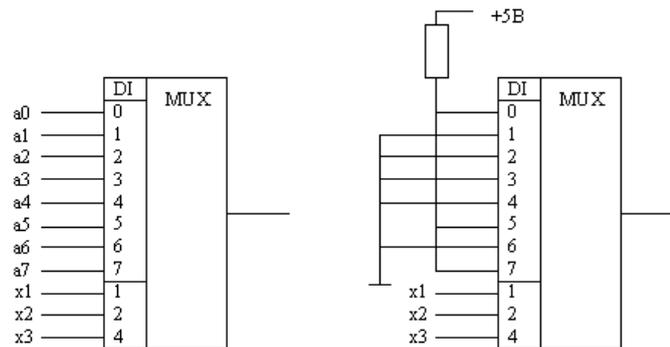


Рис. 13 Электрическая принципиальная схема

В нашем случае термы $x_1^{e_1}$ и $x_2^{e_2}$ входят в функцию один раз, а терм $x_3^{e_3}$ - два раза. Следовательно, в качестве адресных сигналов целесообразно использовать пары термов $x_3^{e_3}, x_1^{e_1}$ или $x_3^{e_3}, x_2^{e_2}$.

Рассмотрим случай, когда на адресные входы подаются термы $x_3^{e_3}, x_1^{e_1}$.

При $e_3 = e_1 = 0$ логическая функция примет вид $f_0 = x_3^0 x_1^0 + x_3^0 x_2^{\bar{e}_2} = x_2^{\bar{e}_2} = \bar{x}_2$

При $e_3 = 0, e_1 = 1$ логическая функция примет вид $f_1 = x_3^0 x_1^1 + x_3^0 x_2^{\bar{e}_2} = x_2^{\bar{e}_2} = \bar{x}_2$

При $e_3 = 1, e_1 = 0$ логическая функция примет вид $f_2 = x_3^1 x_1^0 + x_3^1 x_2^{\bar{e}_2} = 0$

При $e_3 = 1, e_1 = 1$ логическая функция примет вид $f_3 = x_3^1 x_1^1 + x_3^1 x_2^{\bar{e}_2} = 1$

Полагая $DI_i = f_i$ составим электрическую принципиальную схему на мультиплекторе 4→1, реализующую заданную логическую функцию (Рис. 14).

Как видно из рис.5 для реализации заданной логической функции потребовались мультиплексор 4→1 и инвертор.

Рассмотренные примеры еще раз доказывают неоднозначность схемных реализаций логических функций.

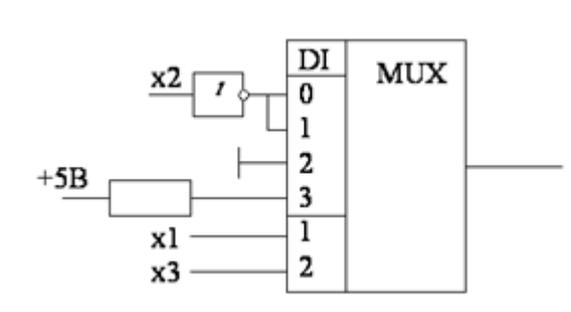


Рис. 14 Электрическая принципиальная схема на мультиплекторе

4.2. Порядок выполнения работы

1. Провести минимизацию заданной логической функции (см. Табл. 2).
2. Собрать на логических элементах в среде “ElectronicsWorkBench” электрическую схему, реализующую минимизированную логическую функцию.
3. Собрать на мультиплекторах в среде “ElectronicsWorkBench” электрическую схему, реализующую минимизированную логическую функцию.

Табл. 2
Заданные логические функции

Номер варианта	Логическая функция
1	$X_4 X_3 X_2 X_1 + \bar{X}_4 \bar{X}_3 X_2 X_1 + X_4 \bar{X}_3 X_2 X_1 + \bar{X}_4 X_3 X_2 X_1 + X_4 X_3 X_1 + X_4 X_3 \bar{X}_1$
2	$X_4 X_2 X_1 + X_4 \bar{X}_2 X_1 + \bar{X}_4 X_1 + \bar{X}_2 X_1 + X_3 \bar{X}_2 \bar{X}_1 + \bar{X}_3 \bar{X}_2 \bar{X}_1 + X_4 X_3 + \bar{X}_4 X_3$
3	$X_4 X_3 X_2 X_1 + \bar{X}_4 X_2 X_1 + X_3 X_1 + X_4 \bar{X}_3 X_2 X_1 + X_3 \bar{X}_1$
4	$X_4 X_3 X_1 + X_3 X_2 \bar{X}_1 + \bar{X}_4 X_3 X_1 + X_3 X_2 X_1$
5	$X_4 X_2 X_1 + \bar{X}_4 \bar{X}_3 \bar{X}_1 + \bar{X}_4 \bar{X}_3 X_1 + \bar{X}_4 X_2 X_1$
6	$\bar{X}_4 \bar{X}_3 \bar{X}_1 + X_3 \bar{X}_1 + X_4 \bar{X}_3 \bar{X}_1 + X_2 X_1 + X_4 X_2 \bar{X}_1 + \bar{X}_4 X_2 \bar{X}_1$
7	$X_4 X_3 X_2 X_1 + X_4 X_2 X_1 + \bar{X}_4 X_3 X_2 X_1 + X_2 X_1$
8	$X_4 X_2 + X_4 X_1 + X_3 X_1 + \bar{X}_4 X_2 + \bar{X}_4 X_1 + X_3 \bar{X}_1 + X_4 X_3 + X_4 \bar{X}_3$
9	$X_4 \bar{X}_3 X_2 \bar{X}_1 + X_3 X_2 \bar{X}_1 + \bar{X}_2 \bar{X}_1 + \bar{X}_3 X_2 \bar{X}_1 + \bar{X}_4 \bar{X}_2 + X_4 \bar{X}_3 \bar{X}_2 + X_4 X_3 \bar{X}_2$
10	$X_4 X_3 \bar{X}_2 \bar{X}_1 + X_4 \bar{X}_2 \bar{X}_1 + X_4 \bar{X}_3 \bar{X}_2 \bar{X}_1$

5. Разработка логических схем с использованием микросхем счетчиков и микросхем комбинационного типа

Цель работы: Овладение методикой разработки логических схем с использованием микросхем счетчиков и микросхем комбинационного типа.

5.1. Краткие теоретические сведения

Счетчик — это устройство, служащее для определения количества импульсов, поступивших на его вход. В общем случае, импульс — это изменение сигнала в некоторых пределах от исходного уровня с его последующим возвратом к исходному уровню. Учитывая, что в цифровых устройствах сигнал имеет два уровня - логический ноль и логическую единицу, будем рассматривать импульсы прямоугольной формы.

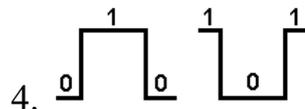


Рис. 15. Положительный и отрицательный импульс

Можно выделить импульсы положительной (меняются от уровня 0 до 1 и обратно) и отрицательной (от 1 до 0 и обратно) полярности (Рис. 15). При рассмотрении работы счетчиков будем использовать положительные импульсы.

При счете с каждым поступившим импульсом должно меняться состояние счетчика. При этом содержимое счетчика либо увеличивается, либо уменьшается на единицу. Это означает, что счетчик постоянно должен помнить (хранить) полученную ранее информацию о результатах счета. Хранение информации возможно в триггерах, а чтобы считать, необходимо, чтобы триггер имел счетный вход. Это могут быть либо Т-триггеры, либо триггеры иных типов, у которых образован Т-вход.

Счетчик характеризуется модулем счета M , которое равно числу возможных состояний счетчика. После поступления на вход счетчика M входных импульсов счетчик возвращается в исходное состояние и начинается новый цикл. Содержимое счетчика (число на его выходе) представляется в том или ином коде.

Различают суммирующие, вычитающие, реверсивные, кольцевые счетчики.

Суммирующие счетчики

В суммирующих счетчиках с каждым входным импульсом записанное в нем ранее число увеличивается на единицу.

В триггерах с двухступенчатым запоминанием информации выходной сигнал меняется при изменении сигнала на счетном входе из уровня логической единицы в уровень логического нуля (по заднему фронту положительного импульса).

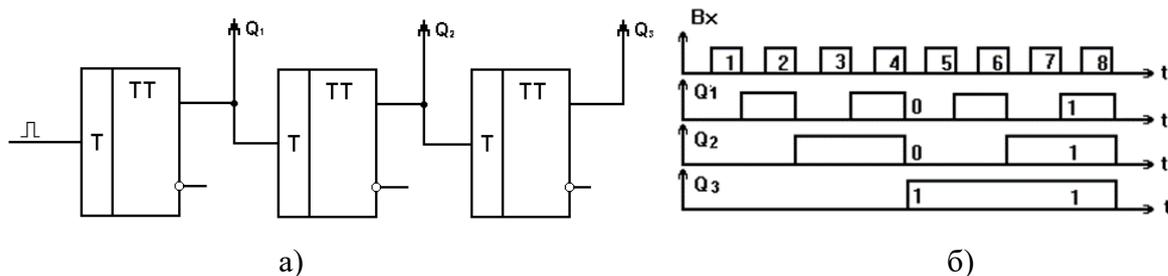


Рис. 16 Суммирующий счетчик

Если на вход Т-триггера подать один полный импульс, то он сможет переключиться из одного состояния (например, нулевого) в противоположное, и на его выходе сформируется только половина импульса. Чтобы на выходе сформировался полный импульс, надо подать на вход два импульса. Каждый следующий последовательно подключенный к первому триггеру триггер (Рис. 16а) будет работать аналогично, так что для формирования на выходе второго триггера полного импульса надо иметь на его входе два импульса, а на входе первого триггера - четыре импульса. Соответственно, для формирования импульса на выходе третьего триггера надо подать на вход второго триггера четыре импульса, а на вход первого - восемь импульсов.

Временная диаграмма рассматриваемого процесса приведена на Рис. 16б. Анализируя состояние выходов триггеров после действия на его вход некоторого числа импульсов, например, четырех (100 в двоичном коде), семи (111), замечаем, что на его выходах каждый раз оказывается записано число поступивших на вход импульсов в двоичном коде, и при поступлении каждого следующего импульса оно увеличивается на 1. Таким образом, рассмотренное устройство считает поступившие на его вход импульсы в двоичном коде, суммируя их.

При поступлении восьми импульсов выходы триггеров возвращаются в исходное состояние. Это означает, что счетчик наполнился, автоматически очистился, после чего начинается новый цикл счета.

Емкость счетчика определяется максимальным количеством импульсов, которое может быть им подсчитано за один цикл счета, что определяется максимально возможным двоичным числом, которое может быть записано логическими уровнями выходов его триггеров. Она определяется по формуле: $N = 2^n - 1$, где: N - емкость счетчика, n - количество триггеров в счетчике.

Так как количество импульсов на выходе каждого триггера (разряда) счетчика в два раза меньше их количества на его входе, можно говорить о делении частоты входных импульсов. Коэффициент деления частоты входных импульсов K_d зависит от числа триггеров (разрядов) n и определяется формулой: $K_d = 2^n$.

Вычитающие счетчики

В вычитающем счетчике с каждым поступившим на его вход импульсом записанное число уменьшается на единицу.

Составим таблицу работы суммирующего трехразрядного счетчика и укажем в ней не только прямые, но и инверсные выходы триггеров (Табл. 3). Из таблицы 4.13 видно, что записанное значениями логических уровней прямых выходов триггеров счетчика двоичное число с каждым входным импульсом увеличивается на 1, а число на инверсных выходах триггеров при этом последовательно уменьшается на 1.

Таблица состояний счетчика

Номер импульса	Прямые выходы			Инверсные выходы		
	Q3	Q2	Q1	Q3	Q2	Q1
Исход. сост.	0	0	0	1	1	1
1	0	0	1	1	1	0
2	0	1	0	1	0	1
3	0	1	1	1	0	0
4	1	0	0	0	1	1
5	1	0	1	0	1	0
6	1	1	0	0	0	1
7	1	1	1	0	0	0
8	0	0	0	1	1	1

Реверсивные двоичные счетчики

Реверсивные счетчики могут использоваться как в режиме суммирования, так и в режиме вычитания.

Так как суммирующие и вычитающие счетчики отличаются либо выходами триггеров, с которых снимается выходной сигнал (прямые или инверсные), либо выходами триггеров, с которых подается сигнал для управления последующими триггерами, то для получения реверсивного счетчика достаточно построить логическую схему, которая позволяет управлять переключением выходов триггеров. На Рис. 17 приведена одна из возможных схем.

Если подать на вход S_1 единицу, а на вход S_2 - ноль, то верхние схемы И окажутся открытыми для прохождения сигналов с выходов триггеров на вход последующих, а нижние схемы И будут закрыты. На вход следующего триггера сигналы подаются с прямого выхода предыдущего, и счетчик работает как суммирующий.

Если подать $S_1=0$, а $S_2=1$, то верхние схемы И закроются, а нижние схемы И откроются, сигналы с инверсных выходов пойдут на входы триггеров, и счетчик перейдет в режим работы вычитающего счетчика. В качестве выходов реверсивного счетчика используются прямые выходы триггеров.

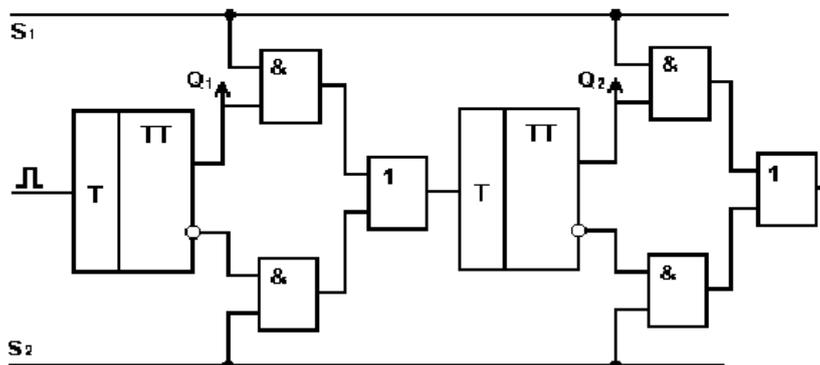


Рис. 17 Реверсивный счетчик

5.2. Порядок выполнения работы

1. Разработать и реализовать делитель частоты по модулю N (). Сформировать выходной сигнал делителя частоты длительностью равной длительности импульса генератора. **Указание:** в качестве источника сигнала использовать генератор прямоугольных импульсов. Для регистрации выходного сигнала использовать логический анализатор и осциллограф.

2. Разработать и реализовать реверсивный 8-разрядный двоично-десятичный счетчик, имеющий суммирующий и вычитающий входы счета импульсов. **Указание:** для индикации содержимого счетчика использовать светодиоды (Red Probe - светодиодных пробников с

виртуальной землей), взяв их из меню “Indicator” и установив их пороги зажигания во всплывающем меню. Импульсы счета подаются от генератора на входы счетчика через переключатель (Sweech) из меню Basic, перетащив их на рабочее поле.

Табл. 4
Задание

Вариант	1	2	3	4	5	6	7	8	9	10	11	12
N	7	9	11	17	19	21	29	30	120	90	60	12

Табл. 5

Справочные данные по зарубежным аналогам микросхем

Микросхема	ИЕ2	ИЕ4	ИЕ5	ИЕ6	ИЕ7	ИД1	ИД3	ИД4	ИД10
Аналог	7490	7492	7493	74192	74193	74141	74154	74155	74145
Микросхема	ЛА1	ЛА3	ЛА4	ЛЕ1	ЛЕ2	ЛЕ3	ЛИ1	ЛИ3	ЛИ4
Аналог	7420	7400	7410	7402	7423	7425	7408	7411	7415
Микросхема	ЛЛ1	ЛЛ3	ЛН1	ЛН4	ЛП10	ТВ1	ТМ7	ТМ8	ТР2
Аналог	7432	74136	7404	7407	74315	7472	7475	74175	74279

6. Изучение метода синтеза структурного автомата

Цель работы: изучение структуры и метода синтеза дискретного управляющего автомата, реализующего микропрограммный принцип управления.

6.1. Краткие теоретические сведения

Автомат с памятью или микропрограммный автомат представляет собой управляющее устройство (УУ) или управляющий автомат (УА) для объекта управления - операционного устройства (ОУ) или операционного автомата (ОА), выполняющего требуемые пользователю операции. Информация о результатах выполненной операции или о состоянии ОА поступает на вход управляющего автомата (Рис. 18). На вход управляющего автомата поступают также внешние управляющие сигналы. Задачей управления является обеспечение выполнения ОА последовательности операций (алгоритма) в соответствии с внешними управляющими сигналами и сигналами результата предыдущей операции.



Рис. 18 Функциональная схема системы автоматизации

Микропрограммный автомат (МПА) позволяет реализовать достаточно сложные алгоритмы работы с учетом предыстории системы, т.е. потока входных сигналов, поступивших на его входы в предшествующие моменты времени.

В структурном управляющем автомате сигналы на входных и выходных полюсах могут принимать 2 значения ("0" и "1") и состояние представлено двоичным числом. Тогда двоичный вектор выходных сигналов (совокупность двоичных сигналов на выходе) в каждый момент времени зависит от двоичного вектора входных сигналов и кода состояния, отражающего предысторию автомата, т.е. последовательности сигналов, поступивших на его вход до рассматриваемого момента. Автомат может быть описан 6 компонентами:

- множеством (чисел) состояний автомата,
- множеством двоичных векторов входных сигналов (входных чисел),
- множеством двоичных векторов выходных сигналов (выходных чисел),
- функцией переходов, которая ставит в соответствие паре «текущее состояние - входной вектор» состояние автомата в следующий момент,
- функцией выходов, которая ставит в соответствие паре «текущее состояние - входной вектор» вектор выходных сигналов,
- начальным состоянием.

Различают 2 класса автоматов: автомат Мили, выходные сигналы которого определяются состоянием автомата и входными сигналами, и автомат Мура, выходные сигналы которого определяются только состоянием. Алгоритм работы автомата задается графическим и табличным способами.

При графическом задании автомат представляется в виде ориентированного графа, вершины которого соответствуют состояниям, а дуги - переходам между ними. Каждой вершине присваивается двоичный код состояния, который записывается в ней. В начале дуги записываются входные сигналы, вызывающие данный переход. Для графа автомата Мили выходные сигналы, формируемые на переходе, записываются в конце дуги, а для автомата Мура - рядом с вершиной. Часто сигналы, имеющие значение "логического 0", не записываются. В конце дуги можно также записать возбуждаемые разряды памяти (регистра) состояний.

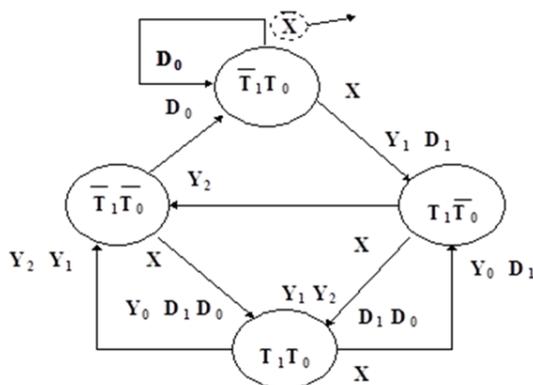


Рис. 19 Граф автомата

Рассмотрим пример некоторого графа автомата представленного на Рис. 19. Пусть автомат имеет одну входную линию внешнего управления, формирует три управляющих сигнала и имеет 4 состояния. Каждый из сигналов имеет два значения (0 или 1). Для обозначения текущего состояния автомата введем логические переменные T₀, T₁ и закодируем состояния автомата двоичными числами в порядке возрастания начиная с 00. Для кодирования требуется 2 двоичных разряда и, следовательно, достаточно двух логических переменных.

Введем систему обозначений. Обозначим внешний входной сигнал X, выходные управляющие сигналы - Y₀, Y₁, Y₂, разряды кода текущего состояния - T₀, T₁, разряды кода следующего состояния - D₀, D₁. По алгоритму работы составляется граф автомата, начиная с нанесения вершин, представляющих состояния, затем - дуг, представляющих переходы.

Из рисунка видно, что из состояния T₁T₀ (00) при X=0 автомат переходит в состояние T₁T₀ (01), формируя на переходе выходные сигналы Y₂=0, Y₁=0, Y₀=0. Из состояния T₁T₀ (01) при X=1 автомат переходит в состояние T₁T₀ (11), формируя на переходе выходные сигналы Y₂=0, Y₁=0, Y₀=1.

При синтезе структурного автомата необходимо табличное задание. Автомат Мили описывается с помощью 2 таблиц (таблично заданных булевых функций): функции переходов и функции выходов. Логические функции переходов и выходов определяют соответственно зависимости состояния автомата на следующем временном промежутке и

выходных сигналов от текущего состояния и входных сигналов. Автомат Мура описывается только функцией переходов, т.к. выходные сигналы жестко связаны с состояниями.

Аргументы функции			Функция переходов		Функция выходов		
Вход	Текущее состояние		Следующее состояние		Текущее состояние		
X	T ₁	T ₀	D ₁	D ₀	Y ₂	Y ₁	Y ₀
0	0	0	0	1	0	0	0
0	0	1	0	1	0	0	0
0	1	0	0	0	1	0	0
0	1	1	0	0	1	1	0
1	0	0	1	1	0	0	1
1	0	1	1	0	0	1	0
1	1	0	1	1	1	1	0
1	1	1	1	0	0	0	1

В нашем примере аргументами логических функций (входами комбинационной схемы) являются переменные X -входной сигнал, T₁, T₀ -состояние, а функциями (выходами КС) являются: Y₂, Y₁, Y₀ - выходные сигналы автомата и D₁, D₀ - функции переходов, т.е. выходы кода следующего состояния. Табличное задание автомата представлено на рисунке.

Схемной реализацией системы булевых функций переходов и выходов является комбинационная схема (КС). Таким образом, в нашем примере КС должна иметь 3 входных полюса и 5 выходных. Таблица истинности КС, соответствующая рассмотренному графу автомата, имеет вид объединенной таблицы функций переходов и выходов. На вход комбинационной схемы должны поступать внешние управляющие сигналы и код состояния автомата с запоминающего регистра. Выходы регистра состояния подключаются ко входам КС. Выходные сигналы КС, содержащие функцию выходов, являются управляющими сигналами для операционного автомата и подключаются к входам объекта управления. Выходные полюсы КС, содержащие функцию переходов (код следующего состояния) подключаются ко входу регистра для запоминания состояния по фронту синхросигнала внешнего тактового генератора. Сохранение состояния на один такт необходимо для ликвидации непосредственной обратной связи между входами и выходами КС, ведущей к неконтролируемой автогенерации.

Функцию выходов КС можно записать в дизъюнктивной нормальной форме. Для этого каждую выходную переменную КС, представленную столбцом своих значений в таблице истинности, приравняем дизъюнкции конъюнкции всех входных переменных в строке, для которой значение данной выходной переменной равно 1.

$$D_1 = X \cdot \bar{T}_1 \cdot \bar{T}_0 \vee X \cdot \bar{T}_1 \cdot T_0 \vee X \cdot T_1 \cdot \bar{T}_0 \vee X \cdot T_1 \cdot T_0$$

$$D_0 = \bar{X} \cdot \bar{T}_1 \cdot \bar{T}_0 \vee \bar{X} \cdot \bar{T}_1 \cdot T_0 \vee X \cdot \bar{T}_1 \cdot \bar{T}_0 \vee X \cdot T_1 \cdot \bar{T}_0$$

$$Y_0 = X \cdot \bar{T}_1 \cdot \bar{T}_0 \vee X \cdot T_1 \cdot T_0$$

$$Y_1 = \bar{X} \cdot T_1 \cdot T_0 \vee X \cdot \bar{T}_1 \cdot T_0 \vee X \cdot T_1 \cdot \bar{T}_0$$

$$D_1 = \bar{X} \cdot T_1 \cdot \bar{T}_0 \vee \bar{X} \cdot T_1 \cdot T_0 \vee X \cdot T_1 \cdot \bar{T}_0$$

Т. о., микропрограммный автомат состоит из комбинационной схемы (КС) реализующей логические функции выходов и переходов и регистра, как элемента памяти, охваченных обратной связью. Комбинационную схему в лабораторной работе реализовать на микросхемах коммутаторов. Алгоритм работы автомата в этом случае определяется содержимым установленным на входах коммутатора.

Для синтеза автомата на первом этапе из алгоритма работы управляющего устройства в виде микропрограммного автомата определяется число его внутренних состояний и, следовательно, необходимое число разрядов регистра памяти. Проводится кодирование

состояний и уточняется число внешних управляющих и выходных сигналов автомата. Вводится система обозначений для сигналов. За каждым входом автомата закрепляется входной сигнал, являющийся аргументом логической функции, реализуемой на КС. Исходя из алгоритма работы составляется граф автомата. По заданному графу записываются функции переходов и выходов в табличной форме, объединение которых представляет таблицу истинности КС.

Получением таблицы истинности КС завершается синтез микропрограммного автомата. Сама комбинационная схема с найденной таблицей истинности аппаратно реализуется на м/с коммутаторов.

Комбинационная схема может быть реализована на м/с логических элементов исходя из функций выходов, записанных в дизъюнктивной нормальной форме. Пример такой схемной реализации одной из функций представлен на Рис. 20. В схеме использованы м/с: 155ЛН1 (6 элементов «НЕ»), 155ЛИЗ (3 элемента «ЗИ») и 155ЛЛ1 (4 элемента «ИЛИ»). Такая реализация КС возможна при малом числе ее полюсов.

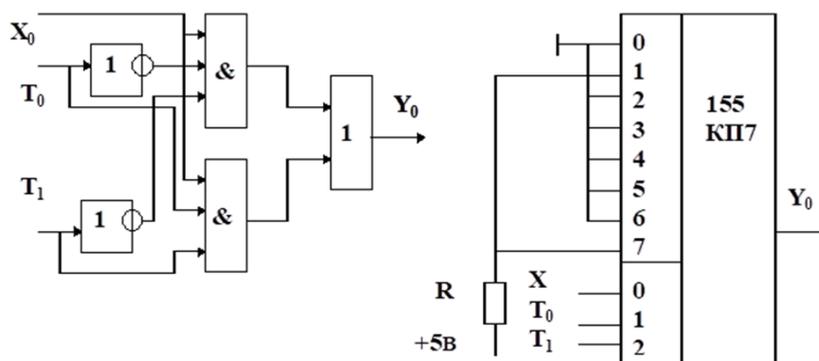


Рис. 20 Аппаратная реализация функции Y_0

Более удобной является реализация логической функции на м/с цифрового коммутатора. Пример реализации на м/с 155КП7 приведен на Рис. 20. В общем случае одноканальный коммутатор (мультиплексор) $M \rightarrow 1$ имеет $M=2^N$ входов данных, N адресных входов и один выход. При работе мультиплексора вход данных, номер которого установлен сигналами на адресных входах, соединяется с выходом. При реализации логической функции выход коммутатора содержит значение функции, а каждый из N адресных входов подают значение закрепленного за ним аргумента. Каждое значение входных аргументов определяет номер входа, подключаемого к выходу. На каждый из входов данных подают логический сигнал равный значению функции при определяющим данный вход наборе аргументов. Тогда на выходе коммутатора логический сигнал будет равен требуемому значению функции при поступающих на адресные входы значениях аргументов.

В схеме автомата необходимо применять только м/с регистров со стробированием (записью) по фронту, а не по уровню, не регистры-защелки, т.к. в противном случае при переходе регистра в режим пропускания входной информации замкнется обратная связь и возможна неконтролируемая генерация. В качестве регистров можно взять КР1533ИР23, КР1533ИР27, КР1533ИР37. Максимальная тактовая частота, определяющая быстродействие, должна быть такой, чтобы суммарная задержка регистра и ППЗУ не превышала периода тактовой частоты.

6.2. Порядок выполнения работы

1. Получить у преподавателя задание: алгоритм работы автомата с памятью.
2. Определить количество управляющих входов объекта управления и выходов данных о его состоянии.
3. Назначить входы комбинационной схемы для подключения источников внешних входных сигналов, источников информации о состоянии объекта управления и выходов триггеров состояния управляющего автомата.

4. Назначить выходы комбинационной схемы для подключения операционного автомата (объекта управления) и входов памяти состояний (входов D-триггеров).
5. Определить требуемое число внутренних состояний управляющего автомата для реализации заданного алгоритма работы.
6. Провести кодирование состояний управляющего автомата, его входных и выходных сигналов. При исходном задании двоичных сигналов на входах и выходах часть кодирования подразумевается выполненной. По результатам кодирования уточнить число входных и выходных полюсов КС и число разрядов в регистре памяти. **Проверить реализуемость предложенного алгоритма работы на лабораторном макете.**
7. Построить граф работы автомата.
8. Построить таблицу истинности комбинационной схемы.
9. В соответствии с п. 3,4 собрать схему.
10. Установить на входах коммутатора требуемые сигналы.
11. Проверить правильность работы автомата. При обнаружении ошибок в работе выявить и устранить их причину.
12. Продемонстрировать работу системы преподавателю и представить отчет, содержащий исходное задание, назначения сигналов, граф автомата и таблицу истинности КС, схему автомата.

7. Изучение принципа работы цифроаналоговых преобразователей

Цель работы: Изучение принципа работы цифроаналоговых преобразователей и их функциональных схем.

7.1. Краткие теоретические сведения

Алгоритм цифро-аналогового преобразования реализуется с помощью 2 схем: с двоично-взвешенными резистивными цепями или с многозвенной R-2R цепью. В обоих случаях происходит суммирование двоично-взвешенных напряжений в сумматоре на операционном усилителе. Выпускаемые промышленностью микросхемы ЦАП могут содержать только резистивную матрицу с сопротивлением обратной связи сумматора. В этом случае они требуют подключения внешнего операционного усилителя и источника опорного напряжения. Выпускаются также микросхемы полного ЦАП, которые практически не требуют дополнительно вывешиваемых внешних элементов. В функциональной схеме приведенной на Рис. 21а используется двоично-взвешенная резистивная матрица. Подключением резисторов ко входу сумматора управляют соответствующие разряды входного двоичного числа X. Сопротивления $R_i = 2^{n-1-i} R$. Выходной сигнал ЦАП в этом случае равен

$$U_{\text{вых}} = U_{\text{оп}} \frac{R_{\text{св}}}{R} \sum_{i=0}^{n-1} \frac{X_i}{2^{n-1-i}}$$

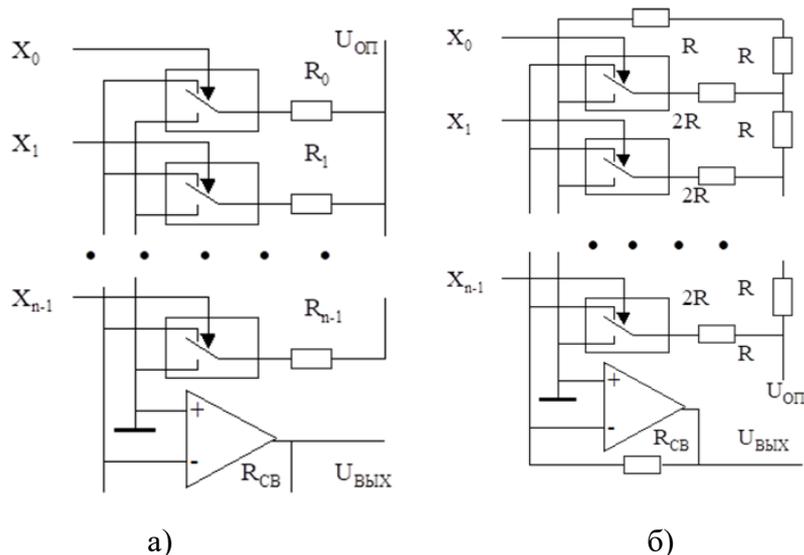


Рис. 21 Функциональные схемы ЦАП

Во втором случае (Рис. 21б) опорное напряжение каждый раз при переходе к ключу младшего разряда делится на два. В этом случае выходное напряжение будет равно

$$U_{\text{ВЫХ}} = U_{\text{ОП}} \frac{R_{\text{СВ}}}{R} \sum_{i=0}^{n-1} \frac{X_i}{2^{n-1-i}}$$

7.2. Порядок выполнения работы

1. Разработать и реализовать на матрице сопротивлений N-разрядный ЦАП по схеме X на максимальное выходное напряжение U (см. Табл. 6). Для проверки работы ЦАП подключить его входы к двоичному счетчику, выходы которого дополнительно вывести на светодиодные индикаторы. Определить ток, протекающий через резистор отрицательной обратной связи.

2. Выполнить п. 1 на полном ЦАП, взятом из библиотеки элементов.

Табл. 6
Варианты заданий

Вариант	1	2	3	4	5	6	7	8	9	10	11	12
N	8	6	5	4	8	7	6	5	4	8	6	4
X	1	2	1	1	2	1	1	2	4	1	1	2
U[V]	5.1	6.3	-3.1	-6	10.2	1.27	-12	6.2	-4.5	2.55	3.15	9

8. Изучение принципа работы аналого-цифровых преобразователей

Цель работы: Изучение принципа работы аналого-цифровых преобразователей последовательного счета и их функциональных схем.

8.1. Краткие теоретические сведения

Алгоритм аналого-цифрового преобразования последовательного счета реализуется с помощью 2 схем: с ЦАП или с генератором линейно изменяющегося напряжения (ГЛИН). В функциональной схеме Рис. 22 используется ЦАП.

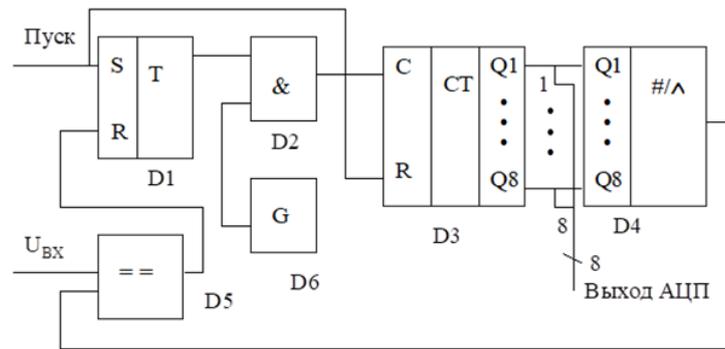


Рис. 22 Функциональная схема АЦП

На вход установки RS триггера D1 поступает запускающий импульс. При установленной логической единице на выходе RS триггера на счетный вход двоичного счетчика D3 поступают через логический элемент D2 тактовые импульсы с генератора G (D6). Сброс счетчика производится входным запускающим импульсом установки триггера. Выход счетчика подключен ко входу ЦАП (D4). Входной аналоговый сигнал подается на один из входов аналогового компаратора (D5). На другой вход компаратора поступает выходной аналоговый сигнал ЦАП. При равенстве входных сигналов компаратор вырабатывает сигнал установки триггера в состояние логического нуля. Выходной сигнал ЦАП является выходом АЦП.

Модификацией схемы, приведенной на Рис. 22, является схема с генератором линейно изменяющегося напряжения (ГЛИН). АЦП в этой схеме выполняется с промежуточным преобразованием напряжение – временной интервал. Измерение длительности временного интервала производится с помощью счетчика импульсов. При поступлении входного импульса запуска RS триггер D1 устанавливается и включает генератор линейно изменяющегося напряжения (ГЛИН). Выходное напряжение ГЛИН, поступающее на один из входов аналогового компаратора, линейно растет. На другой вход компаратора поступает входной аналоговый сигнал. При равенстве входных сигналов компаратор вырабатывает сигнал установки триггера в состояние логического нуля, который обнуляет (сбрасывает) выходной сигнал ГЛИН. Таким образом, на выходе триггера формируется импульс с длительностью пропорциональной величине входного аналогового сигнала. Выходной сигнал триггера поступает на логический элемент, который при установленном триггере пропускает импульсы генератора тактовых импульсов (G) на счетный вход счетчика D3. Число подсчитанных импульсов при стабильной частоте генератора будет пропорционально длительности импульса триггера и, следовательно, величине входного сигнала.

Для формирования линейно изменяющегося напряжения используют интегрирование прямоугольного импульса, сформированного триггером. Интегратор собирается на операционном усилителе. При не высоких требованиях к линейности возможно использование RC цепи с достаточно большой постоянной времени. Сброс интегрирующей цепи (разряд конденсатора) обычно выполняется транзистором, работающим в ключевом режиме. В некоторых случаях удобнее использовать полевые транзисторы с изолированным затвором.

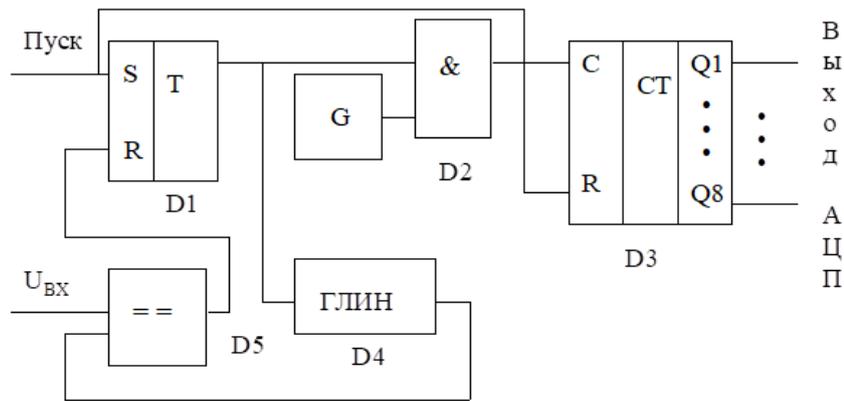


Рис. 23 Схема АЦП с генератором линейно изменяющемся напряжением

При разработке схемы необходимо обеспечить требуемую последовательность прохождения сигналов. Для обеспечения временного согласования действия сигналов возможно использование цифровых элементов с динамическим управлением.

8.2. Порядок выполнения работы

1. Разработать и реализовать N-разрядный АЦП по схеме, приведенной на рис. X на максимальное входное напряжение U (см. Табл. 7). Для проверки работы АЦП подключить его вход к генератору пилообразного напряжения или к потенциометру. Выходы АЦП вывести на светодиодные и семисегментные цифровые индикаторы.
2. Выполнить п. 1 на полном АЦП, взятом из библиотеки элементов.

Табл. 7
Варианты задания

Вариант	1	2	3	4	5	6	7	8	9	10	11	12
N	8	4	6	7	8	5	8	4	6	7	8	5
X	1	2	1	2	1	2	2	1	2	1	2	1
U[V]	12.75	10.2	-3.06	-6.12	5.1	-12.75	10.2	5.1	-4.6	8.92	2.55	5.1