

**МИНИСТЕРСТВО ОБРАЗОВАНИЯ И НАУКИ
РОССИЙСКОЙ ФЕДЕРАЦИИ**

Федеральное государственное бюджетное образовательное учреждение
высшего образования
«Воронежский государственный технический университет»

УТВЕРЖДАЮ

Декан факультета _____ В.А. Небольсин
«___» августа 2017 г.

РАБОЧАЯ ПРОГРАММА
дисциплины
«Системы на кристалле»

Направление подготовки 28.03.02 Наноинженерия

Профиль Инженерные нанотехнологии в приборостроении

Квалификация выпускника бакалавр

Нормативный период обучения 4 года

Форма обучения очная

Год начала подготовки 2017

Автор программы _____ /Строгонов А.В./

Заведующий кафедрой
полупроводниковой электроники и
наноэлектроники _____ /Рембеза С.И./

Руководитель ОПОП _____ /Липатов Г.И./

Воронеж 2017

1. ЦЕЛИ И ЗАДАЧИ ДИСЦИПЛИНЫ

1.1. Цели дисциплины:

формирование у обучающихся знаний о проектировании аналого-цифровых сложно-функциональных блоков по субмикронной КМОП технологии с использованием САПР компании Cadence.

1.2. Задачи изучения дисциплины:

обучение студентов использованию САПР для проектирования и синтеза схем на основе сложно-функциональных блоков как основных строительных элементов или макрокомпонентов при создании СнК.

2. МЕСТО ДИСЦИПЛИНЫ В СТРУКТУРЕ ОПОП

Дисциплина «Системы на кристалле» относится к дисциплинам вариативной части блока Б1 учебного плана.

3. ПЕРЕЧЕНЬ ПЛАНИРУЕМЫХ РЕЗУЛЬТАТОВ ОБУЧЕНИЯ ПО ДИСЦИПЛИНЕ

Процесс изучения дисциплины «Системы на кристалле» направлен на формирование следующих компетенций:

ПКВ-1 — способность владеть современными методами моделирования и проектирования приборов и устройств микро- и наноэлектроники, способность к восприятию, разработке и критической оценке новых способов их проектирования;

ПКВ-4 — способность проектировать и анализировать электрические схемы обработки сигналов (аналоговых и цифровых);

ПКВ-5 — способность осуществлять формализацию и алгоритмизацию функционирования исследуемой системы.

Компетенция	Результаты обучения, характеризующие сформированность компетенции
ПКВ-1	знает основные архитектуры современных БИС, ПЛИС и БИС типа СнК
	умеет разрабатывать архитектуры ПЛИС с одноуровневой структурой межсоединений с использованием программных средств ODIN, ABC, T-Vpack и VPR
	владеет навыками работы с программными инструментами T-Vpack и VPR для автоматической генерации и исследования трассировочных ресурсов академических ПЛИС
ПКВ-4	знает состав и назначение сложно-функциональных блоков для SoC-проектирования; маршрут проектирования БИС типа СнК; стили проектирования БИС типа СнК
	умеет строить имитационные модели в системе Matlab/Simulink для задач цифровой обработки сигналов
	владеет навыками работы с системой визуально-имитационного мо-

	делирования Matlab/Simulink.
ПКВ-5	знает основы высокоуровневых языков описания аппаратных средств для описания цифровых и аналого-цифровых блоков
	умеет строить функциональные модели сложно-функциональных цифровых устройств по коду языка VHDL в САПР ПЛИС Quartus II извлеченного из имитационных моделей, созданных с помощью системы Matlab/Simulink
	владеет навыками работы с САПР ПЛИС Quartus II и САПР БИС Tanner

4. ОБЪЕМ ДИСЦИПЛИНЫ

Общая трудоемкость дисциплины «Системы на кристалле» составляет 4 з.е.

Распределение трудоемкости дисциплины по видам занятий
очная форма обучения

Виды учебной работы	Всего часов	Семестры
		8
Аудиторные занятия (всего)	72	72
В том числе:		
Лекции	36	36
Лабораторные работы (ЛР)	36	36
Самостоятельная работа	72	72
Виды промежуточной аттестации – зачет с оценкой	+	+
Общая трудоемкость академические часы	144	144
з.е.	4	4

5. СОДЕРЖАНИЕ ДИСЦИПЛИНЫ (МОДУЛЯ)

5.1 Содержание разделов дисциплины и распределение трудоемкости по видам занятий

очная форма обучения

№ п/п	Наименование темы	Содержание раздела	Лекц	Лаб. зан.	СРС	Всего, час
1	Маршрут проектирования БИС СнК и технологические платформы	Основные этапы проектирования БИС и систем на кристалле. Системное проектирование и верификация. Архитектура программного обеспечения. Системная интеграция. Функциональное проектирование и верификация. Физическое проектирование и верификация топологии.	6	6	12	24
2	Особенности СнК-проектирования	Язык SystemC в проектировании на системном уровне. Точность моделирования с использованием SystemC. Построение модели функционального виртуального прототипа	6	6	12	24

		(FVP) на основе ARM. Создание встроенных программ. Разработка кода SW-приложения. Функционально-архитектурное совместное проектирование (HW-SW). Средства алгоритмического проектирования, анализа и реализации (SPW). Средства совместного проектирования (CoDesign).				
3	Аналоговые и цифровые сложно-функциональные блоки БИС СнК	Сложно-функциональные цифровые и аналоговые блоки. Архитектурное планирование кристалла. Языки описания поведенческих моделей аналого-цифровых блоков: Verilog-A, Verilog-AMS, VHDL-AMS. Симуляторы SPICE, Spectre-Verilog и AMS Designer фирмы Cadence. Основы языка Verilog-A.	6	6	12	24
4	Разработка моделей вычислительных устройств на языке Verilog-A	Моделирование аналого-цифровых систем с использованием языка Verilog-A. Основные конструкции языка Verilog-A. Описание комбинационных и последовательностных блоков. Модели цифровых устройств на языке Verilog-A	6	6	12	24
5	Программные средства для разработки встраиваемых микропроцессорных систем на ПЛИС СнК	Характеристики микропроцессорных ядер PicoBlaze, MicroBlazer, PowerPC фирмы Xilinx для реализации в базе ПЛИС. Архитектура, функциональные модули и набор инструкций микропроцессорного ядра Nios II фирмы Altera для реализации в базе ПЛИС. Компоненты SOPC Builder. Интерфейс Avalon. Система команд микропроцессорного ядра PicoBlaze. Среда разработки приложений для Nios II на языках C и ассемблер Altera Monitor Program	6	6	12	24
6	Модельно-ориентированное проектирование устройств ЦОС на ПЛИС в среде Xilinx System Generator	Разработка имитационных моделей цифровых устройств обработки сигналов на верхнем уровне с использованием стандартных блоков DSP System Toolbox системы Matlab/Simulink. Разработка имитационных моделей цифровых устройств обработки сигналов на верхнем уровне с использованием блоков среды Xilinx System Generator и системы Matlab/Simulink. Разработка имитационных моделей цифровых устройств обработки сигналов на верхнем уровне с использованием блоков среды Xilinx System Generator и системы Matlab/Simulink	6	6	12	24
Итого			36	36	72	144

5.2 Перечень лабораторных работ

1. Изучение среды системной интеграции Qsys САПР ПЛИС СнК Quartus II Altera.
2. Разработка маршрута проектирования БИС СнК с использованием

программных средств с открытым доступом. Изучение программного инструмента Yosys для Verilog-синтеза в базис заказных БИС.

3. Проектирование аналого-цифрового блока СнК, на примере блока АЦП. Создание модели АЦП на языке Verilog-A.

4. Разработка цифрового блока БИС СнК 8-разрядного микропроцессорного ядра на языке Verilog-A.

5. Получение практических навыков работы с отладочной платой DE2 фирмы Altera со встроенным софт-процессором Nios II на ПЛИС типа CYCLONE.

6. Разработка модели ЦОС-блока верхнего уровня в элементах Xilinx System Generator.

6. ПРИМЕРНАЯ ТЕМАТИКА КУРСОВЫХ ПРОЕКТОВ (РАБОТ) И КОНТРОЛЬНЫХ РАБОТ

В соответствии с учебным планом освоение дисциплины «Системы на кристалле» не предусматривает выполнение курсового проекта (работы) или контрольной работы.

7. ОЦЕНОЧНЫЕ МАТЕРИАЛЫ ДЛЯ ПРОВЕДЕНИЯ ПРОМЕЖУТОЧНОЙ АТТЕСТАЦИИ ОБУЧАЮЩИХСЯ ПО ДИСЦИПЛИНЕ

7.1. Описание показателей и критериев оценивания компетенций на различных этапах их формирования, описание шкал оценивания

7.1.1 Этап текущего контроля

Результаты текущего контроля знаний и межсессионной аттестации оцениваются по следующей системе:

«аттестован»;

«не аттестован».

Компетенция	Результаты обучения, характеризующие сформированность компетенции	Критерии оценивания	Аттестован	Не аттестован
ПКВ-1	знает основные архитектуры современных БИС, ПЛИС и БИС типа СнК	Защита лабораторной работы. Тест	Выполнение работ в срок, предусмотренный в рабочих программах	Невыполнение работ в срок, предусмотренный в рабочих программах
	умеет разрабатывать архитектуры ПЛИС с одноуровневой структурой межсоединений с использованием программных средств ODIN, ABC, T-Vpack и VPR	Защита лабораторной работы. Тест	Выполнение работ в срок, предусмотренный в рабочих программах	Невыполнение работ в срок, предусмотренный в рабочих программах
	владеет навыками работы с программными инструментами T-Vpack и VPR для автоматической генерации и исследования трассировочных ресурсов	Защита лабораторной работы. Тест	Выполнение работ в срок, предусмотренный в рабочих программах	Невыполнение работ в срок, предусмотренный в ра-

	академических ПЛИС		программах	бочих программах
ПКВ-4	знает состав и назначение сложно-функциональных блоков для СнК-проектирования; маршрут проектирования БИС типа СнК; стили проектирования БИС типа СнК	Защита лабораторной работы. Тест	Выполнение работ в срок, предусмотренный в рабочих программах	Невыполнение работ в срок, предусмотренный в рабочих программах
	умеет строить имитационные модели в системе Matlab/Simulink для задач цифровой обработки сигналов	Защита лабораторной работы. Тест	Выполнение работ в срок, предусмотренный в рабочих программах	Невыполнение работ в срок, предусмотренный в рабочих программах
	владеет навыками работы с системой визуально-имитационного моделирования Matlab/Simulink	Защита лабораторной работы. Тест	Выполнение работ в срок, предусмотренный в рабочих программах	Невыполнение работ в срок, предусмотренный в рабочих программах
ПКВ-5	знает основы высокоуровневых языков описания аппаратных средств для описания цифровых и аналого-цифровых блоков	Защита лабораторной работы. Тест	Выполнение работ в срок, предусмотренный в рабочих программах	Невыполнение работ в срок, предусмотренный в рабочих программах
	умеет строить функциональные модели сложно-функциональных цифровых устройств по коду языка VHDL в САПР ПЛИС Quartus II извлеченного из имитационных моделей, созданных с помощью системы Matlab/Simulink	Защита лабораторной работы. Тест	Выполнение работ в срок, предусмотренный в рабочих программах	Невыполнение работ в срок, предусмотренный в рабочих программах
	владеет навыками работы с САПР ПЛИС Quartus II и САПР БИС Tanner	Защита лабораторной работы. Тест	Выполнение работ в срок, предусмотренный в рабочих программах	Невыполнение работ в срок, предусмотренный в рабочих программах

7.1.2 Этап промежуточного контроля знаний

Результаты промежуточного контроля знаний оцениваются в 8 семестре для очной формы обучения по системе:

«отлично»;

«хорошо»;

«удовлетворительно»;

«неудовлетворительно».

Компетенция	Результаты обучения, характеризующие сформированность компетенции	Критерии оценивания	Отлично	Хорошо	Удовл	Неудовл
-------------	---	---------------------	---------	--------	-------	---------

КВ-1	знает основные архитектуры современных БИС, ПЛИС и БИС типа SoC	Тест	Выполнение теста на 90 – 100 %	Выполнение теста на 80 – 90 %	Выполнение теста на 70 – 80 %	В тесте менее 70 % правильных ответов
	умеет разрабатывать архитектуры ПЛИС с одноуровневой структурой межсоединений с использованием программных средств ODIN, ABC, T-Vpack и VPR	Тест	Выполнение теста на 90 – 100 %	Выполнение теста на 80 – 90 %	Выполнение теста на 70 – 80 %	В тесте менее 70 % правильных ответов
	владеет навыками работы с программными инструментами T-Vpack и VPR для автоматической генерации и исследования трассировочных ресурсов академических ПЛИС	Тест	Выполнение теста на 90 – 100 %	Выполнение теста на 80 – 90 %	Выполнение теста на 70 – 80 %	В тесте менее 70 % правильных ответов
КВ-4	знает состав и назначение сложно-функциональных блоков для СнК-проектирования; маршрут проектирования БИС типа СнК; стили проектирования БИС типа СнК	Тест	Выполнение теста на 90 – 100 %	Выполнение теста на 80 – 90 %	Выполнение теста на 70 – 80 %	В тесте менее 70 % правильных ответов
	умеет строить имитационные модели в системе Matlab/Simulink для задач цифровой обработки сигналов	Тест	Выполнение теста на 90 – 100 %	Выполнение теста на 80 – 90 %	Выполнение теста на 70 – 80 %	В тесте менее 70 % правильных ответов
	владеет навыками работы с системой визуально-имитационного моделирования Matlab/Simulink	Тест	Выполнение теста на 90 – 100 %	Выполнение теста на 80 – 90 %	Выполнение теста на 70 – 80 %	В тесте менее 70 % правильных ответов
КВ-5	знает основы высокоуровневых языков описания аппаратных средств для описания цифровых и аналого-цифровых блоков	Тест	Выполнение теста на 90 – 100 %	Выполнение теста на 80 – 90 %	Выполнение теста на 70 – 80 %	В тесте менее 70 % правильных ответов
	умеет строить функциональные модели сложно-функциональных цифровых устройств по коду языка VHDL в САПР ПЛИС Quartus II	Тест	Выполнение теста на 90 – 100 %	Выполнение теста на 80 – 90 %	Выполнение теста на 70 – 80 %	В тесте менее 70 % правильных ответов

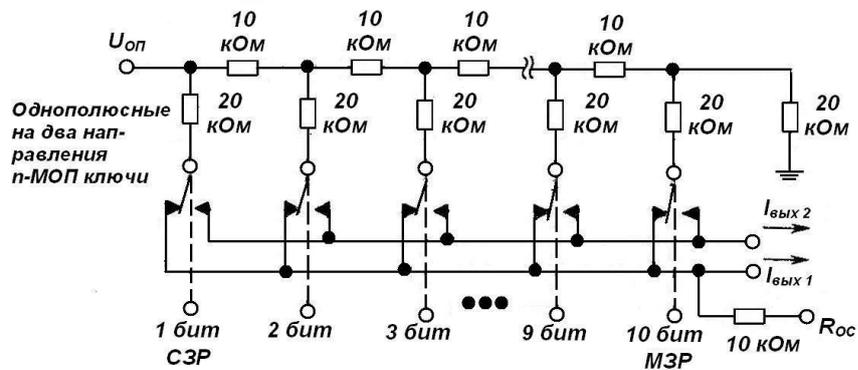
извлеченного из имитационных моделей, созданных с помощью системы Matlab/Simulink;					
владеет навыками работы с САПР ПЛИС Quartus II и САПР БИС Tanner	Тест	Выполнение теста на 90 – 100 %	Выполнение теста на 80 – 90 %	Выполнение теста на 70 – 80 %	В тесте менее 70 % правильных ответов

7.2 Примерный перечень оценочных средств (типовые контрольные задания или иные материалы, необходимые для оценки знаний, умений, навыков и (или) опыта деятельности)

7.2.1 Примерный перечень заданий для подготовки к тестированию

Вопрос 1.

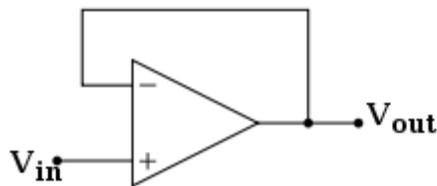
Какое устройство представлено на рисунке?



1	2	3	4
АЦП	ЦАП	ОУ	Коммутируемая матрица на конденсаторах

Вопрос 2.

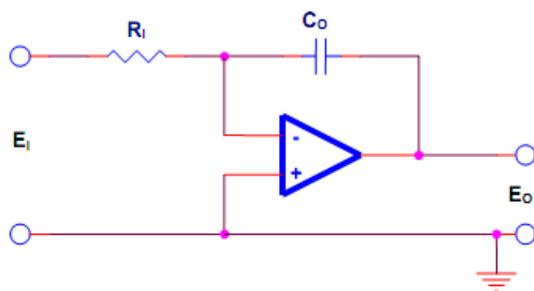
Схема, какого включения ОУ обозначена на рисунке?



1	2	3	4
Неинвертирующий усилитель	Повторитель напряжения	Инвертирующий усилитель	Интегратор

Вопрос 3.

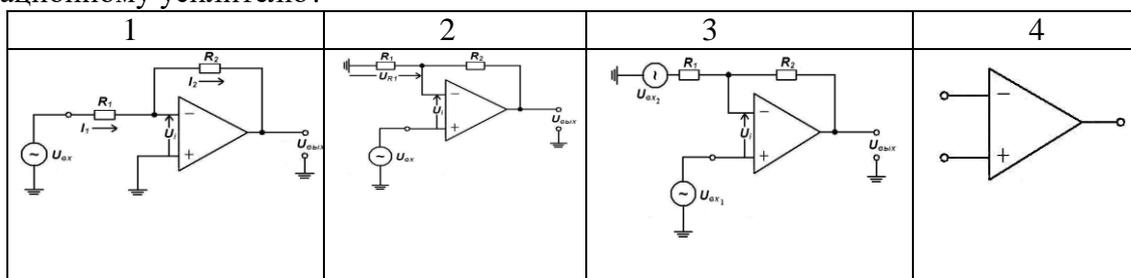
Какое устройство представлено на рисунке?



1	2	3	4
компаратор	интегратор	дифференциатор	дециматор

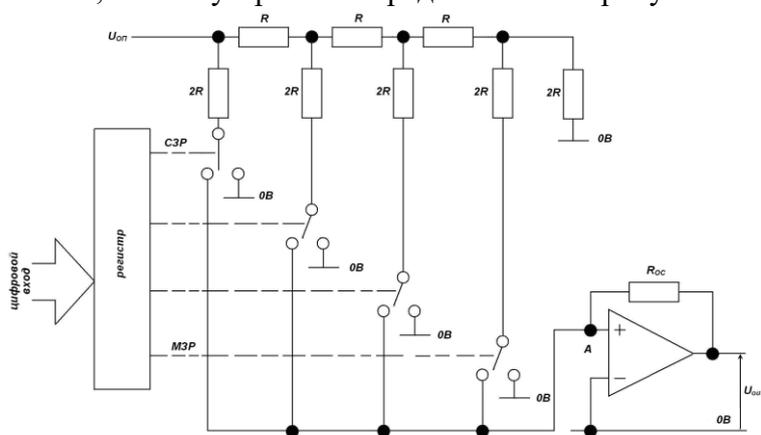
Вопрос 4.

Какая схема включения операционного усилителя соответствует инвертирующему операционному усилителю?



Вопрос 5.

Структурная схема, какого устройства представлена на рисунке?



1	2	3	4
АЦП	ЦАП	ОУ	Фильтр

Вопрос 6.

Целое десятичное число со знаком в дополнительном двоичном коде описывается следующим образом:

1	2	3	4
$A = \sum_{i=0}^{m-2} a_i 2^i$	$A = a_{m-1} 2^{m-1} + \sum_{i=0}^{m-2} a_i 2^i$	$A = -a_{m-1} 2^{m-1} + \sum_{i=0}^{m-2} a_i 2^i$	$A = -a_{m-1} 2^{m-1}$

Вопрос 7.

Переведите двоичное число в дополнительном коде 0011.0101 в вещественное число, при $n = 8$ и длине дробной части числа $m = 4$, руководствуясь формулой:

$$V \approx 2^{-m} \times Q, \quad Q = -b_{n-1} \times 2^{n-1} + \sum_{i=0}^{n-2} b_i \times 2^i$$

1	2	3	4
3.3125	-4.6875	-2.8238	1.6873

Вопрос 8.

Представьте значение -2 в дополнительном коде?

1	2	3	4
1011	1110	1100	1101

Вопрос 9.

Целое беззнаковое десятичное число в двоичном коде описывается следующим образом:

1	2	3	4
$V = \sum_{i=0}^{n-1} b_i \times 2^i$	$V = -b_{n-1} \times 2^{n-1} + \sum_{i=0}^{n-2} b_i \times 2^i$	$V = -b_{n-1} \times 2^{n-1}$	$V = \sum_{i=0}^{n-2} b_i \times 2^i$

Правильный ответ: № 1

Вопрос 10.

Структурная схема, какого устройства представлена на рисунке?

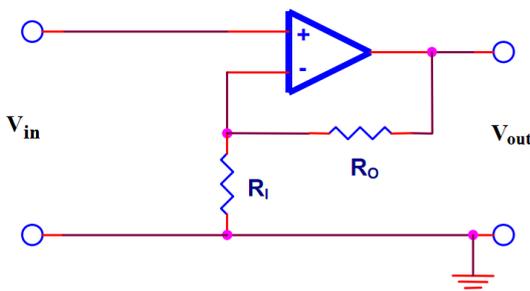


1	2	3	4
АЦП	ЦАП	ОУ	Фильтр

7.2.2 Примерный перечень заданий для решения стандартных задач

Задание 1.

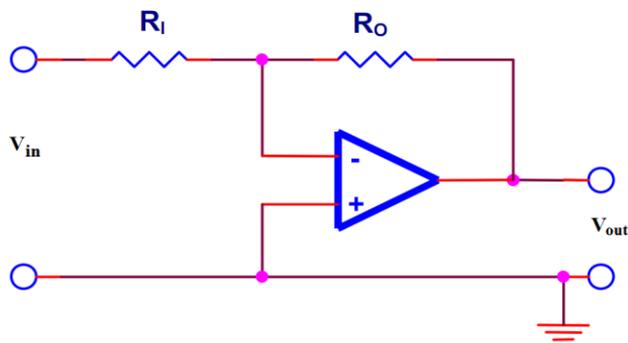
Рассчитайте выходное напряжение V_{out} на ОУ в неинвертирующем включении, если $V_{in}=0,5$ В; $R_1=300$ Ом; $R_0=1,2$ кОм, напряжение питания 5 В.



1	2	3	4
5В	0,5 В	-2 В	2,5 В

Задание 2.

Рассчитайте выходное напряжение V_{out} на ОУ в инвертирующем включении, если $V_{in}=0,5 В$; $R_1=300 Ом$; $R_0=1,2 кОм$, напряжение питания 5 В.



1	2	3	4
5В	0,5 В	-2 В	2,5 В

Задание 3.

Пусть число разрядов ЦАП $n = 8$ и $U_{out} = 10 В$, для цифрового кода 10000000 подаваемого на вход, по формуле $U_{ЦАП} = -\frac{U_{out}}{2^n} \sum_{i=0}^{n-1} (2^i d_i)$ вычислите напряжение на выходе:

1	2	3	4
7.5	2.55	5	1.25

Задание 4.

Определите размер шага квантования для 4-разрядного АЦП, дисперсию шума квантования для 8-разрядного АЦП и отношение сигнал-шум квантования для 8-разрядного АЦП. Нарисуйте спектр сигнала, прошедшего процесс дискретизации.

Задание 5.

Нарисуйте спектральную плотность мощности шума квантования для преобразования с частотой Найквиста и для выборки с запасом по частоте. Отобразите процесс квантования выборок аналогового сигнала с помощью 3-х разрядного АЦП.

Задание 6.

Определите разрешающую способность 10-разрядного ЦАП при точности 1 МЗР при $U_{вых} = 10 В$. Приведите временные диаграммы АЦП двухтактного интегрирования. Нарисуйте временные диаграммы работы АЦП последовательного приближения.

Задание 7.

Приведите коэффициент усиления реального ОУ с замкнутой петлей обратной связи для инвертирующего и неинвертирующего включений. Дайте определение амплитудной и фазовой характеристики усиления без петли обратной связи для идеального ОУ. Приведите типовые характеристики коэффициента усиления и фазового сдвига при разомкнутой петле обратной связи.

Задание 8.

Приведите структурную схему цифровой системы с аналоговым входом и аналоговым выходом. Приведите описание процесса дискретизации во временной и частотной областях. Нарисуйте структурную схему сигма-дельта модулятора.

Задание 9.

Нарисуйте структурную схему ЦАП с использованием цепи лестничного типа в режиме коммутации токов.

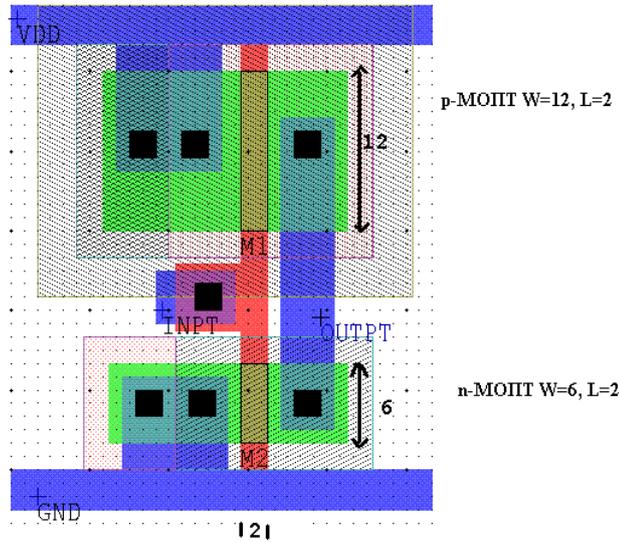
Задание 10.

Нарисуйте структурную схему АЦП двухтактного интегрирования и структурную схему параллельного АЦП. Нарисуйте диаграмму состояний приоритетного шифратора.

7.2.3 Примерный перечень заданий для решения прикладных задач

Задание 1.

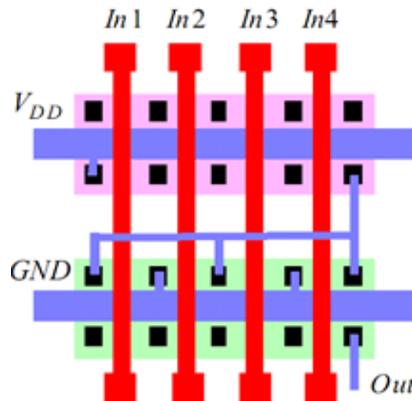
По топологическому чертежу логического элемента заказной БИС по КМОП-технологии с N-карманом восстановите электрическую схему и проведите схемотехническое моделирование в САПР Tanner



1	2	3	4
2И-НЕ	2ИЛИ-НЕ	2И	Инвертор

Задание 2.

По топологическому чертежу логического элемента базового матричного кристалла по КМОП-технологии восстановите электрическую схему и проведите схемотехническое моделирование в САПР Tanner.

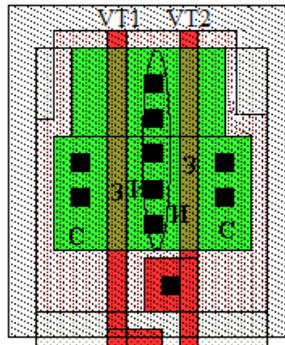


1	2	3	4
4 И	4 И-НЕ	4 ИЛИ-НЕ	4 ИЛИ

Задание 3.

По топологии логического элемента выполненного по КМОП-технологии с N-

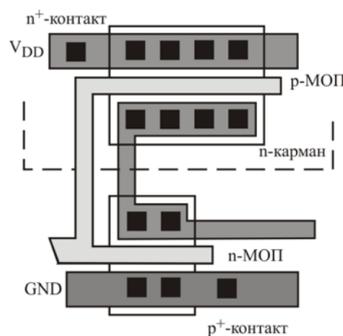
карманом восстановите фрагмент электрической схемы и проведите схемотехническое моделирование вентиля 2И-НЕ в САПР Tanner



1	2	3	4

Задание 4.

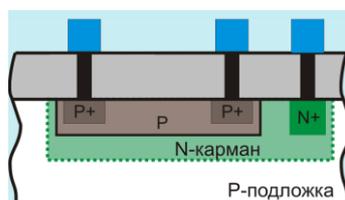
По топологическому чертежу логического элемента выполненного по КМОП-технологии с N-карманом восстановите электрическую схему и проведите схемотехническое моделирование в САПР Tanner.



1	2	3	4
2 И	НЕ	2 ИЛИ-НЕ	2 ИЛИ

Задание 5.

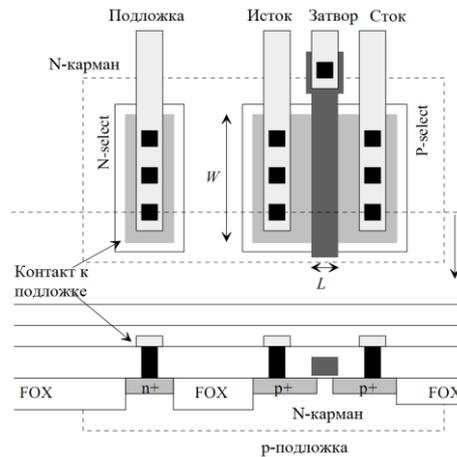
По топологическому чертежу КМОП-структуры с N-карманом восстановите элемент конструкции и проведите схемотехническое моделирование резистивной лестницы R-2R в САПР Tanner.



1	2	3	4
Резистор, сформированный из р-МОП-транзистора	р-МОП-транзистор	МОП-конденсатор	Диод

Задание 6.

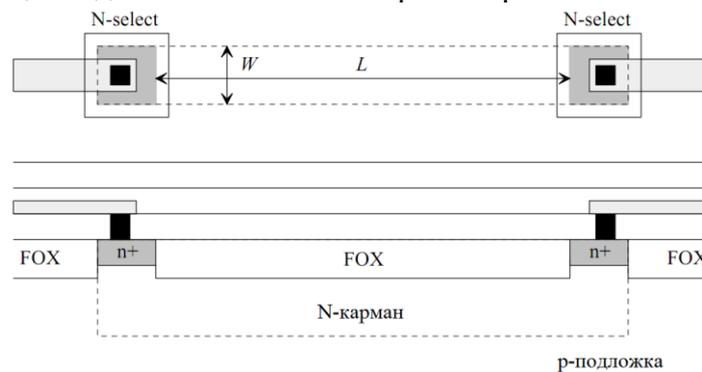
По топологии и сечению КМОП-структуры с N-карманом определите, какой транзистор представлен. Сконструируйте инвертор и проведите анализ переходных процессов в САПР Tanner.



1	2	3	4
р-МОП транзистор с индуцированным каналом	п-МОП транзистор с индуцированным каналом	п-МОП транзистор со встроенным каналом	Биполярный транзистор

Задание 7.

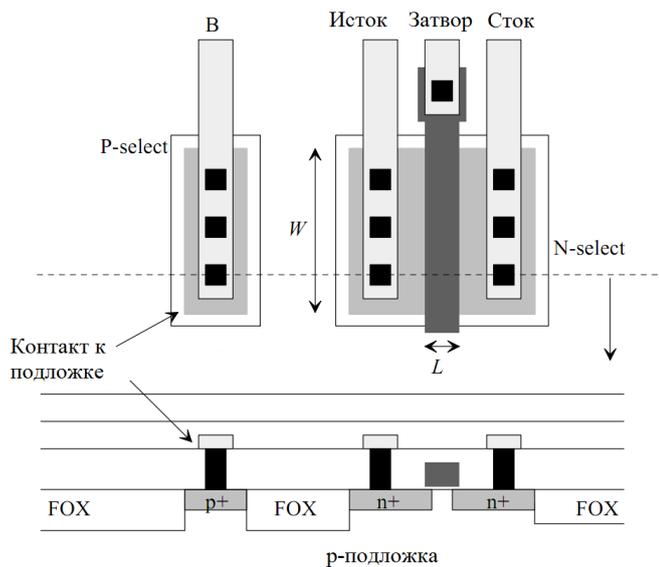
По топологическому чертежу и сечению КМОП-структуры с N-карманом определите, восстановите элемент конструкции. Проведите схемотехническое моделирование резистивной лестницы из двоично-взвешенных резисторов в САПР Tanner.



1	2	3	4
Резистор в N-кармане	ррр-транзистор	МОП-конденсатор в слое поликремния	Диод в слое поликремния

Задание 8.

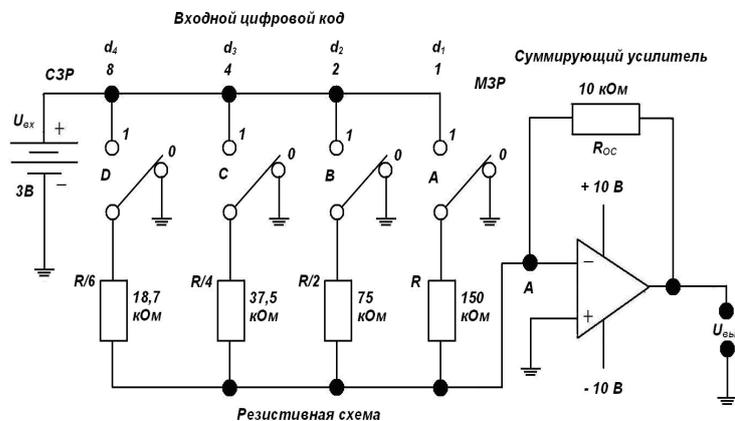
По топологии и сечению КМОП-структуры с N-карманом определите, какой транзистор представлен. Сконструируйте инвертор и проведите анализ по постоянному току в САПР Tanner.



1	2	3	4
р-МОП транзистор с индуцированным каналом	п-МОП транзистор с индуцированным каналом	п-МОП транзистор со встроенным каналом	Биполярный транзистор

Задание 9.

В САПР OrCAD реализуйте проект четырехразрядного ЦАП, суммирующий токи на ОУ с использованием двоично-взвешенных резисторов. Смоделируйте ситуацию, когда переключатель А установлен в положение логической единицы.



1	2	3	4
0.2 В	2.55 В	5 В	1.25 В

Задание 10.

Используя язык SystemVerilog реализуйте модуль, который описывает битовые операции, на 4-разрядных шинах для пяти логических функций AND, OR, XOR, NAND, NOR с помощью операторов непрерывного присваивания.

```

module gates(input logic [3:0] a, b,
             output logic [3:0] y1, y2, y3, y4, y5);
/*five different two-input logic
gates acting on 4-bit busses */
assign y1 = a & b; // AND
assign y2 = a | b; // OR

```

```

assign y3 = a ^ b; // XOR
assign y4 = ~(a & b); // NAND
assign y5 = ~(a | b); // NOR
endmodule

```

1	2	3	4
5В	0,5 В	-2 В	2,5 В

7.2.4 Примерный перечень вопросов для подготовки к зачету

1. Назначение, применение и перспективы развития специализированных БИС конкретного применения (ASIC).
2. БИС для специализированных стандартных применений (ASSP).
3. Назначение, применение и перспективы развития ПЛИС. Классификация ПЛИС.
4. Понятие идеологии БИС типа «система на кристалле» (System on chip, SOC).
5. Заказные и полузаказные интегральные схемы на основе КМОП БИС (вентильные матрицы).
6. Сложные программируемые логические схемы (CPLD).
7. Программируемые пользователем вентильные матрицы (FPGA, ППВМ).
8. Основные этапы проектирования БИС и систем на кристалле.
9. Системное проектирование и верификация.
10. Архитектура программного обеспечения.
11. Сложно-функциональные цифровые и аналоговые блоки.
12. Архитектурное планирование кристалла. Языки SystemC/C++.
13. Функциональное проектирование и верификация.
14. Физическое проектирование и верификация.
15. Языки описания поведенческих моделей аналого-цифровых блоков: Verilog-A, Verilog-AMS, VHDL-AMS.
16. Симуляторы SPICE, Spectre-Verilog и AMS Designer фирмы Cadence.
17. Аналого-цифровые и цифровые сложно-функциональные блоки БИС СнК и ПЛИС
18. Разработка имитационных моделей микропроцессорных ядер в системе Matlab/Simulink.
19. Программирование в системе Matlab/Simulink.
20. Создание M-функций основных функциональных узлов микропроцессорного ядра в системе Matlab/Simulink.
21. Формат с фиксированной запятой. fi-объекты системы Matlab.
22. Характеристики микропроцессорных ядер PicoBlaze, MicroBlazer, PowerPC фирмы Xilinx для реализации в базисе ПЛИС.
23. Архитектура, функциональные модули и набор инструкций микропроцессорного ядра Nios II фирмы Altera для реализации в базисе ПЛИС.
24. Разработка имитационных моделей цифровых устройств обработки сигналов на верхнем уровне с использованием стандартных блоков DSP System Toolbox системы Matlab/Simulink.

25. Разработка имитационных моделей цифровых устройств обработки сигналов на верхнем уровне с использованием блоков среды Xilinx System Generator и системы Matlab/Simulink.
26. Разработка имитационных моделей цифровых устройств обработки сигналов на верхнем уровне с использованием блоков среды Altera DSP Builder и системы Matlab/Simulink.
27. Тестирование комбинационных и последовательностных схем. Метод сканирования пути.
28. Использование цифровых автоматов в технологии периферийного сканирования БИС.
29. Проектирование цифровых автоматов с использованием системы MATLAB/SIMULINK и САПР ПЛИС Quartus II.
30. Приложение StateFlow для визуально-графической разработки конечного автомата

7.2.5 Примерный перечень заданий для подготовки к экзамену

Не предусмотрено учебным планом

7.2.6. Методика выставления оценки при проведении промежуточной аттестации

Промежуточная аттестация проводится по тестам и билетам, каждый из которых содержит 5 вопросов и задачу. Каждый правильный ответ на вопрос в тесте оценивается 1 баллом, задача оценивается в 5 баллов. Максимальное количество набранных баллов – 10.

1. Оценка «Неудовлетворительно» ставится в случае, если студент набрал менее 3 баллов.

2. Оценка «Удовлетворительно» ставится в случае, если студент набрал от 3 до 5 баллов

3. Оценка «Хорошо» ставится в случае, если студент набрал от 6 до 8 баллов.

4. Оценка «Отлично» ставится, если студент набрал от 9 до 10 баллов.

7.2.7 Паспорт оценочных материалов

№ п/п	Контролируемые разделы (темы) дисциплины	Код контролируемой компетенции	Наименование оценочного средства
1	Маршрут проектирования БИС СнК и технологические платформы	ПКВ-1, ПКВ-4, ПКВ-5	Тест, защита лабораторных работ
2	Особенности СнК-проектирования	ПКВ-1, ПКВ-4, ПКВ-5	Тест, защита лабораторных работ
3	Аналоговые и цифровые сложно-функциональные блоки БИС СнК	ПКВ-1, ПКВ-4, ПКВ-5	Тест, защита лабораторных работ
4	Разработка моделей вычислительных устройств на языке Verilog-A	ПКВ-1, ПКВ-4, ПКВ-5	Тест, защита лабораторных работ
5	Программные средства для разработки встраиваемых микропроцессорных систем на ПЛИС СнК	ПКВ-1, ПКВ-4, ПКВ-5	Тест, защита лабораторных работ

6	Модельно-ориентированное проектирование устройств ЦОС на ПЛИС в среде Xilinx System Generator	ПКВ-1, ПКВ-4, ПКВ-5	Тест, защита лабораторных работ
---	---	---------------------	---------------------------------

7.3. Методические материалы, определяющие процедуры оценивания знаний, умений, навыков и (или) опыта деятельности

Тестирование осуществляется, либо при помощи компьютерной системы тестирования, либо с использованием выданных тест-заданий на бумажном носителе. Время тестирования 30 мин. Затем осуществляется проверка теста экзаменатором и выставляется оценка согласно методики выставления оценки при проведении промежуточной аттестации.

Решение стандартных задач осуществляется, либо при помощи компьютерной системы тестирования, либо с использованием выданных задач на бумажном носителе. Время решения задач 30 мин. Затем осуществляется проверка решения задач экзаменатором и выставляется оценка, согласно методики выставления оценки при проведении промежуточной аттестации.

Решение прикладных задач осуществляется, либо при помощи компьютерной системы тестирования, либо с использованием выданных задач на бумажном носителе. Время решения задач 30 мин. Затем осуществляется проверка решения задач экзаменатором и выставляется оценка, согласно методики выставления оценки при проведении промежуточной аттестации.

8 УЧЕБНО МЕТОДИЧЕСКОЕ И ИНФОРМАЦИОННОЕ ОБЕСПЕЧЕНИЕ ДИСЦИПЛИНЫ

8.1 Перечень учебной литературы, необходимой для освоения дисциплины

7.1 Рекомендуемая литература				
№ п/п	Авторы, составители	Заглавие	Вид и годы издания	Обеспеченность
7.1.1 Основная литература				
1	Мартюшев Ю.Ю.	Практика функционального цифрового моделирования в радиотехнике. — М.: Горячая линия – Телеком, 2014. — 372 с.	Учеб. для вузов, 2014	0.3
2	Солонина А.И., Улахович Д.А., Арбузов С.М., Соловьева Е.Б.	Основы цифровой обработки сигналов. — СПб.: БХВ-Петербург, 2005. — 437 с.	Учеб. для вузов, 2005	0.5
3	Соловьев В.В.	Проектирование цифровых систем на основе ПЛИС. — М.: Горячая линия – Телеком, 2007. — 358 с.	Учеб. для вузов, 2007	0.4
4	Грушевицкий Р., Мурсаев А., Угрюмов Е.	Проектирование систем на микросхемах с программируемой структурой. — СПб.: БХВ-Петербург, 2006. — 419 с.	Учеб. для вузов, 2006	0.1
5	Амосов В.В.	Схемотехника и средства проекти-	Учеб. для ву-	0.1

		рования цифровых устройств. — СПб.: БХВ – Петербург, 2007. — 296 с.	зов, 2007	
6	Тарасов И.Е., Потехин И.Е.	Разработка систем цифровой обработки сигналов на базе ПЛИС. — М.: Горячая линия – Телеком, 2007. — 354 с.	Учеб. для вузов, 2007	0.4
7.1.2. Дополнительная литература				
1	Строгонов А.В.	Реализация алгоритмов цифровой обработки сигналов в базисе программируемых логических интегральных схем. — СПб.: Лань, 2019. — 352 с.	Учеб. для вузов, 2019	1
2	Строгонов А.В.	Цифровая обработка сигналов в базисе программируемых логических интегральных схем. — СПб.: Лань, 2018. — 312 с.	Учеб. для вузов, 2018	1
3	Строгонов А.В.	Проектирование устройств цифровой обработки сигналов для реализации в базисе программируемых логических интегральных схем. — Воронеж: ФГБОУ ВПО «ВГТУ», 2013. — 323 с.	Учеб. для вузов, 2013	1
4	Строгонов А.В.	Системное проектирование программируемых логических интегральных схем. — Воронеж: ФГБОУ ВПО «ВГТУ», 2012. — 322 с.	Учеб. для вузов, 2012	1
7.1.3. Методические разработки				
1	Строгонов А.В.	Методические указания к выполнению лабораторных работ № 1, 2 по дисциплине «Проектирование цифровых устройств в базисе ПЛИС». Воронеж: ФГБОУ ВПО «ВГТУ», 2014. 57 с	Метод. указ., 2014	1

8.2 Перечень информационных технологий, используемых при осуществлении образовательного процесса по дисциплине, включая перечень лицензионного программного обеспечения, ресурсов информационно-телекоммуникационной сети «Интернет», современных профессиональных баз данных и информационных справочных систем:

САПР ПЛИС Altera Quartus II+ Altera DSP Builder САПР ПЛИС Xilinx ISE+ Xilinx System Generator Системы цифрового моделирования ModelSim-Altera Система визуально-имитационного моделирования Matlab/Simulink www.labfor.ru Лаборатории электронных средств обучения, ЛЭСО ГОУ ВПО «СибГУТИ»

www.asic.ru НПК "Технологический центр"
www.tcen.ru НПК "Технологический центр"
www.e-kir.ru Электронные версии журнала "Компоненты и технология"

9 МАТЕРИАЛЬНО-ТЕХНИЧЕСКАЯ БАЗА, НЕОБХОДИМАЯ ДЛЯ ОСУЩЕСТВЛЕНИЯ ОБРАЗОВАТЕЛЬНОГО ПРОЦЕССА

Учебный лабораторный стенд на ПЛИС структуры FPGA — LESO2.

10. МЕТОДИЧЕСКИЕ УКАЗАНИЯ ДЛЯ ОБУЧАЮЩИХСЯ ПО ОСВОЕНИЮ ДИСЦИПЛИНЫ (МОДУЛЯ)

По дисциплине «Системы на кристалле» читаются лекции, проводятся лабораторные занятия.

Основой изучения дисциплины являются лекции, на которых излагаются наиболее существенные и трудные вопросы, а также вопросы, не нашедшие отражения в учебной литературе.

Лабораторные работы выполняются на лабораторном оборудовании в соответствии с методиками, приведенными в указаниях к выполнению работ.

Вид учебных занятий	Деятельность студента
Лекция	Написание конспекта лекций: кратко, схематично, последовательно фиксировать основные положения, выводы, формулировки, обобщения; пометать важные мысли, выделять ключевые слова, термины. Проверка терминов, понятий с помощью энциклопедий, словарей, справочников с выписыванием толкований в тетрадь. Обозначение вопросов, терминов, материала, которые вызывают трудности, поиск ответов в рекомендуемой литературе. Если самостоятельно не удастся разобраться в материале, необходимо сформулировать вопрос и задать преподавателю на лекции или на практическом занятии.
Лабораторная работа	Лабораторные работы позволяют научиться применять теоретические знания, полученные на лекции при решении конкретных задач. Чтобы наиболее рационально и полно использовать все возможности лабораторных для подготовки к ним необходимо: следует разобрать лекцию по соответствующей теме, ознакомиться с соответствующим разделом учебника, проработать дополнительную литературу и источники, решить задачи и выполнить другие письменные задания.
Самостоятельная работа	Самостоятельная работа студентов способствует глубокому усвоению учебного материала и развитию навыков самообразования. Самостоятельная работа предполагает следующие составляющие: - работа с текстами: учебниками, справочниками, дополнительной литературой, а также проработка конспектов лекций; - выполнение домашних заданий и расчетов; - работа над темами для самостоятельного изучения; - участие в работе студенческих научных конференций, олимпиад; - подготовка к промежуточной аттестации.
Подготовка к промежуточной аттестации	Готовиться к промежуточной аттестации следует систематически, в течение всего семестра. Интенсивная подготовка должна начаться не позднее, чем за месяц-полтора до промежуточной аттестации. Данные перед зачетом три дня эффективнее всего использовать для повторения и систематизации материала.

ЛИСТ РЕГИСТРАЦИИ ИЗМЕНЕНИЙ

№ п/п	Перечень вносимых изменений	Дата внесения изменений	Подпись заведующего кафедрой, ответственной за реализацию ОПОП
1		31.08.2018	
2		31.08.2019	
3		31.08.2020	