

МИНИСТЕРСТВО ОБРАЗОВАНИЯ И НАУКИ РОССИЙСКОЙ ФЕДЕРАЦИИ
ФЕДЕРАЛЬНОЕ ГОСУДАРСТВЕННОЕ БЮДЖЕТНОЕ
ОБРАЗОВАТЕЛЬНОЕ УЧРЕЖДЕНИЕ
ВЫСШЕГО ОБРАЗОВАНИЯ
«ВОРОНЕЖСКИЙ ГОСУДАРСТВЕННЫЙ ТЕХНИЧЕСКИЙ УНИВЕРСИТЕТ»
(ФГБОУ ВО «ВГТУ», ВГТУ)

«УТВЕРЖДАЮ»

Председатель Ученого совета факультета радиотехники и электроники

проф. Небольсин В.А. _____

(подпись)

2016 г.

УЧЕБНО-МЕТОДИЧЕСКИЙ КОМПЛЕКС ДИСЦИПЛИНЫ

Проектирование цифровых устройств в базисе ПЛИС

(наименование дисциплины по учебному плану ООП)

для направления подготовки (специальности): 11.03.04 Электроника и нанoeлектроника
(код, наименование)

Профиль подготовки (специализация): Микроэлектроника и твердотельная электроника
(название профиля, магистерской программы, специализации по УП)

Форма обучения очная Срок обучения нормативный

Кафедра полупроводниковой электроники и нанoeлектроники
(наименование кафедры-разработчика УМКД)

УМКД разработал: Строгонов А.В., д.т.н.
(Ф.И.О., ученая степень авторов разработки)

Рассмотрено и одобрено на заседании методической комиссии ФРТЭ
(наименование факультета)

Протокол № _____ от «_____» _____ 2016 г.

Председатель методической комиссии Москаленко А.Г.
(Ф.И.О)

Воронеж 2016 г.

МИНИСТЕРСТВО ОБРАЗОВАНИЯ И НАУКИ РОССИЙСКОЙ ФЕДЕРАЦИИ
ФЕДЕРАЛЬНОЕ ГОСУДАРСТВЕННОЕ БЮДЖЕТНОЕ
ОБРАЗОВАТЕЛЬНОЕ УЧРЕЖДЕНИЕ
ВЫСШЕГО ОБРАЗОВАНИЯ
«ВОРОНЕЖСКИЙ ГОСУДАРСТВЕННЫЙ ТЕХНИЧЕСКИЙ УНИВЕРСИТЕТ»
(ФГБОУ ВО «ВГТУ», ВГТУ)

«УТВЕРЖДАЮ»

Председатель Ученого совета факультета радиотехники и электроники

проф. Небольсин В.А. _____

(подпись)

_____ 2016 г.

РАБОЧАЯ ПРОГРАММА ДИСЦИПЛИНЫ (МОДУЛЯ)

Проектирование цифровых устройств в базисе ПЛИС

(наименование дисциплины (модуля) по УП)

Закреплена за кафедрой: полупроводниковой электроники и нанoeлектроники

Направление подготовки (специальности): 11.03.04 Электроника и нанoeлектроника
(код, наименование)

Профиль: Микроэлектроника и твердотельная электроника
(название профиля по УП)

Часов по УП: 144; **Часов по РПД:** 144;

Часов по УП (без учета часов на экзамены): 108; **Часов по РПД:** 144;

Часов на самостоятельную работу по УП: 36 (33%);

Часов на самостоятельную работу по РПД: 36 (33%)

Общая трудоемкость в ЗЕТ: 4;

Виды контроля в семестрах (на курсах): Экзамены - 8; Зачеты - 0; Зачеты с оценкой – 0;

Курсовые проекты - 0; Курсовые работы - 0.

Форма обучения: очная;

Срок обучения: нормативный.

Распределение часов дисциплины по семестрам

Вид занятий	№ семестров, число учебных недель в семестрах																	
	1 / 18		2 / 18		3 / 18		4 / 18		5 / 18		6 / 18		7 / 18		8 / 12		Итого	
	УП	РПД	УП	РПД	УП	РПД	УП	РПД	УП	РПД	УП	РПД	УП	РПД	УП	РПД	УП	РПД
Лекции															18	18	18	18
Лабораторные															36	36	36	36
Практические															18	18	18	18
Ауд. занятия															72	72	72	72
Сам. работа															36	36	36	36
Итого															108	108	108	108

Сведения о ФГОС, в соответствии с которым разработана рабочая программа дисциплины (модуля) – 11.03.04 «Электроника и нанoeлектроника». Утвержден приказом Министерства образования Российской Федерации от 12 марта 2015 г. №218.

Программу составил: _____ д.т.н., Строгонов А.В.
(подпись, ученая степень, ФИО)

Рецензент (ы): _____ Коваленко П.Ю., к.т.н., зам. гл. инженера АО «ВЗПП-С»

Рабочая программа дисциплины составлена на основании учебного плана подготовки бакалавров по направлению 11.03.04 “Электроника и нанoeлектроника”, профиль “Микроэлектроника и твердотельная электроника”.

Рабочая программа обсуждена на заседании кафедры полупроводниковой электроники и нанoeлектроники

протокол № _____ от _____ 2016 г.

Зав. кафедрой ППЭНЭ _____ С.И. Рембеза

1. ЦЕЛИ ОСВОЕНИЯ ДИСЦИПЛИНЫ

1.1	Цель изучения дисциплины – обеспечение основ проектирования цифровых устройств в базисе БИС программируемой логики (ПЛИС) с привлечением высокоуровневого языка описания аппаратных средств VHDL в САПР Quartus II и системы визуально-имитационного моделирования Matlab/Simulink. Изучение дисциплины должно способствовать формированию у студентов основ разработки сложно-функциональных цифровых устройств в базисе ПЛИС.
1.2	Для достижения цели ставятся задачи:
1.2.1	изучение основ цифровых устройств представленных схемным описанием на уровне вентилей, кодом языка VHDL, мегафункциями САПР Quartus II для реализации в базисе ПЛИС;
1.2.2	освоение языка VHDL для написания кода моделей цифровых устройств;
1.2.3	получение практических навыков работы с системой визуально-имитационного моделирования Matlab/Simulink для разработки сложно-функциональных моделей цифровых устройств: с использованием графического представления последовательностных устройств приложения StateFlow и языка М-файлов; извлечение кода языка VHDL с помощью приложения Simulink HDL coder с последующим созданием функциональных моделей в базисе ПЛИС в САПР Quartus II;
1.2.4	получение практических навыков работы с САПР ПЛИС Quartus II + Nios II для разработки функциональных моделей цифровых устройств с использованием мегафункций и отладочной платой DE2 фирмы Altera

2. МЕСТО ДИСЦИПЛИНЫ В СТРУКТУРЕ ООП ВО

Цикл (раздел) ООП: Б1	код дисциплины в УП:Б1.В.ДВ.9.1
2.1 Требования к предварительной подготовке обучающегося	
Для успешного освоения дисциплины студент должен иметь знания, полученные при изучении дисциплин:	
Б1.Б.16	«Физические основы электроники»
Б1.Б.20	«Схемотехника»
Б1.В.ОД.16	«Физические основы радиотехники»
Б1.В.ОД.18	«Системы автоматизированного проектирования интегральных микросхем»
2.2 Дисциплины и практики, для которых освоение данной дисциплины (модуля) необходимо как предшествующее	
Дисциплина завершает курс бакалавриата.	

3. КОМПЕТЕНЦИИ ОБУЧАЮЩЕГОСЯ, ФОРМИРУЕМЫЕ В РЕЗУЛЬТАТЕ ОСВОЕНИЯ ДИСЦИПЛИНЫ

ПКВ-1	способностью владеть современными методами расчета и проектирования микроэлектронных приборов и устройств твердотельной электроники, способностью к восприятию, разработке и критической оценке новых способов их проектирования
ПКВ-2	готовностью к применению современных технологических процессов и технологического оборудования на этапах разработки и производства микроэлектронных приборов и устройств твердотельной электроники
ПКВ-3	способность идентифицировать новые области исследований, новые проблемы в сфере физики, проектирования, технологии изготовления и применения микроэлектронных приборов и устройств

В результате освоения дисциплины обучающийся должен

3.1	Знать:
3.1.1	основные законы и теоремы алгебры логики Буля, методы минимизации, основные логические элементы; (ПКВ-1)
3.1.2	основные схемотехнические решения, используемые для разработки комбинационных и последовательностных цифровых устройств по ТТЛ- и КМОП-технологиям; (ПКВ-1)
3.1.3	теорию конечных автоматов и методы синтеза; (ПКВ-1)
3.1.4	методы обработки цифровых сигналов; (ПКВ-1)
3.1.5	основные функциональные узлы микропроцессорных устройств для реализации в базисе ПЛИС; (ПКВ-1)
3.1.6	основы высокоуровневого языка описания аппаратных средств (VHDL); (ПКВ-1)
3.2	Уметь:
3.2.1	читать условные обозначения и схемы цифровых устройств; (ПКВ-2)
3.2.2	строить функциональные модели цифровых устройств с применением языка VHDL и мегафункций в САПР ПЛИС Quartus II; (ПКВ-1)
3.2.3	строить имитационные модели сложно-функциональных цифровых устройств в системе Matlab/Simulink. (ПКВ-1)
3.3	Владеть:
3.3.1	навыками работы с библиотекой цифровых устройств на транзисторно-транзисторной логике (ТТЛ) серии 7400 фирмой Texas Instruments ИС средней степени интеграции; (ПКВ-1, ПКВ-2)
3.3.2	навыками работы с САПР ПЛИС Quartus II и отладочными средствами; (ПКВ-1)
3.3.3	навыками работы с системой визуально-имитационного моделирования Matlab/Simulink. (ПКВ-3)

4. СТРУКТУРА И СОДЕРЖАНИЕ ДИСЦИПЛИНЫ

№ п/п	Наименование раздела дисциплины	Семестр	Неделя семестра	Вид учебной нагрузки и их трудоемкость в часах				
				Лекции	Лаборатор- ные работы	Практиче- ские занятия	СРС	Всего часов
1	Архитектуры вычислительных систем на ПЛИС	8	1-2	2	-	8	6	16
2	Типовая структура 8-разрядного микропроцессора	8	3-4	4	4	8	6	22
3	Проектирование цифровых фильтров в базисе ПЛИС	8	5-6	3	8	2	6	19
4	Проектирование функциональ- ных узлов микропроцессорных систем	8	7-8	3	8	-	6	17
5	Разработка имитационных моде- лей микропроцессорных ядер	8	9-10	3	8	-	6	17
6	Встраиваемые микропроцессор- ные системы для реализации в базисе ПЛИС	8	11-12	3	8	-	6	17
Итого				18	36	18	36	108

4.1 Лекции

Неделя семестра	Тема и содержание лекции	Объем часов
1. Архитектуры вычислительных систем на ПЛИС		2
1	Классификация программируемых логических интегральных схем (ПЛИС). <i>Самостоятельное изучение.</i> Понятие “система на кристал- ле” (СнК).	1
2	Архитектуры микропроцессоров и микроконтроллеров. Микропроцессорные ядра (софт-процессоры). <i>Самостоятельное изучение.</i> ЦОС–процессоры, динамиче- ские реконфигурируемые микропроцессорные системы на базе ПЛИС по архитектуре FPGA.	1
2. Типовая структура 8-разрядного микропроцессора		4
3	Архитектура восьми разрядного микропроцессора. Стеки. Моделируемые стеки. Блок управления и синхронизации. Регистры общего и специального назначения. Счетчик программ. <i>Самостоятельное изучение.</i> Программирование микропро- цессоров. Программирование циклов. Программирование слож- ных разветвлений. Подпрограммы. Ассемблеры.	2
4	АЛУ. Регистр команд. Дешифратор команд. Система ко-	2

	манд. Команды пересылки. Команды с непосредственной адресацией. Команды передачи управления. Арифметические и логические команды. Команды ввода/вывода. Информационные потоки в процессе выполнения команд. <i>Самостоятельное изучение.</i> Команды обращения к памяти. Команды обращения к подпрограммам.	
3. Проектирование цифровых фильтров в базисе ПЛИС		3
5	Моделирование КИХ-фильтров с использованием системы визуально-имитационного Matlab/Simulink. <i>Самостоятельное изучение.</i> Перемножители многоразрядных сигналов на мегафункциях ALTMULT_ACCUM, ALTMULT_ADD и ALTMEMMULT САПР Quartus II компании Altera.	1
6	КИХ-фильтры на последовательной распределенной арифметике. Проектирование параллельных КИХ-фильтров в базисе ПЛИС. <i>Самостоятельное изучение.</i> Умножение с накоплением методом правого сдвига. КИХ-фильтры на параллельной распределенной арифметик.	2
4. Проектирование функциональных узлов микропроцессорных систем		3
7	Проектирование комбинационных устройств на языке VHDL: дешифраторы, шифраторы, мультиплексоры, коммутаторы, сумматоры с последовательным и ускоренным переносом, преобразователи кодов. <i>Самостоятельное изучение.</i> Проектирование конечных автоматов. Диаграммы переходов. Автоматы Мили. Автоматы Мура. Методы кодирования конечных автоматов. Матричные и векторные перемножители.	2
8	Проектирование последовательностных устройств на языке VHDL: триггеры, регистры, счетчики. Проектирование модулей памяти (ОЗУ, ПЗУ). <i>Самостоятельное изучение.</i> Проектирование регистрных буферов типа FIFO.	1
5. Разработка имитационных моделей микропроцессорных ядер		3
9	Разработка имитационных моделей микропроцессорных ядер в системе Matlab/Simulink. <i>Самостоятельное изучение.</i> Основы работы с системой Matlab/Simulink. Работа в итеративном режиме.	1
10	Программирование в системе Matlab/Simulink. Создание М-функций основных функциональных узлов микропроцессорного ядра в системе Matlab/Simulink. Работа с отладчиком моделей Simulink Debugger. Формат с фиксированной запятой. fi-объекты системы Matlab. <i>Самостоятельное изучение.</i> Библиотеки Simulink.	2
6. Встраиваемые микропроцессорные системы для реализации в базисе ПЛИС		3
11	Характеристики микропроцессорных ядер PicoBlaze, MicroBlazer, PowerPC фирмы Xilinx для реализации в базисе ПЛИС. Архитектура, функциональные модули и набор инструкций мик-	1

	ропроцессорного ядра Nios II фирмы Altera для реализации в базе ПЛИС. Компоненты SOPC Builder. Интерфейс Avalon. <i>Самостоятельное изучение.</i> Система команд микропроцессорного ядра PicoBlaze. Среда разработки приложений для Nios II на языках C и ассемблер Altera Monitor Program.	
12	Разработка микропроцессорных ядер в САПР ПЛИС Quartus II на языке VHDL. Разработка функциональных блоков микропроцессорных ядер (регистры общего назначения, счетчик программ, АЛУ, ОЗУ, ПЗУ) с использованием мегафункций САПР ПЛИС Quartus II. <i>Самостоятельное изучение.</i> Основы языка C для программирования микропроцессорных ядер.	2
Итого часов		18

4.2 Лабораторные работы

Неделя семестра	Наименование лабораторной работы	Объем часов	Виды контроля
4. Проектирование функциональных узлов микропроцессорных систем		8	Отчет
4	Проектирование последовательностных устройств на языке VHDL в базе ПЛИС: регистры, счетчики.	4	
5	Проектирование последовательностных устройств на языке VHDL в базе ПЛИС: конечные автоматы, модули памяти.	4	
5. Разработка имитационных моделей микропроцессорных ядер		8	Отчет
6	Разработка имитационной модели 8-разрядного микропроцессорного ядра с управляющим автоматом, представленного в виде текстового описания на языке М-файлов системы Matlab/Simulink с последующим извлечением кода языка VHDL с помощью приложения Simulink HDL coder.	4	
7	Разработка имитационной модели 8-разрядного микропроцессорного ядра с управляющим автоматом представленного графом приложения StateFlow системы Matlab/Simulink с последующим извлечением кода языка VHDL с помощью приложения Simulink HDL coder.	4	
6. Встраиваемые микропроцессорные системы для реализации в базе ПЛИС		20	Отчет
8	Проектирование учебного микропроцессорного ядра для реализации в базе ПЛИС на языке VHDL с помощью конечного автомата в САПР Quartus II.	4	
9	Использование различных типов памяти ПЛИС серии Stratix III и мегафункций САПР Quartus II при проектировании учебного микропроцессорного ядра.	4	

10	Разработка функциональной модели микропроцессорного ядра по коду языка VHDL извлеченного из М-файлов системы Matlab/Simulink имитационной модели микропроцессорного ядра.	4	
11	Разработка функциональной модели микропроцессорного ядра по коду языка VHDL извлеченного из описания графа управляющего автомата созданного с помощью приложения StateFlow системы Matlab/Simulink.	4	
12	Получение практических навыков работы с отладочной платой DE2 фирмы Altera со встроенным софт-процессором Nios II на ПЛИС типа CYCLONE. Разработка аппаратных средств на основе софт-процессора Nios II с использованием SOPC Builder в САПР Quartus II. Программирование на языке ассемблера софт-процессора Nios II.	4	
Итого часов		36	

4.3 Практические занятия

Неделя семестра	Наименование практического занятия	Объем часов	Виды контроля
3. Проектирование цифровых фильтров в базисе ПЛИС		12	
1	Разработка модели КИХ-фильтра в системе Matlab/Simulink с использованием среды FDATool с последующей реализацией в базисе ПЛИС	4	
2	Проектирование КИХ-фильтра на 4 отвода с использованием последовательной распределенной арифметики в САПР ПЛИС Quartus II	4	
3	Проектирование параллельного КИХ-фильтра на 4 отвода с использованием мегафункций САПР ПЛИС Quartus II	4	
4. Проектирование функциональных узлов микропроцессорных систем		6	
4	Проектирование комбинационных устройств на языке VHDL в базисе ПЛИС: дешифраторы, шифраторы, мультиплексоры, сумматоры, преобразователи кодов.	4	
5	Проектирование комбинационных устройств на языке VHDL в базисе ПЛИС: мультиплексоры, сумматоры, преобразователи кодов.	2	Конрт. раб.
Итого часов		18	

4.4 Самостоятельная работа студента (СРС)

Неделя семестра	Содержание СРС	Виды контроля	Объем часов
1	Работа с конспектом лекций, с учебником		1

[illegible]

5. ОБРАЗОВАТЕЛЬНЫЕ ТЕХНОЛОГИИ

	В рамках изучения дисциплины предусмотрены следующие образовательные технологии:
5.1	Лекции: информационные лекции, лекции – визуализации, проблемные лекции
5.2	Лабораторные работы: – выполнение лабораторных работ; – защита выполненных работ;
5.3	Практические занятия: – выполнение практических заданий; – выполнение контрольных работ;
5.4	самостоятельная работа студентов: –изучение теоретического материала, –подготовка к практическим занятиям, –работа с учебно-методической литературой, –оформление конспектов лекций, подготовка отчетов, –подготовка к текущему контролю успеваемости, к зачету
5.5	консультации по всем вопросам учебной программы.

6. ОЦЕНОЧНЫЕ СРЕДСТВА ДЛЯ ТЕКУЩЕГО КОНТРОЛЯ УСПЕВАЕМОСТИ, ПРОМЕЖУТОЧНОЙ АТТЕСТАЦИИ ПО ИТОГАМ ОСВОЕНИЯ ДИСЦИПЛИНЫ И УЧЕБНО-МЕТОДИЧЕСКОЕ ОБЕСПЕЧЕНИЕ САМОСТОЯТЕЛЬНОЙ РАБОТЫ СТУДЕНТОВ

6.1	Контрольные вопросы и задания
6.1.1	Используемые формы текущего контроля: –контрольные работы; –отчет и защита выполненных практических работ.
6.1.2	Рабочая программа дисциплины обеспечена фондом оценочных средств для проведения входного, текущего контроля и промежуточной аттестации. Фонд включает примерные варианты контрольных работ, вопросы к экзамену, примерные экзаменационные билеты.
6.2	Темы письменных работ
6.2.1	Контрольная работа по теме «Сдвиговые регистры, счетчики на примитивах 74 серии в САПР ПЛИС Quartus II»
6.2.2	Контрольная работа по теме «Проектирование блоков ОЗУ, ПЗУ с использованием мегафункций в САПР ПЛИС Quartus II»
6.3	Другие виды контроля
6.3.1	Тесты по темам: «Умножением методом сдвига и сложения» «Комбинационные умножители»

7. УЧЕБНО-МЕТОДИЧЕСКОЕ И ИНФОРМАЦИОННОЕ ОБЕСПЕЧЕНИЕ ДИСЦИПЛИНЫ (МОДУЛЯ)

7.1 Рекомендуемая литература				
№ п/п	Авторы, составители	Заглавие	Годы издания. Вид издания	Обеспеченность
7.1.1 Основная литература				
1	Соловьев В.В.	Проектирование цифровых систем на основе ПЛИС. М.: Горячая линия - Телеком	2007 Печатный	0.4
2	Грушевицкий Р., Мурсаев А., Угрюмов Е.	Проектирование систем на микросхемах с программируемой структурой. Учеб. пособие. 2-е изд. СПб: ВХВ	2006 Печатный	0.1
3	Амосов В.В.	Схемотехника и средства проектирования цифровых устройств. БХВ-Петербург	2007 Печатный	0.1
4	Тарасов И.Е., Потехин И.Е.	Разработка систем цифровой обработки сигналов на базе ПЛИС. М.: Горячая линия - Телеком	2007 Печатный	0.4
5	Тарасов И.Е.	Разработка цифровых устройств на основе ПЛИС фирмы Xilinx с применением языка VHDL	2005 Печатный	0.4
6	Угрюмов Е.П.	Цифровая схемотехника: Учеб. пособие. - 2-е изд., перераб. и доп. - СПб.: БХВ-Петербург	2004 Печатный	1
7	Под ред. Кестера У.	Проектирование систем цифровой и смешанной обработки сигналов. М.: Техносфера	2011 Печатный носитель	0.4
7.1.2. Дополнительная литература				
1	Строгонов А.В.	Цифровая обработка сигналов в базисе программируемых логических интегральных схем	2015 Магнитный носитель	1
2	Строгонов А.В.	Проектирование устройств цифровой обработки сигналов для реализации в базисе программируемых логических интегральных схем	2013 Магнитный носитель	1
3	Строгонов А.В.	Основы цифровой обработки сигналов: учеб. пособие	2014 Магнитный носитель	1
4	Строгонов А.В.	Системное проектирование программируемых логических интегральных схем:	2012 Магнитный носитель	1

		учеб. пособие		
5	Строгонов А.В.	Основы микросхемотехники интегральных схем	2012 Магнитный носитель	1
7.1.3. Методические разработки				
1	Строгонов А.В.	Методические указания к выполнению лабораторных работ № 1, 2 по дисциплине «Проектирование цифровых устройств в базисе ПЛИС» для студентов направления 210100.62 «Электроника и нанoeлектроника» (профиль «Микroeлектроника и твердотельная электроника») очной формы обучения (рег. номер 179-2014)	2014 Магнитный носитель	1
7.1.4 Программное обеспечение и интернет ресурсы				
1	САПР БИС Tanner САПР ПЛИС Altera Quartus II САПР ПЛИС Xilinx ISE Системы цифрового моделирования ModelSim-Altera Система визуально-имитационного моделирования Matlab/Simulink Программа синтеза логики Synplicity Synplify			
2	www.labfor.ru Лаборатории электронных средств обучения, ЛЭСО ГОУ ВПО «СибГУТИ» www.asic.ru НПК "Технологический центр" www.tcen.ru НПК "Технологический центр" www.e-kir.ru Электронные версии журнала “Компоненты и технология”			

8. МАТЕРИАЛЬНО-ТЕХНИЧЕСКОЕ ОБЕСПЕЧЕНИЕ ДИСЦИПЛИНЫ (МОДУЛЯ)

8.1	Специализированная лекционная аудитория, оснащенная оборудованием для лекционных демонстраций и проекционной аппаратурой
8.2	Дисплейный класс, оснащенный САПР ПЛИС Altera Quartus II и Xilinx ISE, системой визуально-имитационного моделирования Matlab/Simulink и учебными лабораторными стендами LESO2.1 (Лаборатории электронных средств обучения, ЛЭСО ГОУ ВПО «СибГУТИ») в количестве 10 шт для проведения лабораторного практикума

**Карта обеспеченности рекомендуемой литературой
по дисциплине «Проектирование цифровых устройств в базисе ПЛИС»**

№ п/п	Авторы, составители	Заглавие	Год издания. Вид издания.	Обеспечен- ность
1. Основная литература				
1	Соловьев В.В.	Проектирование цифровых систем на основе ПЛИС. М.: Горячая линия - Телеком	2007 Печатный	0,4
2	Грушевицкий Р., Мурсаев А., Угрюмов Е.	Проектирование систем на микросхемах с программируемой структурой. Учеб. пособие. 2-е изд. СПб: BVV	2006 Печатный	0,1
3	Амосов В.В.	Схемотехника и средства проектирования цифровых устройств. БХВ-Петербург	2007 Печатный	0,1
4	Тарасов И.Е., Потехин И.Е.	Разработка систем цифровой обработки сигналов на базе ПЛИС. М.: Горячая линия - Телеком	2007 Печатный	0,4
5	Тарасов И.Е.	Разработка цифровых устройств на основе ПЛИС фирмы Xilinx с применением языка VHDL	2005 Печатный	0,4
6	Угрюмов Е.П.	Цифровая схемотехника: Учеб. пособие. - 2-е изд., перераб. и доп. - СПб.: БХВ-Петербург	2004 Печатный	1,0
7	Под ред. Кестера У.	Проектирование систем цифровой и смешанной обработки сигналов. М.: Техносфера	2011 Печатный носитель	0,4
1	Строгонов А.В., Цыбин	Проектирование сложно-функциональных блоков в базисе ПЛИС: учеб. пособие	2010 Печат.	1,0
2	Строгонов А.В.	Проектирование устройств цифровой обработки сигналов для реализации в базисе программируемых логических интегральных схем	2013 Магнитный носитель	1,0
3	Строгонов А.В.	Основы цифровой обработки сигналов: учеб. пособие	2014 Магнитный носитель	1,0
4	Строгонов А.В.	Цифровая обработка сигналов в базисе программируемых логических интегральных схем	2015 Магнитный носитель	1,0
2. Дополнительная литература				
1	Строгонов А.В.	Системное проектирование программируемых логических интегральных схем: учеб. пособие	2012 Магнитный носитель	1,0
2	Строгонов А.В.	Основы микросхемотехники интегральных схем	2012 Магнитный носитель	1,0

3. Методические разработки				
1	Строгонов А.В.	Методические указания к выполнению лабораторных работ № 1, 2 по дисциплине «Проектирование цифровых устройств в базисе ПЛИС» для студентов направления 210100.62 «Электроника и микроэлектроника» (профиль «Микроэлектроника и твердотельная электроника») очной формы обучения (рег. номер 179-2014)	2014 Магнитный носитель	1,0

Зав. кафедрой _____ С.И. Рембеза

Директор НТБ _____ Т.И. Буковшина

«УТВЕРЖДАЮ»
Председатель Ученого совета факультета радиотехники и электроники

(подпись) Небольсин В.А.

_____ 201__ г.

Лист регистрации изменений (дополнений) УМКД

Проектирование цифровых устройств в базисе ПЛИС

В УМКД вносятся следующие изменения (дополнения):

Изменения (дополнения) в УМКД обсуждены на заседании кафедры полупроводниковой электроники и нанoeлектроники

Протокол № _____ от «___» _____ 20__ г.

Зав. кафедрой ППЭНЭ

С.И. Рембеза

Изменения (дополнения) рассмотрены и одобрены методической комиссией ФРТЭ

Председатель методической комиссии ФРТЭ

А.Г. Москаленко

«Согласовано»

С.И. Рембеза

Лист регистрации изменений

Порядко- вый номер изменения	Раздел, пункт	Вид изменения (за- менить, аннулиро- вать, добавить)	Номер и дата при- каза об изменении	Фамилия и инициа- лы, подпись лица, внесшего изменение	Дата внесе- ния измене- ния