

МИНИСТЕРСТВО ОБРАЗОВАНИЯ И НАУКИ РОССИЙСКОЙ ФЕДЕРАЦИИ
ФЕДЕРАЛЬНОЕ ГОСУДАРСТВЕННОЕ БЮДЖЕТНОЕ
ОБРАЗОВАТЕЛЬНОЕ УЧРЕЖДЕНИЕ
ВЫСШЕГО ОБРАЗОВАНИЯ
«ВОРОНЕЖСКИЙ ГОСУДАРСТВЕННЫЙ ТЕХНИЧЕСКИЙ УНИВЕРСИТЕТ»
(ФГБОУ ВО «ВГТУ», ВГТУ)

«УТВЕРЖДАЮ»

Председатель Ученого совета факультета радиотехники и электроники

проф. Небольсин В.А. _____

(подпись)

_____ 2016 г.

УЧЕБНО-МЕТОДИЧЕСКИЙ КОМПЛЕКС ДИСЦИПЛИНЫ

Архитектура микропроцессорных вычислительных систем

(наименование дисциплины по учебному плану ООП)

для направления подготовки (специальности): 11.04.04 Электроника и нанoeлектроника
(код, наименование)

Профиль подготовки (специализация): Приборы и устройства в микро- и нанoeлектронике
(название профиля, магистерской программы, специализации по УП)

Форма обучения очная Срок обучения нормативный

Кафедра полупроводниковой электроники и нанoeлектроники
(наименование кафедры-разработчика УМКД)

УМКД разработал: Строгонов А.В., д.т.н.
(Ф.И.О., ученая степень авторов разработки)

Рассмотрено и одобрено на заседании методической комиссии ФРТЭ
(наименование факультета)

Протокол № _____ от «_____» _____ 2016 г.

Председатель методической комиссии Москаленко А.Г.
(Ф.И.О)

Воронеж 2016 г.

МИНИСТЕРСТВО ОБРАЗОВАНИЯ И НАУКИ РОССИЙСКОЙ ФЕДЕРАЦИИ
ФЕДЕРАЛЬНОЕ ГОСУДАРСТВЕННОЕ БЮДЖЕТНОЕ
ОБРАЗОВАТЕЛЬНОЕ УЧРЕЖДЕНИЕ
ВЫСШЕГО ОБРАЗОВАНИЯ
«ВОРОНЕЖСКИЙ ГОСУДАРСТВЕННЫЙ ТЕХНИЧЕСКИЙ УНИВЕРСИТЕТ»
(ФГБОУ ВО «ВГТУ», ВГТУ)

«УТВЕРЖДАЮ»

Председатель Ученого совета факультета радиотехники и электроники

проф. Небольсин В.А. _____

(подпись)

_____ 2016 г.

РАБОЧАЯ ПРОГРАММА ДИСЦИПЛИНЫ

Архитектура микропроцессорных вычислительных систем

(наименование дисциплины (модуля) по УП)

Закреплена за кафедрой: полупроводниковой электроники и нанoeлектроники

Направление подготовки (специальности): 11.04.04 Электроника и нанoeлектроника

(код, наименование)

Профиль: “Приборы и устройства в микро- и нанoeлектронике”

(название профиля по УП)

Часов по УП: 144; Часов по РПД: 144;

Часов по УП (без учета часов на экзамены): 144; Часов по РПД: 144;

Часов на самостоятельную работу по УП: 90 (63 %);

Часов на самостоятельную работу по РПД: 90 (63 %)

Общая трудоемкость в ЗЕТ: 4;

Виды контроля в семестрах (на курсах): Экзамены - 0; Зачеты – 0; Зачеты (с оценкой) - 3;

Курсовые проекты - 0; Курсовые работы - 0.

Форма обучения: очная;

Срок обучения: нормативный.

Распределение часов дисциплины по семестрам

Вид занятий	№ семестров, число учебных недель в семестрах																	
	1 / 18		2 / 18		3 / 18		4 / 18		5 / 18		6 / 18		7 / 18		8 / 12		Итого	
	УП	РПД	УП	РПД	УП	РПД	УП	РПД	УП	РПД	УП	РПД	УП	РПД	УП	РПД	УП	РПД
Лекции					-	-											-	-
Лабораторные					36	36											36	36
Практические					18	18											18	18
Ауд. занятия					54	54											54	54
Сам. работа					90	90											90	90
Итого					144	144											144	144

Сведения о ФГОС, в соответствии с которым разработана рабочая программа дисциплины (модуля) – 11.04.04 «Электроника и нанoeлектроника» квалификация «Магистр». Утвержден приказом Министерства образования Российской Федерации от 30 октября 2014 г. № 1407.

Программу составил: _____ д.т.н., Строгонов А.В.
(подпись, ученая степень, ФИО)

Рецензент (ы): _____

Рабочая программа дисциплины составлена на основании учебного плана подготовки магистров по направлению 11.04.04 “Электроника и нанoeлектроника”, профиль “Приборы и устройства в микро- и нанoeлектронике”.

Рабочая программа обсуждена на заседании кафедры полупроводниковой электроники и нанoeлектроники

протокол № _____ от _____ 2016 г.

Зав. кафедрой ППЭНЭ _____ С.И. Рембеза

1. ЦЕЛИ ОСВОЕНИЯ ДИСЦИПЛИНЫ

1.1	Цель изучения дисциплины – обеспечение основ проектирования микропроцессорных устройств с использованием программных продуктов системного уровня проектирования БИС (системы визуально-имитационного моделирования Matlab/Simulink) и функционального уровня проектирования на стадии разработки функциональных моделей цифровых устройств в базе БИС программируемой логики (БИС ПЛ, ПЛИС) с привлечением высокоуровневого языка описания аппаратных средств VHDL в САПР Quartus II. Изучение дисциплины должно способствовать формированию у студентов основ разработки и программирования встраиваемых микропроцессорных систем в базе ПЛИС.
1.2	Для достижения цели ставятся задачи:
1.2.1	изучение современных архитектур вычислительных систем для последующей реализации в базе ПЛИС микропроцессорных ядер на базе софт- или аппаратных процессоров;
1.2.2	изучение типовой системы команд, получение основ программирования микропроцессорных ядер;
1.2.3	освоение языка VHDL для написания кода моделей микропроцессорных ядер;
1.2.4	получение практических навыков работы с системой визуально-имитационного моделирования Matlab/Simulink для разработки моделей микропроцессорных ядер на уровне системы: с использованием графического представления конечного автомата приложения StateFlow и М-файлов микропроцессорного ядра; извлечение кода языка VHDL с помощью приложения Simulink HDL coder из описаний конечного автомата с последующим созданием функциональных моделей в базе ПЛИС в САПР Quartus II;
1.2.5	получение практических навыков работы с САПР ПЛИС Quartus II + Nios II для разработки функциональных моделей микропроцессорных ядер с использованием мегафункций и отладочной платой DE2 фирмы Altera

2. МЕСТО ДИСЦИПЛИНЫ В СТРУКТУРЕ ООП ВО

Цикл (раздел) ООП: Б1	код дисциплины в УП: Б1.В.ОД.8
2.1 Требования к предварительной подготовке обучающегося	
Для успешного освоения дисциплины студент должен иметь знания, полученные при изучении дисциплин:	
Б1.В.ОД.7	Методология проектирования больших интегральных схем
Б1.В.ВД.2.1	Цифровая обработка сигналов
Б1.В.ВД.2.2	Аналого-цифровые и цифро-аналоговые интерфейсы
2.2 Дисциплины и практики, для которых освоение данной дисциплины необходимо как предшествующее	
Б1.В.ДВ.1.1	САПР системного уровня проектирования БИС
Б1.В.ДВ.1.2	САПР БИС программируемой логики
Б1.В.ДВ.3.1	Система на кристалле
Б1.В.ДВ.3.2	Системы в корпусе

3. КОМПЕТЕНЦИИ ОБУЧАЮЩЕГОСЯ, ФОРМИРУЕМЫЕ В РЕЗУЛЬТАТЕ ОСВОЕНИЯ ДИСЦИПЛИНЫ

ОПК-1	способностью понимать основные проблемы в своей предметной области, выбирать методы и средства их решения
ОПК-2	способностью использовать результаты освоения дисциплин программы магистратуры
ПК-2	способностью разрабатывать эффективные алгоритмы решения сформулированных задач с использованием современных языков программирования и обеспечивать их программную реализацию
ПКВ-1	способность к восприятию, разработке и критической оценке новых способов проектирования твердотельных приборов и устройств

В результате освоения дисциплины обучающийся должен

3.1	Знать:
3.1.1	основные архитектуры вычислительных систем (микропроцессорных ядер) для реализации в базисе ПЛИС и цифровых сигнальных процессоров (ОПК-1);
3.1.2	типовую систему команд 8-разрядного микропроцессорного ядра (ОПК-1);
3.1.3	основы программирования микропроцессорных ядер на машинном языке (ас-семблеры) (ОПК-1);
3.1.4	понятия интерфейса ввода/вывода и структуры памяти; (ОПК-2);
3.1.5	основы высокоуровневого языка описания аппаратных средств (VHDL) (ОПК-1);
3.1.6	теорию конечных автоматов (ПК-2);
3.2	Уметь:
3.2.1	строить имитационные модели микропроцессорных ядер в системе Matlab/Simulink (ПК-2);
3.2.2	строить функциональные модели микропроцессорных ядер с применением языка VHDL и мегафункций в САПР ПЛИС Quartus II (ПК-2);
3.2.3	работать с отладочной платой DE2 фирмы Altera со встроенным софт-процессором Nios II на ПЛИС типа CYCLONE (ПК-2);
3.3	Владеть:
3.3.1	методами синтеза цифровых автоматов в базисе ПЛИС (ПКВ-1);
3.3.2	навыками работы с вычислительными системами со встроенными софт-процессорами (ПКВ-1).

4. СТРУКТУРА И СОДЕРЖАНИЕ ДИСЦИПЛИНЫ

№ п/п	Наименование раздела дисциплины	Семестр	Неделя семестра	Вид учебной нагрузки и их трудоемкость в часах				
				Лекции	Лабораторные работы	Практические занятия	СРС	Всего часов
1	Архитектуры вычислительных систем на ПЛИС	3	1-2	-	4	2	10	16
2	Семейство 8-разрядных микропроцессорных ядер на основе ПЛИС Xilinx	3	3-4	-	4	2	10	16
3	Интерфейсы микропроцессорных устройств	3	5-6	-	4	2	10	16
4	Проектирование функциональных узлов микропроцессорных систем на языке VHDL	3	7-8	-	4	2	10	16
5	Разработка имитационных моделей микропроцессорных ядер	3	9-10	-	4	2	10	16
6	Программные средства для разработки встраиваемых микропроцессорных систем фирмы Xilinx для реализации в базисе ПЛИС	3	11-14	-	8	4	20	32
7	Программные средства для разработки встраиваемых микропроцессорных систем фирмы Altera для реализации в базисе ПЛИС	3	15-18	-	8	4	20	32
Итого				-	36	18	90	144

4.1 Лабораторные работы

Неделя семестра	Наименование лабораторной работы	Объем часов
1. Архитектуры вычислительных систем на ПЛИС		4
2	Изучение структуры аппаратного процессорного ядра семейства PowerPC ПЛИС Xilinx серии Virtex-4. Особенности программного микропроцессорного ядра PicoBlaze. Расширяемая процессорная платформа ПЛИС Xilinx семейства Zynq-7000. Аппаратные ядра процессора ARM Cortex-A9.	4
2. Семейство 8-разрядных микропроцессорных ядер на основе ПЛИС Xilinx		4
4	Разработка функциональных блоков 8-разрядного микропроцессора на языках VHDL/Verilog. Стек. Регистры общего и специального назначения. Счетчик программ. АЛУ. Регистр команд. Дешифратор команд.	4

3. Интерфейсы микропроцессорных устройств		4
6	Разработка функциональной модели микропроцессорного ядра с системой аппаратного прерывания.	4
4. Проектирование функциональных узлов микропроцессорных систем на языке VHDL		4
8	Проектирование регистров, счетчиков, АЛУ, дешифраторов на языке VHDL. Проектирование управляющих автоматов микропроцессорных систем с использованием приложения State-Flow системы Matlab/Simulink с последующим извлечением кода языка VHDL.	4
5. Разработка имитационных моделей микропроцессорных ядер		4
10	Разработка имитационной модели 8-разрядного микропроцессорного ядра с управляющим автоматом, представленного в виде текстового описания на языке М-файлов системы Matlab/Simulink с последующим извлечением кода языка VHDL с помощью приложения Simulink HDL coder.	4
6. Программные средства для разработки встраиваемых микропроцессорных систем фирмы Xilinx для реализации в базисе ПЛИС		8
12	Разработка проекта софт-процессора с использованием микропроцессорного ядра MicroBlazer фирмы Xilinx в САПР ISE Design Suite.	4
14	Разработка программ на языке ассемблера для микропроцессорного ядра MicroBlazer	4
7. Программные средства для разработки встраиваемых микропроцессорных систем фирмы Altera для реализации в базисе ПЛИС		8
16	Разработка проекта софт-процессора с использованием микропроцессорного ядра Nios II в САПР Quartus II	4
18	Разработка программ на языке ассемблера и С для микропроцессорного ядра Nios II с помощью среды разработки Altera Monitor Program	4
Итого часов		36

4.2 Практические занятия

Неделя семестра	Наименование лабораторной работы	Объем часов	Виды контроля
1. Архитектуры вычислительных систем на ПЛИС		2	Отчет
1	Изучение архитектур вычислительных систем на ПЛИС	2	
2. Типовая структура 8-разрядного микропроцессора		2	Отчет
3	Изучение типовой структуры и системы команд 8-разрядного микропроцессора	2	
3. Интерфейсы микропроцессорных устройств		2	Отчет
5	Блоки ввода/вывода. JTAG-интерфейс.	2	
4. Проектирование функциональных узлов микропроцессорных систем на языке VHDL		2	Отчет
7	Проектирование микропроцессорного ядра с использованием блочной памяти и мегафункций САПР Quartus II для реализации в базисе ПЛИС с примене-	2	

	нием языка VHDL.		
5. Разработка имитационных моделей микропроцессорных ядер		2	Отчет
9	Разработка имитационной модели 8-разрядного микропроцессорного ядра с управляющим автоматом представленного графом приложения StateFlow системы Matlab/Simulink с последующим извлечением кода языка VHDL с помощью приложения Simulink HDL coder.	2	
6. Программные средства для разработки встраиваемых микропроцессорных систем фирмы Xilinx для реализации в базе ПЛИС		4	Отчет
11	Получение практических навыков работы с отладочной платой ALTY5 на базе ПЛИС Spartan-6 LX45	2	
13	Разработка кода испытательного стенда для проекта софт-процессора с использованием микропроцессорного ядра MicroBlazer. Моделирование и верификация. Программирование ПЛИС.	2	
7. Программные средства для разработки встраиваемых микропроцессорных систем фирмы Altera для реализации в базе ПЛИС		4	Отчет
15	Получение практических навыков работы с отладочной платой DE2 фирмы Altera	2	
17	Компиляция. Запуск. Точки останова. Пошаговое выполнение. Просмотр и редактирование регистров памяти и процессора	2	
Итого часов		18	

4.3 Самостоятельная работа студента (СРС)

Неделя семестра	Содержание СРС	Виды контроля	Объем часов
1	Работа с учебником		1
	Подготовка конспекта по теме для самостоятельного изучения	проверка конспекта	2
	Подготовка к практическому занятию	отчет	2
2	Работа с учебником		1
	Подготовка конспекта по теме для самостоятельного изучения	проверка конспекта	2
	Подготовка к лабораторной работе	отчет	2
3	Работа с учебником		1
	Подготовка конспекта по теме для самостоятельного изучения	проверка конспекта	2
	Подготовка к практическому занятию	отчет	2
4	Работа с учебником		1
	Подготовка конспекта по теме для самостоятельного изучения	проверка конспекта	2
	Подготовка к лабораторной работе	отчет	2

5	Работа с учебником		1
	Подготовка конспекта по теме для самостоятельного изучения	проверка конспекта	2
	Подготовка к практическому занятию	отчет	2
6	Работа с учебником		1
	Подготовка конспекта по теме для самостоятельного изучения	проверка конспекта	2
	Подготовка к лабораторной работе	отчет	2
7	Работа с учебником		1
	Подготовка конспекта по теме для самостоятельного изучения	проверка конспекта	2
	Подготовка к практическому занятию	отчет	2
8	Работа с учебником		1
	Подготовка конспекта по теме для самостоятельного изучения	проверка конспекта	2
	Подготовка к лабораторной работе	отчет	2
9	Работа с учебником		1
	Подготовка конспекта по теме для самостоятельного изучения	проверка конспекта	1
	Подготовка к контрольной работе	Контр. работа	3
10	Работа с учебником		1
	Подготовка конспекта по теме для самостоятельного изучения	проверка конспекта	2
	Подготовка к лабораторной работе	отчет, защита	2
11	Работа с учебником		1
	Подготовка конспекта по теме для самостоятельного изучения	проверка конспекта	2
	Подготовка к практическому занятию	отчет, защита	2
12	Работа с учебником	допуск к выполнению	1
	Подготовка конспекта по теме для самостоятельного изучения	проверка конспекта	2
	Подготовка к лабораторной работе	отчет, защита	2
13	Работа с учебником		1
	Подготовка конспекта по теме для самостоятельного изучения	проверка конспекта	2
	Подготовка к практическому занятию	отчет, защита	2
14	Работа с учебником		1
	Подготовка конспекта по теме для самостоятельного изучения		2
	Подготовка к лабораторной работе	отчет, защита	2
15	Работа с учебником		1
	Подготовка конспекта по теме для самостоятельного изучения	проверка конспекта	2
	Подготовка к практическому занятию	отчет, защита	2
16	Работа с учебником		1
	Подготовка конспекта по теме для самостоя-		2

	ятельного изучения		
	Подготовка к лабораторной работе	отчет, защита	2
17	Работа с учебником		1
	Подготовка конспекта по теме для самостоятельного изучения	проверка конспекта	1
	Подготовка к контрольной работе	Контр. работа	3
18	Работа с учебником		1
	Подготовка конспекта по теме для самостоятельного изучения	проверка конспекта	2
	Подготовка к лабораторной работе	отчет, защита	2
Итого			90

5. ОБРАЗОВАТЕЛЬНЫЕ ТЕХНОЛОГИИ

	В рамках изучения дисциплины предусмотрены следующие образовательные технологии:
5.1	Лабораторные работы: – выполнение лабораторных работ; – защита выполненных работ;
5.2	Практические занятия: – выполнение практических заданий; выполнение контрольных работ;
5.3	самостоятельная работа студентов: –изучение теоретического материала, –подготовка к практическим занятиям, –работа с учебно-методической литературой, –оформление конспектов лекций, подготовка отчетов, –подготовка к текущему контролю успеваемости, к зачету
5.4	консультации по всем вопросам учебной программы.

6. ОЦЕНОЧНЫЕ СРЕДСТВА ДЛЯ ТЕКУЩЕГО КОНТРОЛЯ УСПЕВАЕМОСТИ, ПРОМЕЖУТОЧНОЙ АТТЕСТАЦИИ ПО ИТОГАМ ОСВОЕНИЯ ДИСЦИПЛИНЫ И УЧЕБНО-МЕТОДИЧЕСКОЕ ОБЕСПЕЧЕНИЕ САМОСТОЯТЕЛЬНОЙ РАБОТЫ СТУДЕНТОВ

6.1	Контрольные вопросы и задания
6.1.1	Используемые формы текущего контроля: –контрольные работы; –отчет и защита выполненных практических работ.
6.1.2	Рабочая программа дисциплины обеспечена фондом оценочных средств для проведения входного, текущего контроля и промежуточной аттестации. Фонд включает примерные варианты контрольных работ, контрольные вопросы, вопросы к зачету.
6.2	Темы письменных работ
6.2.1	Контрольная работа по теме «Проектирование функциональных узлов микро-

	процессорных систем на языке VHDL»
6.2.2	Контрольная работа по теме «Программные средства для разработки встраиваемых микропроцессорных систем»
6.3	Другие виды контроля
6.3.1	Тесты по темам: «Проектирование функциональных узлов микропроцессорных систем на языке VHDL» «Разработка имитационных моделей микропроцессорных ядер»

7. УЧЕБНО-МЕТОДИЧЕСКОЕ И ИНФОРМАЦИОННОЕ ОБЕСПЕЧЕНИЕ ДИСЦИПЛИНЫ (МОДУЛЯ)

7.1 Рекомендуемая литература				
№ п/п	Авторы, составители	Заглавие	Годы издания. Вид издания	Обеспеченность
7.1.1 Основная литература				
1	Смирнов Ю.А., Соколов С.В., Титов Е.В.	Основы микроэлектроники и микропроцессорной техники. Лань	2014 ЭБС Лань Учеб. пособие	1
2	Соловьев В.В.	Проектирование цифровых систем на основе ПЛИС. М.: Горячая линия - Телеком	2007 Печатный	0.4
3	Грушевицкий Р., Мурсаев А., Угрюмов Е.	Проектирование систем на микросхемах с программируемой структурой. Учеб. пособие. 2-е изд. СПб: ВХВ	2006 Печатный	0.1
4	Амосов В.В.	Схемотехника и средства проектирования цифровых устройств. БХВ-Петербург	2007 Печатный	0.1
5	Тарасов И.Е., Потехин И.Е.	Разработка систем цифровой обработки сигналов на базе ПЛИС. М.: Горячая линия - Телеком	2007 Печатный	0.4
6	Тарасов И.Е.	Разработка цифровых устройств на основе ПЛИС фирмы Xilinx с применением языка VHDL	2005 Печатный	0.4
7.1.2. Дополнительная литература				
1	Строгонов А.В.	Основы цифровой обработки сигналов: учеб. пособие	2014 Магнитный носитель	1
2	Строгонов А.В.	Проектирование устройств цифровой обработки сигналов для реализации в базисе программируемых логических интегральных схем	2013 Магнитный носитель	1
7.1.3. Методические разработки				
1	Строгонов А.В.	Методические указания к выполнению лабораторных работ № 1,	2014 Магнитный	1

		2 по дисциплине «Проектирование цифровых устройств в базисе ПЛИС» для студентов направления 210100.62 «Электроника и наноэлектроника» (профиль «Микроэлектроника и твердотельная электроника») очной формы обучения (рег. номер 179-2014)	носитель	
7.1.4 Программное обеспечение и интернет ресурсы				
1	САПР БИС Tanner САПР ПЛИС Altera Quartus II САПР ПЛИС Xilinx ISE Системы цифрового моделирования ModelSim-Altera Система визуально-имитационного моделирования Matlab/Simulink Программа синтеза логики Synplicity Synplify			
2	www.labfor.ru Лаборатории электронных средств обучения, ЛЭСО ГОУ ВПО «СибГУТИ» www.asic.ru НПК "Технологический центр" www.tcen.ru НПК "Технологический центр" www.e-kir.ru Электронные версии журнала “Компоненты и технология”			

8. МАТЕРИАЛЬНО-ТЕХНИЧЕСКОЕ ОБЕСПЕЧЕНИЕ ДИСЦИПЛИНЫ (МОДУЛЯ)

8.1	Специализированная лекционная аудитория , оснащенная оборудованием для лекционных демонстраций и проекционной аппаратурой
8.2	Дисплейный класс , оснащенный САПР ПЛИС Altera Quartus II и Xilinx ISE, системой визуально-имитационного моделирования Matlab/Simulink и учебными лабораторными стендами LESO2.1 (Лаборатории электронных средств обучения, ЛЭСО ГОУ ВПО «СибГУТИ») в количестве 10 шт для проведения лабораторного практикума

**Карта обеспеченности рекомендуемой литературой
«Архитектура микропроцессорных вычислительных систем»**

№ п/п	Авторы, составители	Заглавие	Год издания. Вид издания.	Обеспеченность
1. Основная литература				
1	Смирнов Ю.А., Соколов С.В., Титов Е.В.	Основы микроэлектроники и микропроцессорной техники. Лань	2014 ЭБС Лань Учеб. пособие	1
2	Соловьев В.В.	Проектирование цифровых систем на основе ПЛИС. М.: Горячая линия - Телеком	2007 Печатный	0.4
3	Грушевицкий Р., Мурсаев А., Угрюмов Е.	Проектирование систем на микросхемах с программируемой структурой. Учеб. пособие. 2-е изд. СПб: ВХВ	2006 Печатный	0.1
4	Амосов В.В.	Схемотехника и средства проектирования цифровых устройств. БХВ-Петербург	2007 Печатный	0.1
5	Тарасов И.Е., Потехин И.Е.	Разработка систем цифровой обработки сигналов на базе ПЛИС. М.: Горячая линия - Телеком	2007 Печатный	0.4
6	Тарасов И.Е.	Разработка цифровых устройств на основе ПЛИС фирмы Xilinx с применением языка VHDL	2005 Печатный	0.4
7	Строгонов А.В.	Основы цифровой обработки сигналов: учеб. пособие	2014 Магнитный носитель	1
2. Дополнительная литература				
1	Строгонов А.В.	Проектирование устройств цифровой обработки сигналов для реализации в базисе программируемых логических интегральных схем	2013 Магнитный носитель	1
3. Методические разработки				
1	Строгонов А.В.	Методические указания к выполнению лабораторных работ № 1, 2 по дисциплине «Проектирование цифровых устройств в базисе ПЛИС» для студентов направления 210100.62 «Электроника и нанoeлектроника» (профиль «Микроэлектроника и твердотельная электроника») очной формы обучения (рег. номер 179-2014)	2014 Магнитный носитель	1

Зав. кафедрой _____ С.И. Рембеза

Директор НТБ _____ Т.И. Буковшина

«УТВЕРЖДАЮ»
Председатель Ученого совета факультета радиотехники и электроники

_____ Небольсин В.А.
(подпись)

_____ 201__ г.

Лист регистрации изменений (дополнений) УМКД

Архитектура микропроцессорных вычислительных систем

В УМКД вносятся следующие изменения (дополнения):

Изменения (дополнения) в УМКД обсуждены на заседании кафедры полупроводниковой электроники и нанoeлектроники

Протокол № _____ от «___» _____ 20__ г.

Зав. кафедрой ППЭНЭ

С.И. Рембеза

Изменения (дополнения) рассмотрены и одобрены методической комиссией ФРТЭ

Председатель методической комиссии ФРТЭ

А.Г. Москаленко

«Согласовано»

С.И. Рембеза

Лист регистрации изменений

Порядко- вый номер изменения	Раздел, пункт	Вид изменения (за- менить, аннулиро- вать, добавить)	Номер и дата при- каза об изменении	Фамилия и инициа- лы, подпись лица, внесшего изменение	Дата внесе- ния измене- ния