

**МИНИСТЕРСТВО НАУКИ И ВЫСШЕГО ОБРАЗОВАНИЯ
РОССИЙСКОЙ ФЕДЕРАЦИИ**
Федеральное государственное бюджетное образовательное учреждение
высшего образования
«Воронежский государственный технический университет»

УТВЕРЖДАЮ

Декан факультета ФИТКБ

Грелихин А.В./

28.08.2025 г.



РАБОЧАЯ ПРОГРАММА ДИСЦИПЛИНЫ
«Аппаратные средства вычислительной техники»

Специальность 10.05.01 Компьютерная безопасность

Специализация специализация № 4 "Безопасность компьютерных систем и сетей (связь, информационные и коммуникационные технологии)"

Квалификация выпускника специалист по защите информации

Нормативный период обучения 5 лет и 6 м.

Форма обучения очная

Год начала подготовки 2025

Автор программы

Заведующий кафедрой

Систем информационной
безопасности

Руководитель ОПОП

А.С. Пахомова

А.Г. Остапенко

С.С. Куликов

Воронеж 2025

1. ЦЕЛИ И ЗАДАЧИ ДИСЦИПЛИНЫ

1.1. Целью дисциплины является обеспечение подготовки студентов в области организации средств вычислительной техники с учетом как схемотехнических, так и системотехнических аспектов разработки в их неразрывном единстве, в том числе с целью защиты информации. В рамках курса рассматриваются принципы организации управления, обработки, хранения и ввода-вывода информации в вычислительных системах с оценкой их возможностей, особенностей применения, преимуществ и недостатков при реализации с использованием интегральной технологии.

1.2. Задачи освоения дисциплины

- изучение основ вычислительной техники, принципов построения устройств и особенностей различных классов вычислительных устройств и ЭВМ, архитектуры и принципов работы ПЭВМ;
- изучение основных принципов построения, функционирования и особенностей конфигурирования вычислительных систем;
- знакомство с принципами разработки микроконтроллерных устройств;
- знакомление с перспективными направлениями развития архитектуры.

2. МЕСТО ДИСЦИПЛИНЫ В СТРУКТУРЕ ОПОП

Дисциплина «Аппаратные средства вычислительной техники» относится к дисциплинам обязательной части блока Б1.

3. ПЕРЕЧЕНЬ ПЛАНИРУЕМЫХ РЕЗУЛЬТАТОВ ОБУЧЕНИЯ ПО ДИСЦИПЛИНЕ

Процесс изучения дисциплины «Аппаратные средства вычислительной техники» направлен на формирование следующих компетенций:

ОПК-4 - Способен анализировать физическую сущность явлений и процессов, лежащих в основе функционирования микроэлектронной техники, применять основные физические законы и модели для решения задач профессиональной деятельности;

Компетенция	Результаты обучения, характеризующие сформированность компетенции
ОПК-4	знать типовые схемотехнические решения основных узлов и блоков электронной аппаратуры, архитектуру основных типов современных компьютерных систем, структуру и принципы работы современных и перспективных микропроцессоров
	уметь использовать стандартные методы и средства проектирования цифровых узлов и устройств

4. ОБЪЕМ ДИСЦИПЛИНЫ

Общая трудоемкость дисциплины «Аппаратные средства вычислительной техники» составляет 6 з.е.

Распределение трудоемкости дисциплины по видам занятий
очная форма обучения

Виды учебной работы	Всего часов	Семестры	
		3	4
Аудиторные занятия (всего)	108	36	72
В том числе:			
Лекции	54	18	36
Лабораторные работы (ЛР)	54	18	36
Самостоятельная работа	36	18	18
Курсовой проект	+		+
Часы на контроль	36	-	36
Виды промежуточной аттестации - экзамен, зачет	+	+	+
Общая трудоемкость:			
академические часы	180	54	126
зач.ед.	5	1,5	3,5

5. СОДЕРЖАНИЕ ДИСЦИПЛИНЫ (МОДУЛЯ)

5.1 Содержание разделов дисциплины и распределение трудоемкости по видам занятий
очная форма обучения

№ п/п	Наименование темы	Содержание раздела	Лекц	Лаб. зан.	СРС	Всего, час
1	Элементы и типовые узлы компьютера	Логические элементы. Типовые узлы комбинационного типа. Триггеры как основа статической памяти. Типовые узлы накапливающего типа: регистры, счётчики	10	10	6	26
2	Организация и архитектура современных процессоров	Структура процессора. Принцип работы ядра процессора. Организация арифметико-логического устройства. Операции над числами с плавающей и фиксированной точкой. Система команд. Форматы команд и способы адресации. Система прерываний. Режимы работы процессора. Классификация процессоров в зависимости от типов обрабатываемых инструкций и способа их исполнения. Устройства управления	10	10	6	26
3	Организация памяти	<i>Оперативное запоминающее устройство: динамическая оперативная память.</i> Работа динамической памяти в состоянии	10	10	6	26

		покоя. Работа динамической памяти при чтении данных и регенерации. Работа динамической памяти при записи данных. Этапы модернизации динамической оперативной памяти. <i>Оперативное запоминающее устройство: статическая динамическая память.</i> Устройство ячейки статической памяти. Устройство микросхемы статической памяти. <i>Внешнее запоминающее устройство.</i> Накопители на жёстких магнитных дисках. Накопители на гибких магнитных дисках. Накопители на компакт-дисках. Другие виды внешних запоминающих устройств.				
4	Чипсет, контроллеры и интерфейсы ввода-вывода	<i>Основные функции Северного моста.</i> Шины связи с процессором или системной шиной. Шины связи с памятью. Шины связи с графическим адаптером. Шины связи с южным мостом. <i>Основные функции Южного моста.</i> Контроллер шины связи с северным мостом. Контроллер шины связи с платами расширения. Контроллер линий связи с периферийными устройствами и другими ЭВМ. Контроллер шины связи с жесткими дисками. Контроллер шины связи с медленными устройствами	8	8	6	22
5	Уровень операционной системы	<i>Виртуальная память.</i> Страничная организация памяти. Реализация страничной организации памяти. Вызов страниц по требованию и рабочее множество. Размер страниц, сегментация и фрагментация. <i>Виртуальные команды ввода-вывода.</i> Файлы и файловые системы. Реализация виртуальных команд ввода-вывода. Команды управления каталогами. <i>Виртуальные команды для параллельной работы.</i> Формирование процесса. Состояние гонок	8	8	6	22
6	Основы программирования на ассемблере.	Регистры и прерывания. Основные команды языка ассемблера. Управляющие конструкции. Обзор	8	8	6	22

Программирование микроконтроллеров	микроконтроллеров. Команды ассемблера ATME-LAVRStudio. Выражения языка ассемблера. Регистр статуса. Команды операций сдвига. Парные регистры. Команды сравнения. Команды передачи управления по условию. Условный и безусловный переходы. Запись и чтение памяти данных. Стековая память и подпрограммы. Стековая память и подпрограммы. Макроопределения ассемблера. Подключение внешних файлов. Команды условного ассемблирования. FUSE биты и другие специальные ячейки. Подключение электронных компонентов и «обвязки» микро-контроллера.				
Итого		54	54	36	144

5.2 Перечень лабораторных работ

Укажите перечень лабораторных работ

3 семестр

1. Комбинационные устройства в Micro-Cap 11 Evaluation: сумматоры, дешифраторы, мультиплексоры

2. Устройства накопительного типа в Micro-Cap 11 Evaluation: регистры счётчики.

3. Моделирование цифровых устройств с использованием САПР ПЛИС Quartus II WebEdition

4. Проектирование цифровых устройств на основе платы Марсход 2 (FPGA AlteraCyclone III) с использованием САПР ПЛИС Quartus II WebEdition.

4 семестр

1. Изучение архитектуры процессора Intel 8086 на основе эмулятора Emu8086

2. Структура программы на Ассемблере. Основные операторы.

3. Представление данных Ассемблере. Директивы и синтаксис объявления. Работа с массивами. Организация условных и безусловных переходов. Реализация циклов в Ассемблере.

6. ПРИМЕРНАЯ ТЕМАТИКА КУРСОВЫХ ПРОЕКТОВ (РАБОТ) И КОНТРОЛЬНЫХ РАБОТ

В соответствии с учебным планом освоение дисциплины предусматривает выполнение курсового проекта в 4 семестре для очной формы обучения.

Примерная тематика курсового проекта: «Проектирование микропроцессорного устройства управления генерацией и частотой световых эффектов (счётчика событий, частотомер, индикатором уровня звука, шаговым двигателем и т.д.)»

Задачи, решаемые при выполнении курсового проекта:

- практическое изучение системы команд и аппаратных средств AVRAtmel

- знакомство с компиляцией и отладкой аппаратно-программного обеспечения с помощью ассемблера

- получение навыков работы с утилитами внутрисхемного программирования и симулятора AVRSTUDIO при реализации проекта микропроцессорного устройства.

Курсовой проект включает в себя графическую часть и расчетно-пояснительную записку.

7. ОЦЕНОЧНЫЕ МАТЕРИАЛЫ ДЛЯ ПРОВЕДЕНИЯ ПРОМЕЖУТОЧНОЙ АТТЕСТАЦИИ ОБУЧАЮЩИХСЯ ПО ДИСЦИПЛИНЕ

7.1. Описание показателей и критериев оценивания компетенций на различных этапах их формирования, описание шкал оценивания

7.1.1 Этап текущего контроля

Результаты текущего контроля знаний и межсессионной аттестации оцениваются по следующей системе:

«аттестован»;

«не аттестован».

Компетенция	Результаты обучения, характеризующие сформированность компетенции	Критерии оценивания	Аттестован	Не аттестован
ОПК-4	знать типовые схемотехнические решения основных узлов и блоков электронной аппаратуры, архитектуру основных типов современных компьютерных систем, структуру и принципы работы современных и перспективных микропроцессоров	знание типовых схемотехнических решений основных узлов и блоков электронной аппаратуры, архитектуру основных типов современных компьютерных систем, структуру и принципы работы современных и перспективных микропроцессоров	Выполнение работ в срок, предусмотренный в рабочих программах	Невыполнение работ в срок, предусмотренный в рабочих программах
	уметь использовать стандартные методы и средства проектирования цифровых узлов и устройств	умение использовать стандартные методы и средства проектирования цифровых узлов и устройств	Выполнение работ в срок, предусмотренный в рабочих программах	Невыполнение работ в срок, предусмотренный в рабочих программах

7.1.2 Этап промежуточного контроля знаний

Результаты промежуточного контроля знаний оцениваются в 3, 4 семестре для очной формы обучения по двух/четырёхбалльной системе:

«зачтено» «не зачтено»

Компетенция	Результаты обучения, характеризующие сформированность компетенции	Критерии оценивания	Зачтено	Не зачтено
ОПК-4	знать типовые схемотехнические решения основных узлов и блоков электронной аппаратуры, архитектуру основных типов современных компьютерных систем, структуру и принципы работы современных и перспективных микропроцессоров	Тест	Выполнение теста на 70-100%	Выполнение менее 70%
	уметь использовать стандартные методы и средства проектирования цифровых узлов и устройств	Решение стандартных практических задач	Продемонстрирован верный ход решения в большинстве задач	Задачи не решены

или «отлично»; «хорошо»; «удовлетворительно»; «неудовлетворительно».

Компетенция	Результаты обучения, характеризующие сформированность компетенции	Критерии оценивания	Отлично	Хорошо	Удовл.	Неудовл.
ОПК-4	знать типовые схемотехнические решения основных узлов и блоков электронной аппаратуры, архитектуру основных типов современных компьютерных систем, структуру и принципы работы современных и перспективных микропроцессоров	Тест	Выполнение теста на 90- 100%	Выполнение теста на 80-90%	Выполнение теста на 70-80%	В тесте менее 70% правильных ответов
	уметь использовать стандартные методы и средства проектирования цифровых узлов и устройств	Решение стандартных практических задач	Задачи решены в полном объеме и получены верные ответы	Продемонстрирован верный ход решения всех, но не получен верный ответ во всех задачах	Продемонстрирован верный ход решения в большинстве задач	Задачи не решены

7.2 Примерный перечень оценочных средств (типовые контрольные задания или иные материалы, необходимые для оценки знаний, умений, навыков и (или) опыта деятельности)

7.2.1 Примерный перечень заданий для подготовки к тестированию

1. Какие языки относятся к языкам программирования низкого уровня?
 - проблемно-ориентированные
 - процедурно-ориентированные
 - **машинно-ориентированные**
2. Отличительной особенностью развития программных средств какого поколения является появление ярко выраженного программного обеспечения и развитие его ядра — операционных систем, отвечающих за организацию и управление вычислительным процессом?
 - четвертого
 - первого
 - **третьего**
 - второго
3. Какие числа представляются в виде мантиссы m и порядка p ?
 - числа, представленные в двоично-десятичном коде
 - числа с фиксированной точкой
 - **числа с плавающей точкой**
4. Чем должен сопровождаться переход к конструированию ЭВМ на СБИС и ультра-СБИС?
 - уменьшением разрядности процессора
 - уменьшением вычислительной мощности
 - **снижением тактовой частоты работы схемы**
5. Что образует ядро ПЭВМ?
 - **процессор и основная память**
 - файловая система
 - система ввода-вывода информации
6. Основным принципом построения всех современных ЭВМ является:
 - адресность памяти
 - **программное управление**
 - закрытость архитектуры
7. Что является важнейшей характеристикой компьютеров?
 - габаритные размеры
 - емкость внешней памяти
 - **быстродействие и производительность**
 - стоимость технических и программных средств
8. Что относят к системам автоматизации программирования?
 - средства отладки
 - языки программирования
 - **языки программирования, языковые трансляторы, редакторы, средства отладки**

- языковые трансляторы
- редакторы
- 9. Что понимается под генерацией системы?
 - последовательность простых процессов — одноразовых работ, выполняемых ресурсами ВС
 - процесс выделения отдельных частей операционной системы и построения частных операционных систем, отвечающих требованиям системы обработки данных
 - выполнение пассивных инструкций компьютерной программы на процессоре ЭВМ

10. Для больших ЭВМ размер слова составляет: 1 байт

4 байта

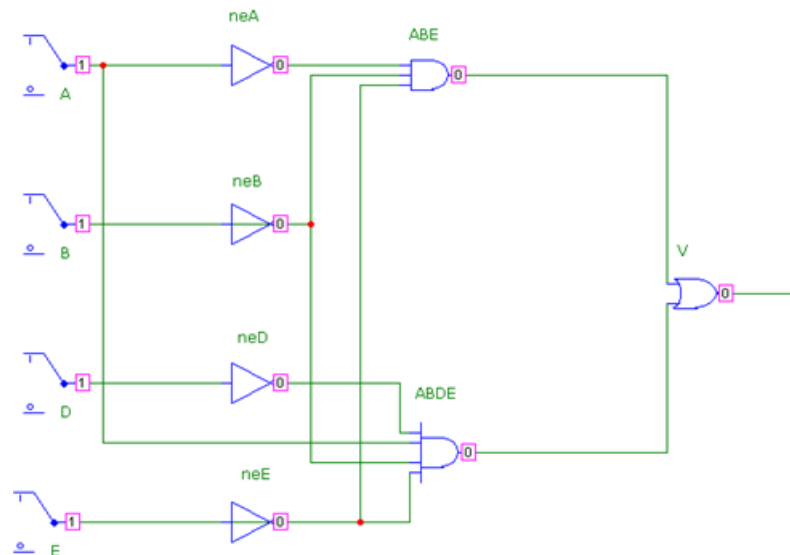
2 байта

7.2.2 Примерный перечень заданий для решения стандартных задач

7.2.1 Задание 1.

Синтезировать структурную схему, выполняющую функции и постройте таблицу истинности $F = A \oplus B \oplus C \oplus D \oplus E$. Проанализировать правильность работы схемы по таблице истинности.

Решение



Задание 2. Синтезировать структурную схему, выполняющую функции и постройте таблицу истинности $F = A \oplus B \oplus C \oplus D \oplus E$. Проанализировать правильность работы схемы по таблице истинности.

Задание 3. Синтезировать структурную схему, выполняющую функции

и постройте таблицу истинности $F = A \oplus B \oplus C \oplus D \oplus E$. Проанализировать правильность работы схемы по таблице истинности.

Задание 4. Синтезировать структурную схему, выполняющую функции и постройте таблицу истинности $F = A \oplus B \oplus C \oplus D \oplus E$. Проанализировать правильность работы схемы по таблице истинности.

Задание 5. Синтезировать структурную схему выполняющую функции и постройте таблицу истинности $F=ABC \vee ABC$. Проанализировать правильность работы схемы по таблице истинности.

Задание 6. Синтезировать структурную схему, выполняющую функции и постройте таблицу истинности $F=ABH \wedge ABDH$. Проанализировать правильность работы схемы по таблице истинности.

Задание 7. Синтезировать структурную схему, выполняющую функции и постройте таблицу истинности $F=ADCE \wedge ABH$. Проанализировать правильность работы схемы по таблице истинности.

Задание 8. Синтезировать структурную схему, выполняющую функции и постройте таблицу истинности $F=DBC \wedge BDH$. Проанализировать правильность работы схемы по таблице истинности.

Задание 9. Синтезировать структурную схему, выполняющую функции и постройте таблицу истинности $F=AH \vee ABH$. Проанализировать правильность работы схемы по таблице истинности.

Задание 10. Синтезировать структурную схему, выполняющую функции и постройте таблицу истинности $F=BH \wedge ABDC$. Проанализировать правильность работы схемы по таблице истинности

7.2.3 Примерный перечень заданий для решения прикладных задач

1. Многоуровневая компьютерная организация. Языки и уровни.
2. Принцип действия компьютера.
3. Системы счисления. Особенности представления десятичных чисел в двоичной, восьмеричной и шестнадцатеричной системе счисления. Операция сложения в двоичной системе счисления.
4. Перевод из 2, 8, 16-ричных систем счисления в десятичную и обратно. Операция вычитания на примере двоичной системы.
5. Перевод из 2, 8, 16-ричных систем счисления в десятичную и обратно. Операция умножения на примере двоичной системы.
6. Перевод из 2, 8, 16-ричных систем счисления в десятичную и обратно. Операция деления на примере двоичной системы.
7. Логические элементы компьютера.
8. Триггеры. Виды. Таблицы истинности.
9. Типовые элементы комбинационного типа.
Дешифраторы. Полусумматор и одноразрядный сумматор.
10. Типовые элементы комбинационного типа.
Многоразрядный сумматор. Двоично-десятичные сумматоры.
11. Типовые элементы комбинационного типа. Мультиплексоры и

демультиплексоры.

12. Типовые узлы накапливающего типа. Регистры.
13. Типовые узлы накапливающего типа. Счётчики.
14. Устройство ядра процессора. Принцип работы ядра процессора.
15. Способы повышения производительности ядра процессора.
16. Динамическая оперативная память. Устройство. Работа

динамической памяти в состоянии покоя.

17. Статическая память. Устройство ячейки статической памяти.
18. Компоненты материнской платы. Чипсет. Основные функции

Северного моста.

19. Компоненты материнской платы. Чипсет. Северный мост. Интерфейсы связи с процессором.

20. Компоненты материнской платы. Чипсет. Северный мост. Интерфейсы связи с графическим адаптером. Интерфейсы связи с южным мостом.

21. Компоненты материнской платы. Чипсет. Основные функции Южного моста. Интерфейсы связи с периферийными устройствами, устройствами ввода - вывода и другими ЭВМ

22. Компоненты материнской платы. Чипсет. Интерфейсы шин связи южного моста с жесткими дисками. Интерфейсы связи с медленными компонентами материнской платы

23. Архитектура современных процессоров. Система команд. Форматы команд и способы адресации.

24. Система прерываний процессора

25. Процессор 80386. Регистры общего назначения. Индексные регистры. Сегментные регистры. Регистры состояния и управления.

26. Процессор 80386. Особенности выполнения команд процессором.

27. Процессор 80386. Операнды. Адресация памяти. Команда MOV.

28. Процессор 80386. Арифметические команды. Сложение ADD и вычитание SUB.

29. Процессор 80386. Команды инкрементирования и декрементирования.

30. Процессор 80386. Команды для работы с отрицательными числами.

31. Процессор 80386. Целочисленное умножение и деление.

32. Процессор 80386. Логические команды.

33. Управляющие конструкции Ассемблера. Конструкция «IF-THEN». Команда безусловного перехода Jmp.

34. Управляющие конструкции Ассемблера. Условные переходы Jx. Инструкции условного перехода для беззнаковых чисел и чисел со

знаком.

35. Итерационные циклы с помощью конструкций IF и GOTO. Запись цикла на основе команды LOOP и LOOPZ.

36. Команды обработки стека PUSH и POP.

37. Команды организации подпрограммы CALL и RET. Вызов прерываний INT и IRET.

38. Изменение регистра признаков напрямую (команды CLI и STI, STD и CLD) Команда XCHG и LEA.

39. Команды для работы со строками (STOSx, LODSx, CMPSx, SCASx). Повторение команд (команды REP и REPZ).

40. Виды памяти микропроцессора ATtiny2313 фирмы ATMEL. Организация и назначение энергонезависимых видов памяти FLASH и EEPROM.

41. Состав внутренней периферии микроконтроллера. Перечислить устройства и их назначение.

42. Организация и назначение энергозависимых видов памяти ОЗУ (SRAM) и регистровой памяти (регистров общего назначения и регистров ввода/вывода).

43. Порт ввода/вывода «D». Состав и назначение регистров. Перевод всего порта и отдельных регистров на вход/выход. Особенности пересылки данных из РОН в PBB.

44. Порт ввода/вывода «B». Состав и назначение регистров.

45. Порт ввода/вывода «A». Состав и назначение регистров.

46. Основные директивы Ассемблера (.edu, .def). Особенности чтения из порта микроконтроллера. Назначение подтягивающих резисторов.

47. Основные выражения Ассемблера при программировании микроконтроллера. Регистр статуса.

48. Байты системных настройки (fuse-байты). Особенности установки при программировании микроконтроллера.

49. Передача управления по условию. Основные команды.

50. Работа с внешними прерываниями. Модуль внешних прерываний EXTERNAL_INTERRUPT. Прерывания INT0, INT1 и PCINT. Связь прерываний с выводами портов.

Регистры GIMSK, MCUCR и MCUCR. Формат и назначение.

Программная реализация прерываний.

7.2.4 Примерный перечень вопросов для подготовки к зачету

1. Что такое сумматор?
2. Расскажите о классификации сумматоров.
3. Чем отличаются комбинационные сумматоры от накапливающих сумматоров?
4. Постройте схему полусумматора.
5. Чем отличается полусумматор от полного сумматора?
6. Как строятся многоразрядные сумматоры?
7. Какие многоразрядные сумматоры вы знаете?
8. Зарисуйте схему многоразрядного последовательного сумматора и расскажите, как он работает.
9. Поясните принцип действия последовательного сумматора. Как определяется его быстродействие?
10. Поясните принцип действия параллельного сумматора. Как определяется его быстродействие?
11. Как производится наращивание разрядности сумматоров?
12. Что такое прямой, обратный и дополнительный коды?
13. Особенности представления двоичных отрицательных чисел?
14. Как производится вычитание положительных и отрицательных чисел?
15. Как представляются числа с фиксированной и плавающей точкой.
16. Каковы особенности арифметических операций с числами с плавающей точкой.
17. Что такое шифратор, при решении каких задач он используется?
18. Какой код называют унитарным?
19. В чем заключается отличие между приоритетными и непероритетными шифраторами?
20. Как строится приоритетный шифратор?
21. Каков принцип работы указателя старшей единицы?
22. На каких логических элементах синтезируются шифраторы?
23. Дешифраторы и их назначение, построение, увеличение разрядности дешифраторов.
24. Реализация функций алгебры логики на дешифраторе
25. Как дешифраторы классифицируются по способу структурной организации? Приведите примеры УГО.
26. Как дешифраторы классифицируются по формату входного кода? Приведите примеры УГО.
27. Как дешифраторы классифицируются по разрядности дешифруемого кода?
28. На каких логических элементах синтезируются дешифраторы?
29. Как происходит увеличение разрядности дешифраторов?
30. Особенности использования дешифраторов в качестве преобразователей кодов для индикаторов.

31. Мультиплексоры и их назначение. УГО.
32. Увеличение разрядности мультиплексоров.
33. Реализация функций алгебры логики на мультиплексоре.
34. Использование мультиплексоров для построения логических функций
35. Как следует поступать, если разрядность имеющихся в Вашем распоряжении мультиплексоров меньше требуемой?
36. Как определить разрядность порядка целого числа, если известна разрядность этого числа в формате фиксированной запятой?
37. Сколько нужно иметь мультиплексоров, чтобы преобразовать число в формате с плавающей запятой (матисса=8, порядок=3) в формат с фиксированной запятой.
38. Какие логические элементы нужно добавить к дешифратору, чтобы получить демультиплексор.
39. Назначение регистров.
40. По каким признакам классифицируются регистры?
41. Чем определяется разрядность регистров?
42. Назначение параллельного регистра.
43. Объясните принцип работы последовательного регистра.
44. Объясните принцип работы параллельного регистра.
45. Объясните принцип работы последовательно-параллельного регистра.
46. Объясните принцип работы параллельно-последовательного регистра
47. Объясните принцип работы регистров хранения
Объясните принцип работы регистров сдвига.

7.2.5 Примерный перечень заданий для решения прикладных задач

Логические элементы. Типовые узлы комбинационного типа. Триггеры как основа статической памяти. Типовые узлы накапливающего типа: регистры, счётчики.

Структура процессора. Принцип работы ядра процессора. Организация арифметико-логического

устройства. Операции над числами с плавающей и фиксированной точкой. Система команд. Форматы команд и способы адресации. Система прерываний. Режимы работы процессора. Классификация процессоров в зависимости от типов обрабатываемых инструкций и способа их исполнения.

Устройства управления

Оперативное запоминающее

устройство: динамическая оперативная память. Работа динамической памяти в состоянии покоя. Работа динамической памяти при чтении данных и регенерации. Работа динамической памяти при записи данных.

Этапы модернизации динамической оперативной памяти.

Оперативное запоминающее устройство: статическая динамическая память. Устройство ячейки статической памяти. Устройство микросхемы стати- ческой памяти.

Внешнее запоминающее устройство. Накопители на жёстких магнитных дисках. Накопители на гибких магнитных дисках. Накопители на компакт-дисках.

Другие виды внешних запоминающих устройств.

Основные функции Северного моста. Шины связи с процессором или системной шиной. Шины связи с памятью. Шины связи с графическим адаптером. Шины связи с южным мостом.

Основные функции Южного моста. Контроллер шины связи с северным мостом. Контроллер шины связи с платами расширения. Контроллер линий связи с периферийными устройствами и другими ЭВМ. Контроллер шины связи с жесткими дисками. Контроллер шины связи с медленными устройствами

Виртуальная память. Страничная организация памяти. Реализация страничной организации памяти. Вызов страниц по требованию и рабочее множество. Размер страниц, сегментация и фрагментация.

Виртуальные команды ввода-вывода. Файлы и файловые системы. Реализация виртуальных команд ввода-вывода. Команды управления каталогами.

Виртуальные команды для параллельной работы. Формирование процесса. Состояние гонок

Регистры и прерывания. Основные команды языка ассемблера. Управляющие конструкции. Обзор микроконтроллеров. Команды ассемблера ATMEL AVRStudio. Выражения языка ассемблера. Регистр статуса. Команды операций сдвига. Парные регистры. Команды сравнения. Команды передачи управления по условию. Условный и безусловный переходы. Запись и чтение памяти данных. Стековая память и подпрограммы. Стековая память и подпрограммы. Макроопределения ассемблера. Подключение внешних файлов. Команды условного ассемблирования. FUSE биты и другие специальные ячейки. Подключение электронных компонентов и «обвязки» микроконтроллера.

7.2.6. Методика выставления оценки при проведении промежуточной аттестации

(Например: Экзамен проводится по тест-билетам, каждый из которых содержит 10 вопросов и задачу. Каждый правильный ответ на вопрос в тесте оценивается 1 баллом, задача оценивается в 10 баллов (5 баллов верное решение и 5 баллов за верный ответ). Максимальное количество набранных баллов – 20.

1. Оценка «Неудовлетворительно» ставится в случае, если студент набрал менее 6 баллов.

2. Оценка «Удовлетворительно» ставится в случае, если студент набрал от 6 до 10 баллов

3. Оценка «Хорошо» ставится в случае, если студент набрал от 11 до 15 баллов.

4. Оценка «Отлично» ставится, если студент набрал от 16 до 20 баллов.)

7.2.7 Паспорт оценочных материалов

№ п/п	Контролируемые разделы (темы) дисциплины	Код контролируемой компетенции	Наименование оценочного средства
1	Элементы и типовые узлы компьютера	ОПК-4	Тест, защита лабораторных работ, требования к курсовому проекту
2	Организация и архитектура современных процессоров	ОПК-4	Тест, защита лабораторных работ, требования к курсовому проекту
3	Организация памяти	ОПК-4	Тест, защита лабораторных работ, требования к курсовому проекту
4	Чипсет, контроллеры и интерфейсы ввода-вывода	ОПК-4	Тест, защита лабораторных работ, требования к курсовому проекту
5	Уровень операционной системы	ОПК-4	Тест, защита лабораторных работ, требования к курсовому проекту
6	Основы программирования на ассемблере. Программирование микроконтроллеров	ОПК-4	Тест, защита лабораторных работ, требования к курсовому проекту

7.3. Методические материалы, определяющие процедуры оценивания знаний, умений, навыков и (или) опыта деятельности

Тестирование осуществляется, либо при помощи компьютерной системы тестирования, либо с использованием выданных тест-заданий на бумажном носителе. Время тестирования 30 мин. Затем осуществляется проверка теста экзаменатором и выставляется оценка согласно методики выставления оценки при проведении промежуточной аттестации.

Решение стандартных задач осуществляется, либо при помощи компьютерной системы тестирования, либо с использованием выданных задач на бумажном носителе. Время решения задач 30 мин. Затем осуществляется проверка решения задач экзаменатором и выставляется оценка, согласно методики выставления оценки при проведении промежуточной аттестации.

Решение прикладных задач осуществляется, либо при помощи компьютерной системы тестирования, либо с использованием выданных задач на бумажном носителе. Время решения задач 30 мин. Затем осуществляется проверка решения задач экзаменатором и выставляется оценка, согласно методики выставления оценки при проведении промежуточной аттестации.

Защита курсовой работы, курсового проекта или отчета по всем видам практик осуществляется согласно требованиям, предъявляемым к работе, описанным в методических материалах. Примерное время защиты на одного

студента составляет 20 мин.

8 УЧЕБНО МЕТОДИЧЕСКОЕ И ИНФОРМАЦИОННОЕ ОБЕСПЕЧЕНИЕ ДИСЦИПЛИНЫ)

8.1 Перечень учебной литературы, необходимой для освоения дисциплины

Основная литература

1. Бройдо В.Л. Вычислительные системы, сети и телекоммуникации: Учебник / В. Л. Бройдо. - 2-е изд. - СПб.: Питер, 2005. - 703 с. : ил. - (Учебник для вузов). - ISBN 5-94723-634-6: 225-00.
2. Функциональные устройства аппаратных средств вычислительной техники [Электронный ресурс]: практикум по дисциплине Аппаратные средства вычислительной техники/ — Электрон. текстовые данные.— М.: Московский технический университет связи и информатики, 2015.— 20 с.— Режим доступа: <http://www.iprbookshop.ru/61573.html>.— ЭБС «IPRbooks»
3. Методические указания и контрольные задания по дисциплине Аппаратные средства вычислительной техники [Электронный ресурс]/ — Электрон. текстовые данные.— М.: Московский технический университет связи и информатики, 2014.— 17с.— Режим доступа: <http://www.iprbookshop.ru/63311.html>.— ЭБС «IPRbooks».

Дополнительная литература

1. Спицын В.Г. Информационная безопасность вычислительной техники [Электронный ресурс]: учебное пособие/ Спицын В.Г.— Электрон. текстовые данные.— Томск: Томский государственный университет систем управления и радиоэлектроники, Эль Контент, 2011.— 148 с.— Режим доступа: <http://www.iprbookshop.ru/13936.html>.— ЭБС «IPRbooks»
2. Лошаков С. Периферийные устройства вычислительной техники [Электронный ресурс]/ Лошаков С.— Электрон. текстовые данные.— М.: Интернет-Университет Информационных Технологий (ИНТУИТ), 2016.— 419 с.— Режим доступа: <http://www.iprbookshop.ru/62822.html>.— ЭБС «IPRbooks».
3. Алфёров В.В. Вычислительная техника и сети в отрасли [Электронный ресурс]: учебное пособие/ Алфёров В.В., Миронов Ю.М.— Электрон. текстовые данные.— М.: Московская государственная академия водного транспорта, 2018.— 152с.— Режим доступа: <http://www.iprbookshop.ru/67596.html>.— ЭБС «IPRbooks».

8.2 Перечень информационных технологий, используемых при осуществлении образовательного процесса по дисциплине, включая перечень лицензионного программного обеспечения, ресурсов информационно-телекоммуникационной сети «Интернет», современных профессиональных баз данных и информационных справочных систем:

<http://att.nica.ru> <http://www.edu.ru/>

<http://www.edu.ru/>
<http://window.edu.ru/window/library>
<http://www.intuit.ru/catalog/>
<https://marsohod.org/howtostart/marsohod2>
<http://bibl.cchgeu.ru/MarcWeb2/ExtSearch.asp>
<https://cchgeu.ru/education/cafedras/kafsib/?docs>
<http://www.eios.vorstu.ru>
<http://e.lanbook.com/> (ЭБС Лань)
<http://IPRbookshop.ru/> (ЭБСИРbooks)
<http://easyelectronics.ru/category/avr-uchebnyj-kurs>
Портал «Электроника для всех»
<https://avr.ru/>
Сайт о микроконтроллерах
<https://cxem.net/beginner/beginner73.php>
Микроконтроллеры AVR для начинающих
https://disk.yandex.ru/d/h6_6ce_-S-067Q
Набор материалов для выполнения курсовой работы

9 МАТЕРИАЛЬНО-ТЕХНИЧЕСКАЯ БАЗА, НЕОБХОДИМАЯ ДЛЯ ОСУЩЕСТВЛЕНИЯ ОБРАЗОВАТЕЛЬНОГО ПРОЦЕССА

Специализированная лекционная аудитория, оснащенная оборудованием для лекционных демонстраций и проекционной аппаратурой

Дисплейный класс, оснащенный компьютерными программами для проведения лабораторного практикума.

Отладочные платы FPGA с ПЛИС Cyclone III (Марсоход)

10. МЕТОДИЧЕСКИЕ УКАЗАНИЯ ДЛЯ ОБУЧАЮЩИХСЯ ПО ОСВОЕНИЮ ДИСЦИПЛИНЫ (МОДУЛЯ)

По дисциплине «Аппаратные средства вычислительной техники» читаются лекции, проводятся лабораторные работы, выполняется курсовой проект.

Основой изучения дисциплины являются лекции, на которых излагаются наиболее существенные и трудные вопросы, а также вопросы, не нашедшие отражения в учебной литературе.

Лабораторные работы выполняются на лабораторном оборудовании в соответствии с методиками, приведенными в указаниях к выполнению работ.

Методика выполнения курсового проекта изложена в учебно-методическом пособии. Выполнять этапы курсового проекта должны своевременно и в установленные сроки.

Контроль усвоения материала дисциплины производится проверкой курсового проекта, защитой курсового проекта.

Вид учебных занятий	Деятельность студента
Лекция	Написание конспекта лекций: кратко, схематично, последовательно фиксировать основные положения, выводы, формулировки, обобщения; помечать важные мысли, выделять ключевые слова, термины. Проверка терминов, понятий с помощью энциклопедий, словарей, справочников с выписыванием толкований в тетрадь. Обозначение вопросов, терминов, материала, которые вызывают трудности, поиск ответов в рекомендуемой литературе. Если самостоятельно не удастся разобраться в материале, необходимо сформулировать вопрос и задать преподавателю на лекции или на практическом занятии.
Лабораторная работа	Лабораторные работы позволяют научиться применять теоретические знания, полученные на лекции при решении конкретных задач. Чтобы наиболее рационально и полно использовать все возможности лабораторных для подготовки к ним необходимо: следует разобрать лекцию по соответствующей теме, ознакомиться с соответствующим разделом учебника, проработать дополнительную литературу и источники, решить задачи и выполнить другие письменные задания.
Самостоятельная работа	Самостоятельная работа студентов способствует глубокому усвоения учебного материала и развитию навыков самообразования. Самостоятельная работа предполагает следующие составляющие: - работа с текстами: учебниками, справочниками, дополнительной литературой, а также проработка конспектов лекций; - выполнение домашних заданий и расчетов; - работа над темами для самостоятельного изучения; - участие в работе студенческих научных конференций, олимпиад; - подготовка к промежуточной аттестации.
Подготовка к промежуточной аттестации	Готовиться к промежуточной аттестации следует систематически, в течение всего семестра. Интенсивная подготовка должна начаться не позднее, чем за месяц-полтора до промежуточной аттестации. Данные перед зачетом, экзаменом три дня эффективнее всего использовать для повторения и систематизации материала.

ЛИСТ РЕГИСТРАЦИИ ИЗМЕНЕНИЙ

[illegible]