

## АННОТАЦИЯ

к рабочей программе дисциплины  
«Организация ЭВМ и вычислительных систем»

**Специальность** 10.05.03 Информационная безопасность автоматизированных систем

**Специализация** специализация N 7 "Анализ безопасности информационных систем"

**Квалификация выпускника** специалист по защите информации

**Нормативный период обучения** 5 лет и 6 м.

**Форма обучения** очная

**Год начала подготовки** 2021

**Цель изучения дисциплины:** является обеспечение подготовки студентов в области организации средств вычислительной техники с учетом как схемотехнических, так и системотехнических аспектов разработки в их неразрывном единстве. В рамках курса рассматриваются принципы организации управления, обработки, хранения и ввода-вывода информации в вычислительных системах с оценкой их возможностей, особенностей применения, преимуществ и недостатков при реализации с использованием интегральной технологии.

### **Задачи изучения дисциплины:**

- изучение основ ЭВМ, принципов построения устройств и особенностей различных классов ЭВМ, архитектуры и принципов работы ПЭВМ;
- изучение основных принципов построения и функционирования многопроцессорных вычислительных систем
- ознакомление с перспективными направлениями развития архитектуры;
- знакомство с принципами разработки микроконтроллерных устройств

### **Содержание дисциплины**

Логические элементы. Типовые узлы комбинационного типа. Триггеры как основа статической памяти. Типовые узлы накапливающего типа: регистры, счётчики.

Структура процессора. Принцип работы ядра процессора. Организация арифметико-логического устройства. Операции над числами с плавающей и фиксированной точкой. Система команд. Форматы команд и способы адресации. Система прерываний. Режимы работы процессора. Классификация процессоров в зависимости от типов обрабатываемых инструкций и способа их исполнения. Устройства управления

*Оперативное запоминающее устройство: динамическая оперативная память.* Работа динамической памяти в

состоянии покоя. Работа динамической памяти при чтении данных и регенерации. Работа динамической памяти при записи данных. Этапы модернизации динамической оперативной памяти.

*Оперативное запоминающее устройство: статическая динамическая память.* Устройство ячейки статической памяти. Устройство микросхемы статической памяти.

*Внешнее запоминающее устройство.* Накопители на жестких магнитных дисках. Накопители на гибких магнитных дисках. Накопители на компакт-дисках. Другие виды внешних запоминающих устройств.

*Основные функции Северного моста.* Шины связи с процессором или системной шиной. Шины связи с памятью. Шины связи с графическим адаптером. Шины связи с южным мостом. *Основные функции Южного моста.* Контроллер шины связи с северным мостом. Контроллер шины связи с платами расширения. Контроллер линий связи с периферийными устройствами и другими ЭВМ. Контроллер шины связи с жесткими дисками. Контроллер шины связи с медленными устройствами.

*Виртуальная память.* Страничная организация памяти.

Реализация страничной организации памяти. Вызов страниц по требованию и рабочеёмножество. Размер страниц, сегментация и фрагментация.

*Виртуальные команды ввода-вывода.* Файлы и файловые системы. Реализация виртуальных команд ввода-вывода. Команды управления каталогами.

*Виртуальные команды для параллельной работы.*

Формирование процесса. Состояние гонок

Регистры и прерывания. Основные команды языка ассемблера. Управляющие конструкции. Обзор микроконтроллеров. Команды ассемблера ATME AVRStudio. Выражения языка ассемблера. Регистр статуса. Команды операций сдвига. Парные регистры. Команды сравнения. Команды передачи управления по условию. Условный и безусловный переходы. Запись и чтение памяти данных. Стековая память и подпрограммы.

Стековая память и подпрограммы.

Макроопределения ассемблера.

Подключение внешних файлов. Команды условного ассемблирования. FUSE биты и другие специальные ячейки. Подключение электронных компонентов и «обвязки» микроконтроллера.