

МИНИСТЕРСТВО ОБРАЗОВАНИЯ И НАУКИ РОССИЙСКОЙ ФЕДЕРАЦИИ
ФЕДЕРАЛЬНОЕ ГОСУДАРСТВЕННОЕ БЮДЖЕТНОЕ
ОБРАЗОВАТЕЛЬНОЕ УЧРЕЖДЕНИЕ
ВЫСШЕГО ОБРАЗОВАНИЯ
«ВОРОНЕЖСКИЙ ГОСУДАРСТВЕННЫЙ ТЕХНИЧЕСКИЙ УНИВЕРСИТЕТ»
(ФГБОУ ВО «ВГТУ», ВГТУ)

«УТВЕРЖДАЮ»

Председатель Ученого совета факультета радиотехники и электроники

проф. Небольсин В.А. _____

(подпись)

2016 г.

УЧЕБНО-МЕТОДИЧЕСКИЙ КОМПЛЕКС ДИСЦИПЛИНЫ

Проектирование микропроцессорных устройств
(наименование дисциплины по учебному плану ООП)

для направления подготовки (специальности): **11.03.04 Электроника и нанoeлектроника**
(код, наименование)

Профиль подготовки (специализация): **Микроэлектроника и твердотельная электроника**
(название профиля, магистерской программы, специализации по УП)

Форма обучения **очная** Срок обучения **нормативный**

Кафедра **полупроводниковой электроники и нанoeлектроники**
(наименование кафедры-разработчика УМКД)

УМКД разработал: **Строгонов А.В., д.т.н.**
(Ф.И.О., ученая степень авторов разработки)

Рассмотрено и одобрено на заседании методической комиссии **ФРТЭ**
(наименование факультета)

Протокол № _____ от «_____» _____ 2016 г.

Председатель методической комиссии **Москаленко А.Г.**
(Ф.И.О)

Воронеж 2016 г.

МИНИСТЕРСТВО ОБРАЗОВАНИЯ И НАУКИ РОССИЙСКОЙ ФЕДЕРАЦИИ
ФЕДЕРАЛЬНОЕ ГОСУДАРСТВЕННОЕ БЮДЖЕТНОЕ
ОБРАЗОВАТЕЛЬНОЕ УЧРЕЖДЕНИЕ
ВЫСШЕГО ОБРАЗОВАНИЯ
«ВОРОНЕЖСКИЙ ГОСУДАРСТВЕННЫЙ ТЕХНИЧЕСКИЙ УНИВЕРСИТЕТ»
(ФГБОУ ВО «ВГТУ», ВГТУ)

«УТВЕРЖДАЮ»

Председатель Ученого совета факультета радиотехники и электроники

проф. Небольсин В.А. _____

(подпись)

_____ 2016 г.

РАБОЧАЯ ПРОГРАММА ДИСЦИПЛИНЫ

Проектирование микропроцессорных устройств

(наименование дисциплины (модуля) по УП)

Закреплена за кафедрой: полупроводниковой электроники и нанoeлектроники

Направление подготовки (специальности): 11.03.04 Электроника и нанoeлектроника

(код, наименование)

Профиль: Микроэлектроника и твердотельная электроника

(название профиля по УП)

Часов по УП: 108; Часов по РПД: 108;

Часов по УП (без учета часов на экзамены): 108; Часов по РПД: 108;

Часов на самостоятельную работу по УП: 36 (33%);

Часов на самостоятельную работу по РПД: 36 (33%)

Общая трудоемкость в ЗЕТ: 3;

Виды контроля в семестрах (на курсах): Экзамены - 0; Зачеты – 0; Зачеты (с оценкой) - 8;

Курсовые проекты - 0; Курсовые работы - 0.

Форма обучения: очная;

Срок обучения: нормативный.

Распределение часов дисциплины по семестрам

Вид занятий	№ семестров, число учебных недель в семестрах																	
	1 / 18		2 / 18		3 / 18		4 / 18		5 / 18		6 / 18		7 / 18		8 / 12		Итого	
	УП	РПД	УП	РПД	УП	РПД	УП	РПД	УП	РПД	УП	РПД	УП	РПД	УП	РПД	УП	РПД
Лекции															18	18	18	18
Лабораторные															36	36	36	36
Практические															18	18	18	18
Ауд. занятия															72	72	72	72
Сам. работа															36	36	36	36
Итого															108	108	108	108

Сведения о ФГОС, в соответствии с которым разработана рабочая программа дисциплины (модуля) – 11.03.04 «Электроника и нанoeлектроника». Утвержден приказом Министерства образования Российской Федерации от 12 марта 2015 г. №218.

Программу составил: _____ д.т.н., Строгонов А.В.
(подпись, ученая степень, ФИО)

Рецензент (ы): _____ Коваленко П.Ю., к.т.н., зам. гл. инженера АО «ВЗПП-С»

Рабочая программа дисциплины составлена на основании учебного плана подготовки бакалавров по направлению 11.03.04 “Электроника и нанoeлектроника”, профиль “Микроэлектроника и твердотельная электроника”.

Рабочая программа обсуждена на заседании кафедры полупроводниковой электроники и нанoeлектроники

протокол № _____ от _____ 2016 г.

Зав. кафедрой ППЭНЭ _____ С.И. Рембеза

1. ЦЕЛИ ОСВОЕНИЯ ДИСЦИПЛИНЫ

1.1	Цель изучения дисциплины – обеспечение основ проектирования микропроцессорных устройств с использованием программных продуктов системного уровня проектирования БИС (системы визуально-имитационного моделирования Matlab/Simulink) и функционального уровня проектирования на стадии разработки функциональных моделей цифровых устройств в базе БИС программируемой логики (ПЛИС) с привлечением высокоуровневого языка описания аппаратных средств VHDL в САПР Quartus II. Изучение дисциплины должно способствовать формированию у студентов основ разработки и программирования встраиваемых микропроцессорных систем.
1.2	Для достижения цели ставятся задачи:
1.2.1	изучение современных архитектур микропроцессорных ядер для реализации в базе ПЛИС (софт-процессоры), типовой системы команд, получение основ программирования микропроцессоров;
1.2.2	освоение языка VHDL для написания кода моделей микропроцессорных ядер;
1.2.3	получение практических навыков работы с системой визуально-имитационного моделирования Matlab/Simulink для разработки моделей микропроцессорных ядер на уровне системы: с использованием графического представления конечного автомата приложения StateFlow и М-файлов микропроцессорного ядра; извлечение кода языка VHDL с помощью приложения Simulink HDL coder из описаний конечного автомата с последующим созданием функциональных моделей в базе ПЛИС в САПР Quartus II;
1.2.4	получение практических навыков работы с САПР ПЛИС Quartus II + Nios II для разработки функциональных моделей микропроцессорных ядер с использованием мегафункций и отладочной платой DE2 фирмы Altera

2. МЕСТО ДИСЦИПЛИНЫ В СТРУКТУРЕ ООП ВО

Цикл (раздел) ООП: Б1		код дисциплины в УП: Б1.В.ДВ.8.1
2.1 Требования к предварительной подготовке обучающегося		
Для успешного освоения дисциплины студент должен иметь знания, полученные при изучении дисциплин:		
Б1.Б.20	«Схемотехника»	
Б1.В.ОД.18	«Системы автоматизированного проектирования интегральных микросхем»	
2.2 Дисциплины и практики, для которых освоение данной дисциплины необходимо как предшествующее		
Дисциплина завершает курс бакалавриата.		

3. КОМПЕТЕНЦИИ ОБУЧАЮЩЕГОСЯ, ФОРМИРУЕМЫЕ В РЕЗУЛЬТАТЕ ОСВОЕНИЯ ДИСЦИПЛИНЫ

ПКВ-1	способность владеть современными методами расчета и проектирования микроэлектронных приборов и устройств твердотельной электроники, способностью к восприятию, разработке и критической оценке новых способов их проектирования
ПКВ-2	готовностью к применению современных технологических процессов и технологического оборудования на этапах разработки и производства микроэлектронных приборов и устройств твердотельной электроники

В результате освоения дисциплины обучающийся должен

3.1	Знать:
3.1.1	основные архитектуры вычислительных систем (микропроцессорных ядер) для реализации в базе ПЛИС и цифровых сигнальных процессоров; (ПКВ-2)
3.1.2	типовую систему команд 8-ми разрядного микропроцессорного ядра; (ПКВ-2)
3.1.3	основы программирования микропроцессорных ядер на машинном языке (асемблеры); (ПКВ-2)
3.1.4	понятия интерфейса ввода/вывода и структуры памяти; (ПКВ-2)
3.1.5	основы высокоуровневого языка описания аппаратных средств (VHDL); (ПКВ-2)
3.1.6	теорию конечных автоматов. (ПКВ-2)
3.2	Уметь:
3.2.1	строить имитационные модели микропроцессорных ядер в системе Matlab/Simulink; (ПКВ-1)
3.2.2	строить функциональные модели микропроцессорных ядер с применением языка VHDL и мегафункций в САПР ПЛИС Quartus II; (ПКВ-1)
3.2.3	работать с отладочной платой DE2 фирмы Altera и со встроенным софтверным процессором Nios II на ПЛИС типа CYCLONE. (ПКВ-1)
3.3	Владеть:
3.3.1	методами синтеза цифровых автоматов в базе ПЛИС; (ПКВ-1)
3.3.2	навыками работы с вычислительными системами со встроенными софтверными процессорами. (ПКВ-1)

4. СТРУКТУРА И СОДЕРЖАНИЕ ДИСЦИПЛИНЫ

№ П./П	Наименование раздела дисциплины	Семестр	Неделя семестра	Вид учебной нагрузки и их трудоемкость в часах				
				Лекции	Лабораторные работы	Практические занятия	СРС	Всего часов
1	Архитектуры вычислительных систем на ПЛИС	8	1-2	3	-	8	6	17
2	Типовая структура 8-разрядного микропроцессора	8	3-4	3	4	8	6	21
3	Интерфейсы микропроцессорных устройств	8	5-6	3	8	2	6	19
4	Проектирование функциональных узлов микропроцессорных систем	8	7-8	3	8	-	6	17
5	Разработка имитационных моделей микропроцессорных ядер	8	9-10	3	8	-	6	17
6	Программные средства для разработки встраиваемых вычислительных систем	8	11-12	3	8	-	6	17
Итого				18	36	18	36	108

4.1 Лекции

Неделя семестра	Тема и содержание лекции	Объем часов
1. Архитектуры вычислительных систем на ПЛИС		3
1	Классификация ПЛИС (FPGA и CPLD). Понятие идеологии “система на кристалле” (System on chip, SOC).	1
2	Микропроцессоры, микроконтроллеры. ЦОС-процессоры. Микропроцессорные ядра (софт-процессоры). <i>Самостоятельное изучение.</i> Динамические реконфигурируемые микропроцессорные системы на базе ПЛИС по архитектуре FPGA.	2
2. Типовая структура 8-разрядного микропроцессора		3
3	Архитектура восьми разрядного микропроцессора. Стеки. Моделируемые стеки. Блок управления и синхронизации. Регистры общего и специального назначения. Счетчик программ. АЛУ. Регистр команд. Дешифратор команд. Система команд. Команды пересылки. Команды с непосредственной адресацией. <i>Самостоятельное изучение.</i> Программирование микропроцессоров. Программирование циклов. Программирование сложных разветвлений. Подпрограммы. Ассемблеры.	2

4	Команды передачи управления. Арифметические и логические команды. Команды ввода/вывода. Информационные потоки в процессе выполнения команд. <i>Самостоятельное изучение.</i> Команды обращения к памяти. Команды обращения к подпрограммам.	1
3.Интерфейсы микропроцессорных устройств		3
5	Порты ввода/вывода. Прерывания программы. Прерывания с программным опросом. Векторная система прерываний с идентификацией устройств при помощи адресов. <i>Самостоятельное изучение.</i> Пространство памяти 8-разрядного микропроцессора. Векторная система прерываний с шифратором приоритетов.	2
6	Интерфейс с главной памятью (СОЗУ). Временные диаграммы памяти. <i>Самостоятельное изучение.</i> Системы динамической памяти. Схемы регенерации динамической памяти. Прямой доступ к памяти.	1
4.Проектирование функциональных узлов микропроцессорных систем на языке VHDL		3
7	Проектирование комбинационных устройств: дешифраторы, шифраторы, мультиплексоры, коммутаторы, сумматоры с последовательным и ускоренным переносом, преобразователи кодов. <i>Самостоятельное изучение.</i> Проектирование конечных автоматов. Диаграммы переходов. Автоматы Мили. Автоматы Мура. Методы кодирования конечных автоматов, матричные и векторные перемножители.	2
8	Проектирование последовательностных устройств: триггеры, регистры, счетчики. Проектирование модулей памяти (ОЗУ, ПЗУ). <i>Самостоятельное изучение.</i> Проектирование регистрных буферов типа FIFO.	1
5.Разработка имитационных моделей микропроцессорных ядер		3
9	Разработка имитационных моделей микропроцессорных ядер в системе Matlab/Simulink. <i>Самостоятельное изучение.</i> Основы работы с системой Matlab/Simulink. Работа в интерактивном режиме.	1
10	Программирование в системе Matlab/Simulink. Создание М-функций основных функциональных узлов микропроцессорного ядра в системе Matlab/Simulink. Работа с отладчиком моделей Simulink Debugger. Формат с фиксированной запятой. fi-объекты системы Matlab. <i>Самостоятельное изучение.</i> Библиотеки Simulink.	2
6.Программные средства для разработки встраиваемых микропроцессорных систем		3
11	Характеристики микропроцессорных ядер PicoBlaze, MicroBlazer, PowerPC фирмы Xilinx для реализации в базисе ПЛИС. Архитектура, функциональные модули и набор инструкций мик-	1

	ропроцессорного ядра Nios II фирмы Altera для реализации в базе ПЛИС. Компоненты SOPC Builder. Интерфейс Avalon. <i>Самостоятельное изучение.</i> Система команд микропроцессорного ядра PicoBlaze. Среда разработки приложений для Nios II на языках C и ассемблер Altera Monitor Program.	
12	Разработка микропроцессорных ядер в САПР ПЛИС Quartus II на языке VHDL. Разработка функциональных блоков микропроцессорных ядер (регистры общего назначения, счетчик программ, АЛУ, ОЗУ, ПЗУ) с использованием мегафункций САПР ПЛИС Quartus II. <i>Самостоятельное изучение.</i> Основы языка C для программирования микропроцессорных ядер.	2
Итого часов		18

4.2 Лабораторные работы

Неделя семестра	Наименование лабораторной работы	Объем часов	Виды контроля
4.Проектирование функциональных узлов микропроцессорных систем на языке VHDL		4	Отчет
4	Проектирование последовательностных устройств на языке VHDL в базе ПЛИС: Проектирование модулей памяти (ОЗУ, ПЗУ). Настройка конфигурационных файлов.	4	
5.Разработка имитационных моделей микропроцессорных ядер		8	Отчет
5	Разработка имитационной модели 8-разрядного микропроцессорного ядра с управляющим автоматом, представленного в виде текстового описания на языке М-файлов системы Matlab/Simulink с последующим извлечением кода языка VHDL с помощью приложения Simulink HDL coder.	4	
6	Разработка имитационной модели 8-разрядного микропроцессорного ядра с управляющим автоматом представленного графом приложения StateFlow системы Matlab/Simulink с последующим извлечением кода языка VHDL с помощью приложения Simulink HDL coder.	4	
6.Программные средства для разработки встраиваемых микропроцессорных систем		24	Отчет
7	Проектирование учебного микропроцессорного ядра для реализации в базе ПЛИС на языке VHDL с помощью конечного автомата в САПР Quartus II.	4	
8	Использование различных типов памяти ПЛИС серии Stratix III и мегафункций САПР Quartus II при проектировании учебного микропроцессорного ядра.	4	
9	Разработка функциональной модели микропроцессорного ядра по коду языка VHDL извлеченного из М-файлов системы Matlab/Simulink имитационной моде-	4	

	ли микропроцессорного ядра.		
10	Разработка функциональной модели микропроцессорного ядра по коду языка VHDL извлеченного из описания графа управляющего автомата созданного с помощью приложения StateFlow системы Matlab/Simulink.	4	
11	Получение практических навыков работы с отладочной платой DE2 фирмы Altera со встроенным софтверным процессором Nios II на ПЛИС типа CYCLONE.	4	
12	Разработка аппаратных средств на основе софтверного процессора Nios II с использованием SOPC Builder в САПР Quartus II. Программирование на языке ассемблера софтверного процессора Nios II.	4	
Итого часов		36	

4.3 Практические занятия

Неделя семестра	Наименование практического занятия	Объем часов	Виды контроля
4. Проектирование функциональных узлов микропроцессорных систем на языке VHDL		18	отчет
1	Проектирование комбинационных устройств на языке VHDL в базе ПЛИС: дешифраторы, шифраторы, мультиплексоры, сумматоры.	4	
2	Проектирование комбинационных устройств на языке VHDL в базе ПЛИС: преобразователи кодов (двоичный в двоично-десятичный и двоично-десятичный в двоичный), семисегментный код.	4	
3	Проектирование последовательностных устройств на языке VHDL в базе ПЛИС: проектирование конечных автоматов Мили, Мура по диаграммам переходов на языке VHDL с использованием различных стилей кодирования.	4	
4	Проектирование последовательностных устройств на языке VHDL в базе ПЛИС: триггеры, регистры.	4	
5	Проектирование последовательностных устройств на языке VHDL в базе ПЛИС: счетчики, конечные автоматы.	2	
Итого часов		18	

4.4 Самостоятельная работа студента (СРС)

Неделя семестра	Содержание СРС	Виды контроля	Объем часов
1	Работа с конспектом лекций, с учебником		1
	Подготовка конспекта по теме для самостоятельного изучения	проверка конспекта	1
	Подготовка к практическому занятию	отчет	1
2	Работа с конспектом лекций, с учебником		1

	Подготовка конспекта по теме для самостоятельного изучения	проверка конспекта	1
	Подготовка к практическому занятию	отчет	1
3	Работа с конспектом лекций, с учебником		1
	Подготовка конспекта по теме для самостоятельного изучения	проверка конспекта	1
	Подготовка к практическому занятию	отчет	1
4	Работа с конспектом лекций, с учебником		1
	Подготовка конспекта по теме для самостоятельного изучения	проверка конспекта	1
	Подготовка к практическому занятию	отчет	1
5	Работа с конспектом лекций, с учебником		1
	Подготовка конспекта по теме для самостоятельного изучения	проверка конспекта	1
	Подготовка к контрольной работе	Контр. работа	1
6	Работа с конспектом лекций, с учебником		1
	Подготовка конспекта по теме для самостоятельного изучения	проверка конспекта	1
	Подготовка к лабораторной работе	отчет, защита	1
7	Работа с конспектом лекций, с учебником		1
	Подготовка конспекта по теме для самостоятельного изучения	проверка конспекта	1
	Подготовка к лабораторной работе	отчет, защита	1
8	Работа с конспектом лекций, с учебником	допуск к выполнению	1
	Подготовка конспекта по теме для самостоятельного изучения	проверка конспекта	1
	Подготовка к лабораторной работе	отчет, защита	1
9	Работа с конспектом лекций, с учебником		1
	Подготовка конспекта по теме для самостоятельного изучения	проверка конспекта	1
	Подготовка к лабораторной работе	отчет, защита	1
10	Работа с конспектом лекций, с учебником		1
	Подготовка конспекта по теме для самостоятельного изучения		1
	Подготовка к лабораторной работе	отчет, защита	1
11	Работа с конспектом лекций, с учебником		1
	Подготовка конспекта по теме для самостоятельного изучения	проверка конспекта	1
	Подготовка к контрольной работе	Контр. работа	1
12	Работа с конспектом лекций, с учебником		1
	Подготовка конспекта по теме для самостоятельного изучения	проверка конспекта	1
	Подготовка к лабораторной работе	отчет, защита	1
Итого			36

5. ОБРАЗОВАТЕЛЬНЫЕ ТЕХНОЛОГИИ

	В рамках изучения дисциплины предусмотрены следующие образовательные технологии:
5.1	Лекции: информационные лекции, лекции – визуализации, проблемные лекции
5.2	Лабораторные работы: – выполнение лабораторных работ; – защита выполненных работ;
5.3	Практические занятия: – выполнение практических заданий; выполнение контрольных работ;
5.4	Самостоятельная работа студентов: –изучение теоретического материала, –подготовка к практическим занятиям, –работа с учебно-методической литературой, –оформление конспектов лекций, подготовка отчетов, –подготовка к текущему контролю успеваемости, к зачету
5.5	консультации по всем вопросам учебной программы.

6. ОЦЕНОЧНЫЕ СРЕДСТВА ДЛЯ ТЕКУЩЕГО КОНТРОЛЯ УСПЕВАЕМОСТИ, ПРОМЕЖУТОЧНОЙ АТТЕСТАЦИИ ПО ИТОГАМ ОСВОЕНИЯ ДИСЦИПЛИНЫ И УЧЕБНО-МЕТОДИЧЕСКОЕ ОБЕСПЕЧЕНИЕ САМОСТОЯТЕЛЬНОЙ РАБОТЫ СТУДЕНТОВ

6.1	Контрольные вопросы и задания
6.1.1	Используемые формы текущего контроля: – контрольные работы; – отчет и защита выполненных практических работ.
6.1.2	Рабочая программа дисциплины обеспечена фондом оценочных средств для проведения входного, текущего контроля и промежуточной аттестации. Фонд включает примерные варианты контрольных работ, тесты по темам, контрольные вопросы, вопросы к зачету.
6.2	Темы письменных работ
6.2.1	Контрольная работа по теме «Проектирование функциональных узлов микропроцессорных систем на языке VHDL»
6.2.2	Контрольная работа по теме «Программные средства для разработки встраиваемых микропроцессорных систем»
6.3	Другие виды контроля
6.3.1	Тесты по темам: «Проектирование функциональных узлов микропроцессорных систем на языке VHDL» «Разработка имитационных моделей микропроцессорных ядер»

7. УЧЕБНО-МЕТОДИЧЕСКОЕ И ИНФОРМАЦИОННОЕ ОБЕСПЕЧЕНИЕ ДИСЦИПЛИНЫ (МОДУЛЯ)

7.1 Рекомендуемая литература				
№ п/п	Авторы, составители	Заглавие	Годы издания. Вид издания	Обеспеченность
7.1.1 Основная литература				
1	Смирнов Ю.А., Соколов С.В., Титов Е.В.	Основы микроэлектроники и микро- процессорной техники. Лань	2014 ЭБС Лань Учеб. пособие	1
2	Соловьев В.В.	Проектирование цифровых систем на основе ПЛИС. М.: Горячая линия - Телеком	2007 Печатный	0.4
3	Грушевицкий Р., Мурсаев А., Угрюмов Е.	Проектирование систем на микро- схемах с программируемой структу- рой. Учеб. пособие. 2-е изд. СПб: ВХВ	2006 Печатный	0.1
4	Амосов В.В.	Схемотехника и средства проектиро- вания цифровых устройств. БХВ- Петербург	2007 Печатный	0.1
5	Тарасов И.Е., Потехин И.Е.	Разработка систем цифровой обра- ботки сигналов на базе ПЛИС. М.: Горячая линия - Телеком	2007 Печатный	0.4
6	Тарасов И.Е.	Разработка цифровых устройств на основе ПЛИС фирмы Xilinx с приме- нением языка VHDL	2005 Печатный	0.4
7.1.2. Дополнительная литература				
1	Строгонов А.В.	Основы цифровой обработки сигнала- лов: учеб. пособие	2014 Магнитный носитель	1
2	Строгонов А.В.	Проектирование устройств цифровой обработки сигналов для реализации в базисе программируемых логических интегральных схем	2013 Магнитный носитель	1
7.1.3. Методические разработки				
1	Строгонов А.В.	Методические указания к выполне- нию лабораторных работ № 1, 2 по дисциплине «Проектирование циф- ровых устройств в базисе ПЛИС» для студентов направления 210100.62 «Электроника и нанoeлектроника» (профиль «Микроэлектроника и твердотельная электроника») очной формы обучения (рег. номер 179- 2014)	2014 Магнитный носитель	1
7.1.4 Программное обеспечение и интернет ресурсы				
1	САПР БИС Tanner САПР ПЛИС Altera Quartus II САПР ПЛИС Xilinx ISE Системы цифрового моделирования ModelSim-Altera Система визуально-имитационного моделирования Matlab/Simulink			

	Программа синтеза логики Synplicity Synplify
2	www.labfor.ru Лаборатории электронных средств обучения, ЛЭСО ГОУ ВПО «СибГУТИ» www.asic.ru НПК "Технологический центр" www.tcen.ru НПК "Технологический центр" www.e-kir.ru Электронные версии журнала “Компоненты и технология”

8. МАТЕРИАЛЬНО-ТЕХНИЧЕСКОЕ ОБЕСПЕЧЕНИЕ ДИСЦИПЛИНЫ (МОДУЛЯ)

8.1	Специализированная лекционная аудитория , оснащенная оборудованием для лекционных демонстраций и проекционной аппаратурой
8.2	Дисплейный класс , оснащенный САПР ПЛИС Altera Quartus II и Xilinx ISE, системой визуально-имитационного моделирования Matlab/Simulink и учебными лабораторными стендами LESO2.1 (Лаборатории электронных средств обучения, ЛЭСО ГОУ ВПО «СибГУТИ») в количестве 10 шт для проведения лабораторного практикума

**Карта обеспеченности рекомендуемой литературой
по дисциплине «Проектирование микропроцессорных устройств»**

№ п/п	Авторы, составители	Заглавие	Год издания. Вид издания.	Обеспечен- ность
1. Основная литература				
1	Смирнов Ю.А., Соколов С.В., Титов Е.В.	Основы микроэлектроники и микро- процессорной техники. Лань	2014 ЭБС Лань Учеб. посо- бие	1,0
2	Соловьев В.В.	Проектирование цифровых систем на основе ПЛИС. М.: Горячая линия - Телеком	2007 Печатный	0,4
3	Грушевицкий Р., Мурсаев А., Угрюмов Е.	Проектирование систем на микросхе- мах с программируемой структурой. Учеб. пособие. 2-е изд. СПб: ВХВ	2006 Печатный	0,1
4	Амосов В.В.	Схемотехника и средства проектиро- вания цифровых устройств. БХВ- Петербург	2007 Печатный	0,1
5	Тарасов И.Е., Потехин И.Е.	Разработка систем цифровой обработ- ки сигналов на базе ПЛИС. М.: Горя- чая линия - Телеком	2007 Печатный	0,4
6	Тарасов И.Е.	Разработка цифровых устройств на основе ПЛИС фирмы Xilinx с приме- нением языка VHDL	2005 Печатный	0,4
7	Строгонов А.В.	Основы цифровой обработки сигна- лов: учеб. пособие	2014 Магнитный носитель	1,0
2. Дополнительная литература				
1	Строгонов А.В.	Проектирование устройств цифровой обработки сигналов для реализации в базисе программируемых логических интегральных схем	2013 Магнитный носитель	1,0
3. Методические разработки				
1	Строгонов А.В.	Методические указания к выполнению лабораторных работ № 1, 2 по дисци- плине «Проектирование цифровых устройств в базисе ПЛИС» для сту- дентов направления 210100.62 «Элек- троника и наноэлектроника» (профиль «Микроэлектроника и твердотельная электроника») очной формы обучения (рег. номер 179-2014)	2014 Магнитный носитель	1,0

Зав. кафедрой _____ С.И. Рембеза

Директор НТБ _____ Т.И. Буковшина

«УТВЕРЖДАЮ»
Председатель Ученого совета факультета радиотехники и электроники

(подпись) Небольсин В.А.

_____ 201__ г.

Лист регистрации изменений (дополнений) УМКД

Проектирование микропроцессорных устройств

В УМКД вносятся следующие изменения (дополнения):

Изменения (дополнения) в УМКД обсуждены на заседании кафедры полупроводниковой электроники и нанoeлектроники

Протокол № _____ от «___» _____ 20__ г.

Зав. кафедрой ППЭНЭ

С.И. Рембеза

Изменения (дополнения) рассмотрены и одобрены методической комиссией ФРТЭ

Председатель методической комиссии ФРТЭ

А.Г. Москаленко

«Согласовано»

С.И. Рембеза

Лист регистрации изменений

Порядко- вый номер изменения	Раздел, пункт	Вид изменения (за- менить, аннулиро- вать, добавить)	Номер и дата при- каза об изменении	Фамилия и инициа- лы, подпись лица, внесшего изменение	Дата внесе- ния измене- ния