

АННОТАЦИЯ
к рабочей программе дисциплины
**Б1.В.ДВ.1.2 «Проектирования больших интегральных схем на
системном уровне»**

Направление подготовки (специальность)	11.04.04 «Электроника и наноэлектроника»
Направленность (профиль, специализация)	«Приборы и устройства в микро- и наноэлектронике»
Квалификация (степень) выпускника:	магистр
Форма обучения	очная
Срок освоения образовательной программы	2 года
Год начала подготовки	2017

Цель изучения дисциплины: обеспечение основ проектирования БИС, БИС программируемой логики и БИС типа “система на кристалле” (SoC) с использованием системного уровня проектирования.

Изучение дисциплины должно способствовать формированию у студентов основ разработки основных узлов БИС и ПЛИС на различных уровнях проектирования.

Задачи изучения дисциплины:

- изучение основных современных архитектур БИС, ПЛИС и СБИС типа SoC;
- изучить маршруты проектирования БИС (ПЛИС) с использованием инструментов системного уровня проектирования и языка SystemC/C++;
- изучить проблемы, связанные с проектированием БИС по субмикронным проектным нормам и методы их решения;
- получение практических навыков работы с системой визуально-имитационного моделирования Matlab/Simulink для разработки имитационных моделей на уровне системы с последующим созданием функциональных моделей на языке VHDL;
- освоение языка VHDL для написания кода основных функциональных цифровых блоков БИС;
- освоение языка Verilog-A для написания кода поведенческих моделей аналого-цифровых блоков БИС;
- получение практических навыков работы с САПР БИС Tanner для разработки электрических схем и топологии функциональных блоков по масштабируемой субмикронной КМОП-технологии

Перечень формируемых компетенций:

ОПК-2: способностью использовать результаты освоения дисциплин программы магистратуры;

ПК-2: способностью разрабатывать эффективные алгоритмы решения сформулированных задач с использованием современных языков программирования и обеспечивать их программную реализацию;

ПКВ-1: способность к восприятию, разработке и критической оценке новых способов проектирования твердотельных приборов и устройств.

Общая трудоемкость дисциплины ЗЕТ: 6

Форма итогового контроля по дисциплине: экзамен