

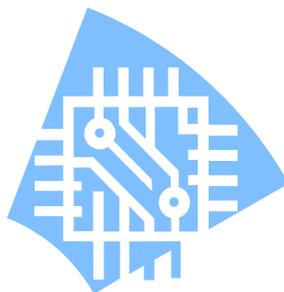
Министерство науки и высшего образования Российской Федерации

Федеральное государственное бюджетное образовательное учреждение высшего образования
«Воронежский государственный технический университет»
Кафедра конструирования и производства радиоаппаратуры

АВТОМАТИЗИРОВАННОЕ ПРОЕКТИРОВАНИЕ УЗЛА РАДИОЭЛЕКТРОННОГО УСТРОЙСТВА НА ПЕЧАТНОЙ ПЛАТЕ

МЕТОДИЧЕСКИЕ УКАЗАНИЯ

к лабораторным работам
по дисциплине «Автоматизированные системы
конструкторского проектирования ЭС» для студентов
направления подготовки 11.04.03 «Конструирование
и технология электронных средств» магистерские программы
«Автоматизированное проектирование и технология
радиоэлектронных средств специального назначения», «Силовая
электроника» очной и заочной форм обучения



Воронеж 2022

Составитель канд. техн. наук Н.В. Ципина
УДК 621.3

Автоматизированное проектирование узла радиоэлектронного устройства на печатной плате: методические указания к лабораторным работам по дисциплине «Автоматизированные системы конструкторского проектирования ЭС» для студентов направления подготовки 11.04.03 «Конструирование и технология электронных средств» магистерские программы «Автоматизированное проектирование и технология радиоэлектронных средств специального назначения», «Силовая электроника» очной и заочной форм обучения/ ФГБОУ ВО "Воронежский государственный технический университет; сост. Н.В. Ципина. Воронеж, 2022. 47 с.

В ходе выполнения лабораторных работ студенты получают возможность практически освоить основные принципы и методы работы в системе Altium Designer, ознакомиться с последовательностью этапов проектирования, приобрести навыки по созданию и ведению библиотек электронных компонентов, а также по разработке конструкторской документации и ведению проекта в Altium Designer. Этапы проектирования печатной платы в системе Altium Designer. Методические указания снабжены рекомендуемой литературой.

Методические указания подготовлены в электронном виде в текстовом редакторе Microsoft Word 97 и содержатся в файле Лаб.раб_Автоматизир_сист_констр_проектир.doc.

Табл. 1. Ил. 42. Библиогр.: 6 назв.

Рецензент д-р техн. наук, проф. О.Ю. Макаров

Ответственный за выпуск зав. кафедрой д-р техн. наук, проф. А.В. Башкиров

Издается по решению редакционно-издательского совета Воронежского государственного технического университета

©ФГБОУ ВО "Воронежский государственный
технический университет", 2022

СОЗДАНИЕ УСЛОВНО-ГРАФИЧЕСКИХ ОБОЗНАЧЕНИЙ (УГО) ЭЛЕКТРОННЫХ КОМПОНЕНТОВ

1. ОБЩЕЕ ОПИСАНИЕ РАБОТЫ

1.1. Цель работы: Создание условно-графических обозначений электронных компонентов как библиотечных элементов принципиальной электрической схемы.

1.2. Задание на лабораторную работу:

1. Ознакомиться с назначением ЭК и его электрической (контактной) схемой.
2. Разместить выводы УГО ЭК.
3. Вычертить графический образ УГО ЭК.
4. Сохранить УГО в библиотеке SchLib.
5. Подготовить отчет.

Наличие развитой библиотеки ЭК является необходимым условием для нормальной работы системы. Поскольку стандартные библиотеки Altium Designer практически непригодны для работы российских проектировщиков, то они вынуждены создавать свои библиотеки, содержащие условные графические изображения, как компонентов российского производства, так и зарубежного, в соответствии с действующими стандартами. Размеры условно-графических обозначений приведены в ГОСТ 2.728, 2.730, 2.743. УГО компонента создается в графическом редакторе Schematic Library. В этом редакторе используются такие инструменты, как Place Pin, Place Line, Place Text String и другие. Для навигации по документу предназначены команды в выпадающем меню View:

- Fit Document – подгоняет документ к размеру экрана;
- Fit All Objects – располагает в окне все элементы (без форматки);
- Area – подгоняет выбранную площадь к размеру экрана (увеличение рамкой);
- Around Point – позиционирует выбранную площадь вокруг указанной точки в размер экрана;
- Selected Objects – подгоняет к размеру экрана выделенные объекты;
- Zoom In – приближение;
- Zoom Out – отдаление;
- Zoom Last – возвращает предыдущий масштаб;
- Pan – перемещает изображение под курсором в центр экрана;
- Refresh – обновление изображения;
- Full Screen – позиционирование рабочей области во весь экран, при этом скрываются все панели, полосы прокрутки и строки статуса.

Навигация по документу с помощью мыши: При помощи колеса прокрутки мыши изображение перемещается вверх и вниз; При прокрутке колеса мыши с нажатой клавишей Shift изображение перемещается влево и вправо;

Передвижение изображения в любую часть экрана возможно при нажатии и удержании правой кнопки мыши;

Масштабирование изображения осуществляется прокруткой с нажатой клавишей Ctrl.

Компоненты разделяют на односекционные (включающие одну секцию) и многосекционные. К многосекционным компонентам относятся резисторные, конденсаторные, диодные и транзисторные сборки, электрические соединители, некоторые логические интегральные микросхемы.

Количество выводов УГО микросхемы (МС) цифровой логики обычно соответствует количеству ножек в корпусе за исключением ножек, которые всегда подключены к питанию или

земле. Недействующие на схеме выводы таких МС должны быть изображены в УГО, т.к. при повторном использовании ЭК могут быть задействованы все выводы (или иные чем при первом использовании). Это необходимо для ведения библиотек – чтобы каждому ЭК соответствовал один единственный элемент библиотеки, созданный в полном соответствии с требованиями ГОСТ ЕСКД.

УГО многосекционного компонента может быть построено целиком, со всеми секциями единым УГО. Однако для формирования принципиальной электрической схемы, которая бы легко читалась и наглядно демонстрировала принцип действия функционального узла, такое изображение не всегда удобно т.к.:

1) в схеме могут быть задействованы не все секции, а отображение неиспользуемых невозможно отключить, в результате схема загромождается лишними УГО;

2) при едином УГО на весь компонент невозможно изобразить схему разнесенным способом, приходится тянуть к нему линии электрической связи издалека, что затрудняет чтение схемы.

При необходимости в УГО нужно задать эквивалентность выводов. Эквивалентность – это электрическая взаимозаменяемость. Например, эквивалентными могут быть входы элементов цифровой логики, а вход резистора эквивалентен выходу. Эквивалентность в Altium Designer рекомендуется задавать цифрами.

Микросхема может состоять из нескольких вентилях, под вентилем МС понимают повторяющийся законченный логический блок. Для таких МС необходимо указать эквивалентность секций (она в таких МС одинаковая и обозначается одной и той же цифрой).

Создание УГО односекционного компонента

На примере микросхемы AD8561.

1. Создать новую схемную библиотеку, выбрав в меню

File>>New>>Library>>Schematic Library.

2. Указать единицы измерения, выбрав Tools>>Document Options и во вкладке Units выбрать метрические единицы измерения, а во вкладке Library Editor Options в области Grids установить шаг сетки 2,5 мм для двух видов сетки.

3. Активизировать в строке статуса панель-закладку SCH Library (например: View>>Workspace Panels>>SCH>>SCH Library), после чего откроется плавающая панель редактирования SCH Library. Для удобства расположить эту панель слева от рабочего поля (там же, где по умолчанию располагается панель Projects).

4. В верхнем поле панели SCH появится новый компонент Component_1. Нужно отредактировать свойства компонента, нажав кнопку Edit: задать буквенное обозначение компонента в поле Default Designator: D, и ввести наименование микросхемы в поле Symbol Reference: AD8561 (см. Рис. 1).

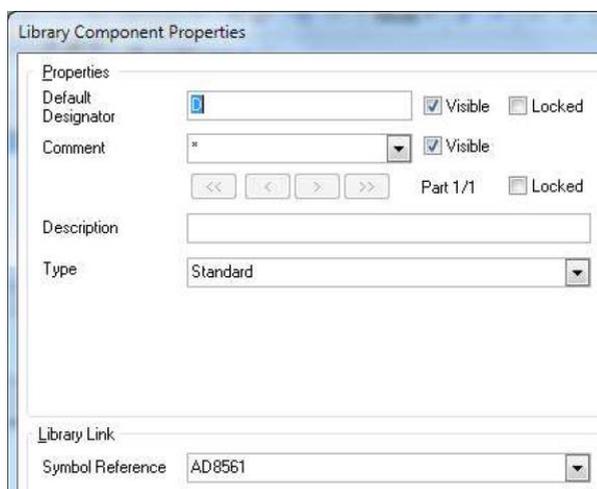


Рис.1. Свойства компонента

5. Расположить выводы микросхемы в соответствии с УГО (для AD8561 УГО в Altium Designer будет выглядеть так, как показано на Рис. 1). Для расположения первого вывода надо выбрать команду Place>>Pin и нажать кнопку TAB, чтобы задать свойства вывода. Display Name – это логическое имя или функциональное назначение контакта. Designator – обозначение вывода (для микросхем – это номер вывода). В зоне Graphical нужно установить длину линии вывода 5,0 мм (параметр Length), см. рис. 2.

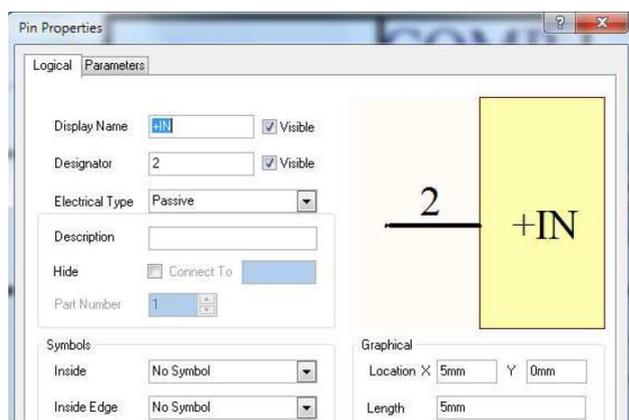


Рис.2. Свойства вывода

Конец первого (крайнего левого) вывода надо расположить в перекрестии в рабочем поле – это будет точка привязки (см. Рис. 3).

Поворот объекта на 90° против часовой стрелки осуществляется посредством клавиши «Пробел».

Далее нужно расположить остальные выводы МС. Между выводами по вертикали 2,5 мм. Указатель по внешнему краю УГО (outside Edge): Dot (колечко) является признаком инверсии сигнала. Расстояние между рядами выводов для AD8561: 25 мм (10 шагов). Для обозначения имен инверсных выводов надо вве-

сти после каждой буквы имени обратную косую черту \, например: O\U\T\.

6. Нарисовать графику символа с помощью команды Place>>Line.

Размер прямоугольника по ширине зависит от наличия дополнительных полей и числа помещенных в них знаков (меток, обозначения функции элемента), а по высоте – от числа выводов, интервалов между ними и числа строк информации в основном и дополнительных полях. Расстояние между выводом и горизонтальной стороной УГО (или границей зоны) не менее 2,5 мм и кратно этой величине (по ГОСТ 2.743). В местах разделения групп выводов на зоны необходимо увеличить расстояния между выводами.

7. Ввести функциональное назначение МС, выбрав Place>>Text String. Для AD8561: COMP (в соответствии с ГОСТ 2.743 так обозначается компаратор), см. Рис. 4.

8. Сохранить библиотеку SchLib. Файл сохранить на диск D:\, наименование папки: «№ группы», наименование файла: «фамилия студента».

9. Проверить на ошибки Reports>>Component Rule Check с параметрами, указанными на Рис. 5. Если найдены ошибки, то их нужно исправить, и еще раз проверить.

Формирование УГО многосекционного компонента разнесенным способом

На примере логической интегральной микросхемы KR1564LA3, содержащей 4 двухходовых вентиля И-НЕ в одном корпусе.

1. Создать в панели SCH Library новый компонент, нажав Add.

2. Переименовать компонент, присвоив ему имя KR1564LA3. Ввести буквенное обозначение компонента в поле Default Designator: D. Посредством Place>>Pin разместить 3 вы-

вода с номерами 1,2 и 3 (см. Рис. 6), Display Name задавать не нужно. Ширина УГО 12,5 мм.

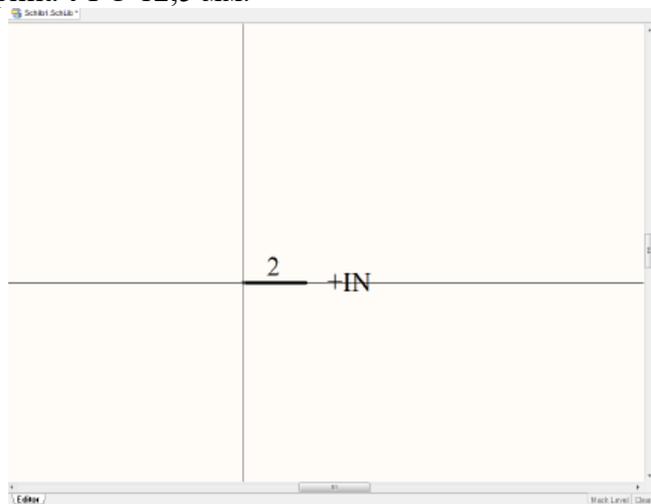


Рис. 3. Расположение первого вывода

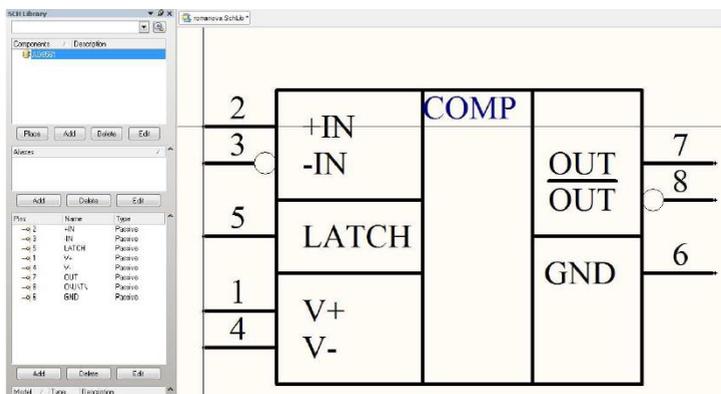


Рис. 4. УГО микросхемы AD8561

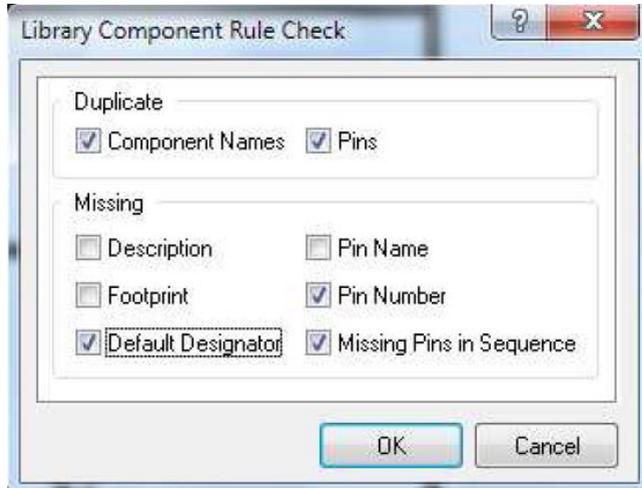


Рис. 5. Параметры команды Component Rule Check

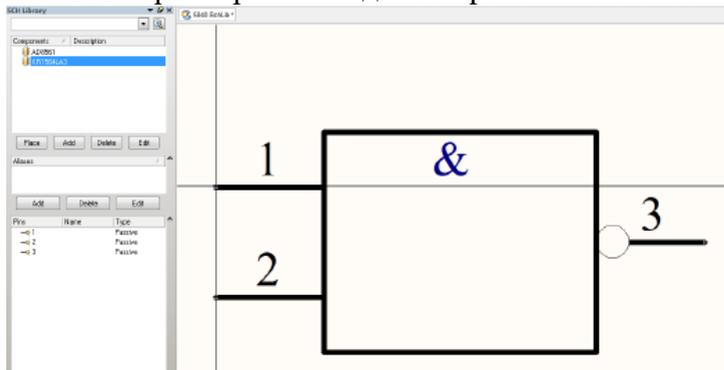


Рис. 6. УГО первого вентиля микросхемы КР1564ЛАЗ

3. Посредством Place>>Line вычертить прямоугольник УГО. Затем указать функциональное значение MS.
4. Сохранить и проверить на ошибки.
5. Скопировать в буфер готовую секцию. Выбрать Tools>>New Parts.

Вставить из буфера секцию. Затем перенумеровать выходы: 1 на 4, 2 на 5, 3 на 6 (см. Рис. 7).

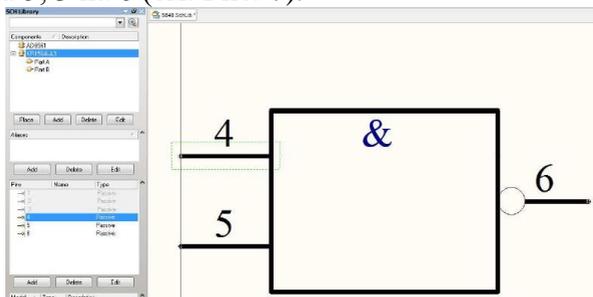


Рис. 7. УГО второго вентиля микросхемы КР1564ЛА3

И аналогично создать еще две секции, с номерами выводов 9,10,8 и 12,13,11 (см. Рис. 8).

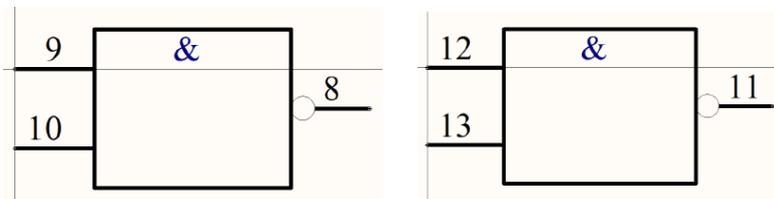


Рис. 8. УГО третьего и четвертого вентиля микросхемы КР1564ЛА3

6. Выбрать команду View>>Show Hidden Pins. По этой команде делаются видимыми все скрытые выходы компонента, а также скрытые имена и другие обозначения у видимых выводов.

7. Указать курсором в плавающей панели SCH Library на значок компонента KR1564LA3 (всего компонента, а не отдельной секции). В главном графическом окне редактора библиотек отобразится УГО первой секции компонента.

8. Активизировать команду главного меню Place>>Pin и нажать клавишу TAB. Обозначению Designator присвоить номер вывода 7; признаку Electrical Type установить значение Power;

указать номер секции (Part Number): 0 (ноль), при таком обозначении вывод питания присоединяется к каждой секции компонента; активизировать признак Hide – скрыть вывод на УГО; в поле Connect to указать имя цепи GND (см. Рис. 9).

Нажав ОК завершить редактирование и зафиксировать вывод в ближайшем к контуру УГО узле сетки проектирования (см. Рис. 10).

Повторить те же действия, установив при этом номер вывода 14 и имя цепи питания VCC+.

9. Выбирая по очереди секции компонента в панели SCH Library, убедиться, что у каждой секции появились выводы 7 и 14. Если это так, – снять активность команды главного меню View>>Show Hidden Pins.

10. Сохранить компонент с подключенными скрытыми выводами.

11. Задать эквивалентность выводов и ячеек, выбрав Tools>>Configure Pin Swapping. Выделить в списке компонент KR1564LA3 и нажать кнопку Configure Component. В закладке Pin Swapping задать эквивалентность входов (в различных вентилях должны быть разные цифры), см. Рис. 12. В

закладке Part Swapping задать эквивалентность вентиляей (все единицы), см. Рис. 11.

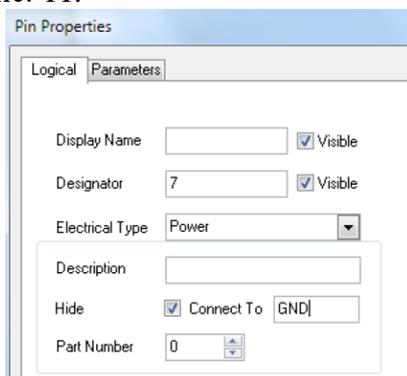


Рис. 9. Свойства вывода, подключенного к GND

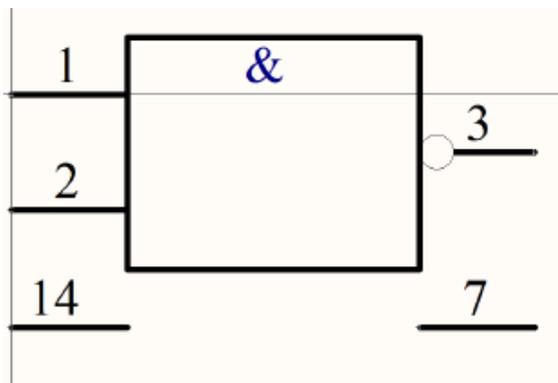


Рис. 10. Рекомендуемое расположение выводов питания

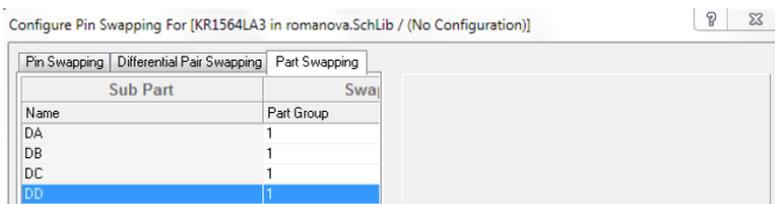


Рис. 11. Эквивалентность вентилей МС КР1564ЛА3

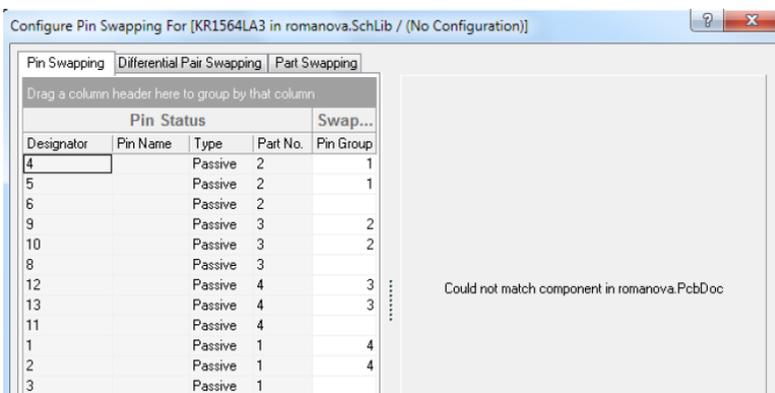


Рис. 12. Эквивалентность выводов МС КР1564ЛА3

Редактирование зарубежного УГО

На примере разъема Edge Con 22.

1. Выбрать команду File>>Open, выбрать тип файла Integrated Library (*.intlib), выбрать файл Miscellaneous Connectors.IntLib из папки ...AD 10\Library (в зависимости от типа лицензии папка AD 10 может располагаться в различных местах на диске). В открывшемся окне нажать кнопку Extract Sources.

2. Выбрать в дереве проектов (в панели Projects) Miscellaneous Connectors.SchLib двойным щелчком левой кнопки мыши. Открыть панель SCH Library, и в ней выбрать разъем Edge Con 22. Скопировать его в буфер.

3. В дереве проектов выбрать свою библиотеку. Открыть панель SCH Library. Вставить из буфера разъем. Изменить Default Designator: X.

4. Выделить все выводы. Активизировать в строке статуса панель-закладку SCH Inspector (например: View>>Workspace Panels>>SCH>>SCH Inspector), после чего откроется плавающая панель редактирования SCH Inspector. Для удобства расположить эту панель слева от рабочего поля (там же, где по умолчанию располагается панель Projects).

5. В поле Length указать длину вывода 5мм. Нажать Enter. Затем выбрать Edit\Align\Align To Grid (при этом все выводы должны быть выделены, а сетка должна быть 2,5мм).

6. Выделить прямоугольник УГО и подравнять, чтобы был в перекрестии рабочего поля (см. Рис. 91). Затем сохранить библиотеку.

7. Сформировать отчет посредством команды Report>>Library Report. Параметры отчета показаны на Рис. 14.

нижний край по сетке. Сдвинуть УГО так, чтобы левый верхний вывод

1	1
2	2
3	3
4	4
5	5
6	6
7	7
8	8
9	9
10	10
11	11
12	12
13	13
14	14
15	15
16	16
17	17
18	18
19	19
20	20
21	21
22	22

Рис. 13. УГО разъема Edge Con 22

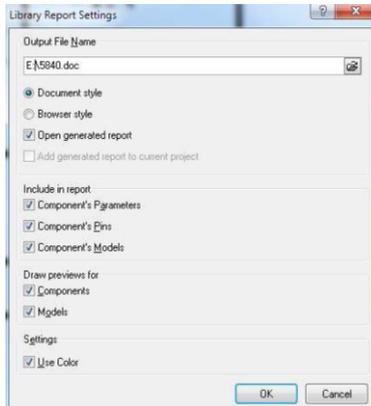


Рис. 14. Параметры отчета в Schematic Library

Контрольные вопросы к лабораторной работе №1.

1. Для чего создается УГО ЭК при проектировании печатных плат?
2. Что включает УГО ЭК?
3. Что такое вентиль МС?
4. С каким расширением сохраняется библиотека УГО?

5. Какие команды используются при создании УГО?

Лабораторная работа № 2

Разработка посадочного места под корпус ЭК

Цель работы: Создание посадочного места под корпус электронного компонента как библиотечного элемента топологии печатной платы.

Задание на лабораторную работу:

1. Ознакомиться с чертежом корпуса ЭК.
2. Определить вариант установки ЭК на печатную плату.
3. Рассчитать размер контактных площадок.
4. Разместить контактные площадки.
5. Вычертить графический образ корпуса.
6. Сохранить посадочное место в библиотеке PcbLib.
7. Подготовить отчет.

Посадочное место создается на основании чертежа ЭК. Посадочное место представляет собой набор контактных площадок и конструктив корпуса (вид сверху) компонента. Конструктив корпуса изображается упрощенно по габаритным размерам. Диаметр отверстия и контактной площадки (КП) для штыревого вывода выбирается из таблицы. Таблица составлена в соответствии с ГОСТ 11284-75 «Отверстия сквозные под крепежные детали. Размеры» и ОСТ4.010.022-85 «Платы печатные. Методы конструирования и расчета», для печатных плат длиной до 360 мм, изготавливаемых по 3 классу точности.

Диаметры отверстий и КП для штыревых выводов мм

Диаметр вывода, не более	Номинальный диаметр металлизированного отверстия	Минимальный диаметр КП
0,4	0,6	1,1
0,5	0,7	1,2
0,6	0,8	1,3
0,7	0,9	1,4
0,8	1,0	1,5
0,9	1,1	1,7
1,0	1,2	1,8
1,1	1,3	1,9
1,2	1,4	2,0
1,3	1,5	2,1
1,4	1,6	2,2
1,5	1,7	2,3

Для возможности пайки ЭК поверхностного монтажа размеры планарной КП под компонент увеличивают относительно максимальных размеров металлизированной контактной поверхности.

В Altium Designer есть мастер создания посадочных мест под корпуса поверхностного монтажа (IPC Footprint Wizard), который автоматически рассчитывает размеры планарной контактной площадки.

Посадочное место компонента создается в графическом редакторе PCB Library.

Пример создания посадочного места под корпус поверхностного монтажа. На примере корпуса SO-8 для микросхемы AD8561AR.

1. Создать новую библиотеку посадочных мест, выбрав в меню File>>New>>Library>>PCB Library.
2. Выбрать Tools/IPC Footprint Wizard, нажать Next, выбрать тип корпуса: для AD8561AR – SOIC, и задать параметры

корпуса в соответствии с чертежом, представленном на Рис. 15. Параметры корпуса представлены на Рис. 16.

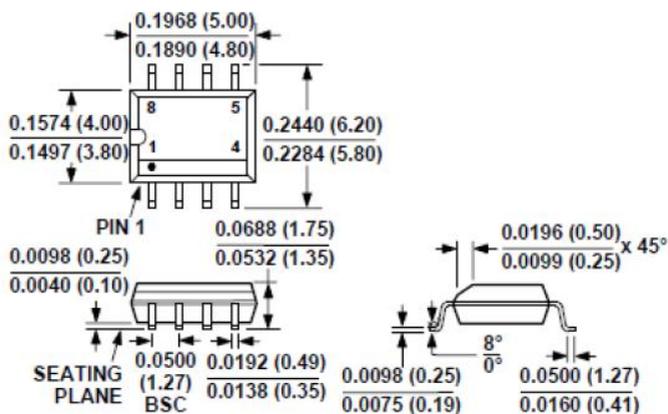


Рис. 15. Чертеж корпуса SO-8

IPC Footprint Wizard

SOIC Package Dimensions

Enter the required package values.

Overall Dimensions

Width Range (H)	Minimum	5.8mm
	Maximum	6.2mm
Maximum Height (A)		1.75
Minimum Standoff Height (A1)		0.19mm
Maximum Body Width (E)		4mm
Maximum Body Length (D)		5mm

Pin Information

Number of pins		8
Lead Width Range (B)	Minimum	0.35mm
	Maximum	0.49mm
Lead Length Range (L)	Minimum	0.41mm
	Maximum	1.27mm

All SOIC packages have a pitch (e) of 1.27mm

Рис. 16. Параметры корпуса SO-8

3. Следующий шаг пропустить, т.к. контактная площадка для теплоотвода отсутствует – нажать Next. Далее еще нажать 4 раза Next, чтобы использовать рассчитанные значения между рядами КП, размеры КП для средней плотности монтажа, допуски и зазор между электрическими и механическими объектами.

4. Проверить итоговые размеры, нажать Next.

5. Указать ширину линии графики корпуса: 0,2мм. Размеры прямоугольника, изображающего корпус в слое шелкографии оставить по умолчанию (они рассчитаны с учетом зазоров между электрическими и механическими объектами). Нажать Next.

6. Габаритные размеры посадочного места, монтажные размеры корпуса и реальные размеры корпуса оставить по умолчанию. Нажать Next.

7. Задать имя корпуса: SO-8, описание посадочного места оставить по умолчанию, см. Рис. 17. Нажать Next.

8. Посадочное место сохранить в текущую библиотеку. Нажать Next.

9. Нажать Finish (результат представлен на Рис. 18).

10. Сохранить библиотеку PcbLib. Файл сохранить на диск D:\, наименование папки: «№ группы», наименование файла: «фамилия студента».



Рис. 17. Описание посадочного места под корпус SO-8

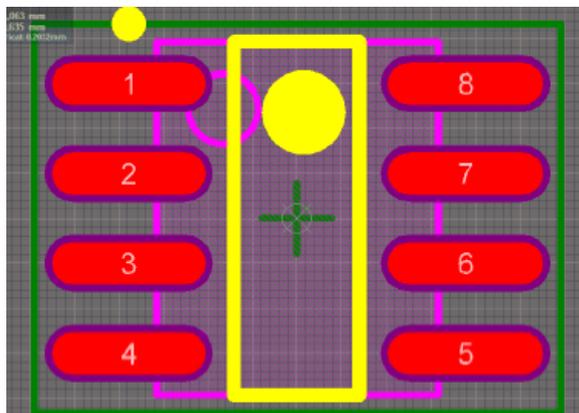


Рис. 18. Посадочное место под корпус SO-8

Пример создания посадочного места под корпус со штыревыми выводами. На примере корпуса 201.14-1 для МС КР1564ЛАЗ.

1. Находясь в редакторе PCB Library выбрать в меню Tools>>Component Wizard.

2. Выбрать вид корпуса: Dual In-line Packages (DIP). Выбрать единицы

измерения: мм (см. Рис. 97). Нажать Next.

3. Задать размеры отверстия и контактной площадки исходя из размера вывода, указанного на чертеже (см. Рис. 98), в соответствии с Табл. 1, см. Рис. 21.

4. Указать расстояние между КП в одном ряду (шаг ножек микросхемы) и расстояние между рядами КП в соответствии с чертежом корпуса (см. Рис. 22).

5. Указать ширину линии графики корпуса: 0,2мм.

6. Ввести количество КП, для корпуса 201.14-1: 14.

7. Вести наименование корпуса: 201.14.

8. В последнем окне нажать Finish (результат представлен на Рис. 23).

9. Сохранить библиотеку PcbLib.

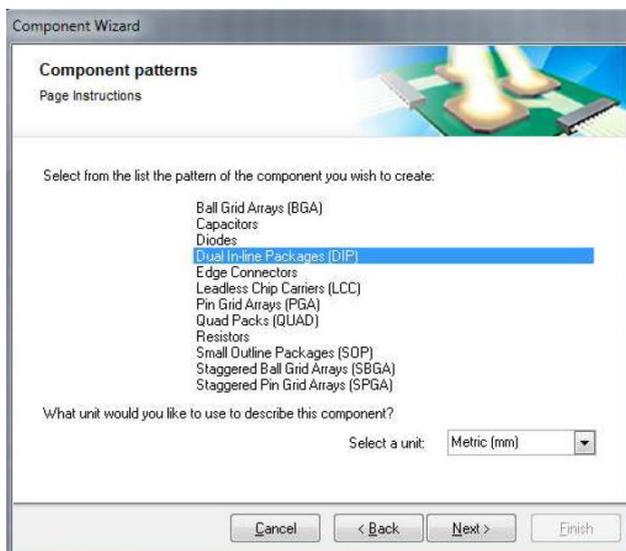


Рис. 19. Окно выбора вида корпуса и единиц измерения

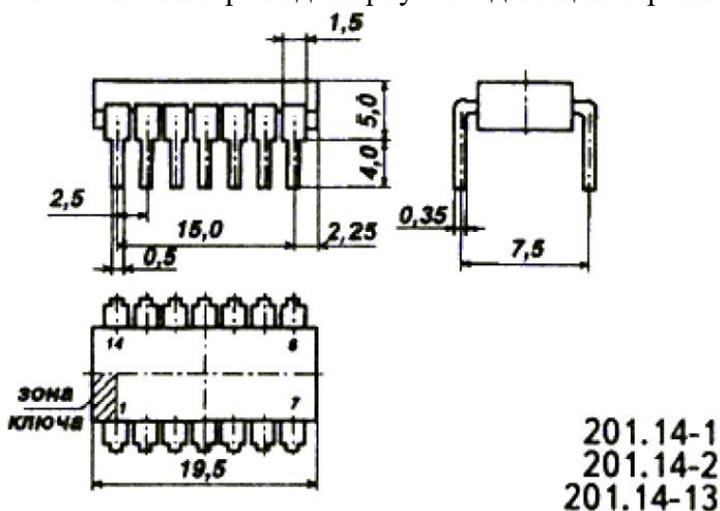


Рис. 20. Чертеж корпуса 201.14

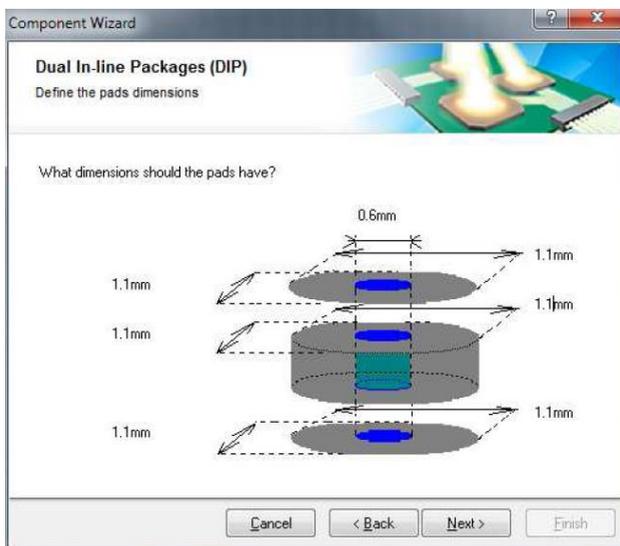


Рис. 21. Размеры отверстия и контактной площадки для вывода корпуса 201.14

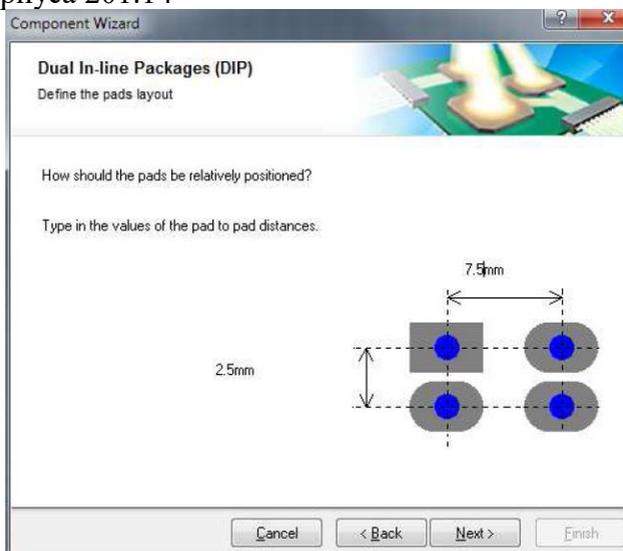


Рис. 22. Расстояние между КП для корпуса 201.14

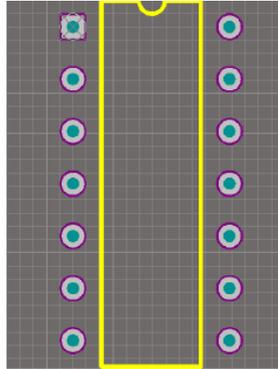


Рис. 23. Посадочное место под корпус 201.14

10. Сформировать отчет посредством команды Report>>Library Report с параметрами по умолчанию.

11. Подключить посадочные места к УГО. Открыть schlib. Выбрать AD8561. В зоне подключения моделей (под рабочим полем) нажать кнопку Add Footprint. В окне PCB Model нажать кнопку Browse, в окне Browse Librarys нажать кнопку «... », выбрать закладку Installed, в поле Library Path Relative To открыть свою библиотеку PCBLib (при этом надо выбрать тип файла PCBLib), и выбрать корпус SO-8. Аналогично подключить корпус 201.14 к МС КР1564ЛАЗ.

Контрольные вопросы к лабораторной работе №2.

1. Что включает посадочное место под корпус ЭК?
2. Какие бывают контактные площадки, в чем их различия?
3. С каким расширением сохраняется библиотека посадочных мест?
4. В каком слое создается графика корпуса?
5. В каком слое создается планарная КП в Altium Designer?

Лабораторная работа № 3

Создание принципиальной электрической схемы

Цель работы: Оформить принципиальную электрическую схему в графическом редакторе Schematic в соответствии с ГОСТ и выполнить компиляцию схемы.

Задание на лабораторную работу:

1. Подключить форматку (шаблон с рамкой и основной надписью).
2. Разместить УГО ЭК.
3. Ввести электрические связи.
4. Разместить порты питания (VCC+, VCC-, GND).
5. Выполнить автоматическую нумерацию ЭК.
6. Сохранить схему в виде файла с расширением sch.
7. Выполнить компиляцию схемы.
8. Подготовить отчет.

При оформлении принципиальной электрической схемы необходимо стремиться к минимальной длине соединений и к минимальному количеству изломов. Принципиальная электрическая схема оформляется в соответствии с ГОСТ 2.701 и ГОСТ 2.702.

1. Создать новый проект, выбрав File>>New>>Project>>PCB Project. При этом в дереве проектов в главном поле панели Projects появится новый узел с расширением PrjPcb.

2. Сохранить файл, выбрав команду File>>Save Project. Файл сохранить на диск D:\, наименование папки: «№ группы», наименование файла: «фамилия студента».

3. Создать новый документ, выбрав File>>New>>Schematic.

4. Сохранить файл SchDoc, выбрав команду File>>Save. Файл сохранить на диск D:\, наименование папки: «№ группы», наименование файла: «фамилия студента».

5. Сменить шаблон с помощью команды Design>>Project Templates>>Choose a File. В появившемся диалоговом окне указать файл шаблона A4_1_portrait.SchDot.

6. В окне Update Template устанавливаются опции обновления шаблона. Здесь нужно выбрать опцию обновления только для текущего документа – Just this document, и обновление всех параметров предыдущего шаблона на параметры нового – Replace all matching parameters (см. Рис. 24).

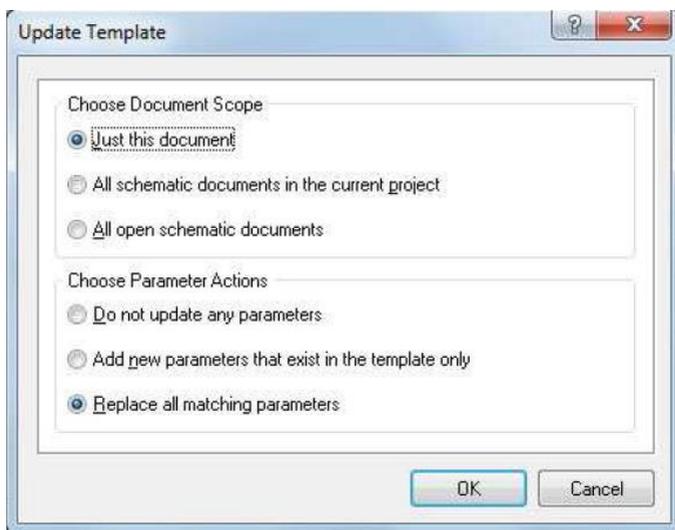


Рис. 24. Параметры обновления шаблона

7. Выбрать команду Design>>Document Options, после чего откроется окно настроек листа схемы. Выбрать вкладку Parameters и заполнить параметры документа (см. Рис. 25). В колонке Value указать истинное значение.

8. Сохранить изменения в схеме командой File>>Save.

9. Сохранить изменения в проекте. Нажать кнопку Project в верхней части панели Projects и в контекстном меню выбрать команду Save Project.

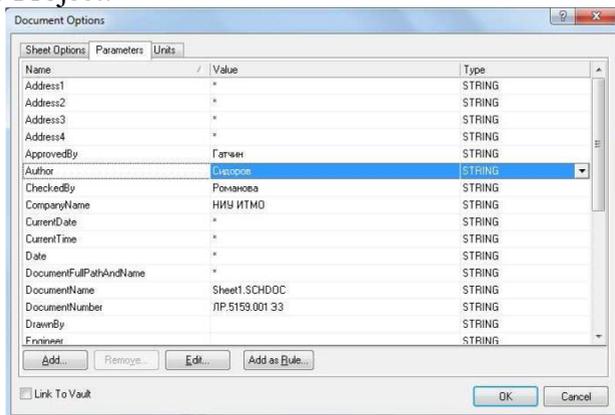


Рис. 25. Параметры документа

10. Вызвать панель Libraries, нажав кнопку System и выбрав Libraries в правом нижнем углу рабочей области.

11. В верхней части панели нажать кнопку Libraries. В окне Available Libraries в закладке Installed отображаются доступные библиотеки (в т.ч. должны быть подключены библиотеки Miscellaneous Connectors.IntLib и Miscellaneous Devices.IntLib). Добавить в список свои библиотеки (SchLib и PcbLib) посредством нажатия кнопки Install. Затем закрыть окно Available Libraries. Добавленные библиотеки SchLib и IntLib появятся в выпадающем списке панели Libraries.

12. С помощью мыши выбрать Edge Con 22 в списке компонентов библиотеки и нажать кнопку Place в верхней части панели. Затем разместить разъем ближе к левой границе рамки листа. При этом входной разъем надо отзеркалить.

Зеркальное отображение объекта по горизонтали осуществляется посредством клавиши «X».

Далее нужно разместить все УГО в соответствии со схемой. При этом нужно найти в готовых библиотеках резистор «Res2» и конденсатор «Cap Semi». Для поиска УГО нажать кнопку Search, расположенную в верхней части панели Libraries. В поле Score раскрыть выпадающий список Search in, выбрать предмет поиска Components и включить опцию Libraries on Path, которая ограничивает область поиска конкретной папкой. В поле Path указать путь расположения папки для поиска компонента: ...AD 10\Library.

Переключатель Include Subdirectories выключить. В поле Filters указать критерии поиска: в строке Field вписать Name, в качестве Operator указать Contains. В поле Value вписать наименование компонента, который нужно найти, для резистора: Res2. Запустить процесс поиска кнопкой Search.

13. Проставить номиналы в соответствии со схемой. Для изменения номинала необходимо выделить УГО, нажать правую кнопку мыши и выбрать Properties, затем в зоне Properties изменить значение параметра

Value – указать номинал.

14. Нарисовать электрические связи в соответствии со схемой посредством команды Place>>Wire.

15. Ввести порты питания, выбрав команду GND Power Port и нажав клавишу TAB. В окне параметров надо указать стиль порта, ввести имя цепи и убрать галочку изображения имени цепи,. Аналогично добавить порты VCC+ и VCC-, для которых выбрать стиль порта Arrow, поставить галочку изображения имени цепи и ввести соответствующее имя цепи.

16. Автоматически пронумеровать УГО, выбрав команду Tools>>Annotate Schematic. В левом верхнем углу появившегося окна Annotate задать направление нумерации Down then Across. Затем в правом нижнем углу окна нажать кнопку Update Changes List, после чего в колонке Proposed таблицы Proposed Change List будет показана новая нумерация. Нажать кнопку Accept Changes (Create ECO), чтобы внести изменения в схему.

В открывшемся окне Engineering Change Order перечислены изменения, которые могут быть переданы в схему. Для проверки передачи перечисленных изменений и выхода последовательно нажать кнопки Validate Changes, Execute Changes и Close.

17. Сохранить схему.

18. Выбрать команду Project>>Project Options. Во вкладке Errors Reporting установить опции проекта как показано на Рис. 26, нераскрытые на рисунках категории (Code Symbols, Configuration Constrains, Documents, Harnesses) в отчет не включать, т.е. установить No Report. Далее во вкладке Connection Matrix на пересечении Unconnected и Input Pin (справа сверху) нажимать на квадратик до окрашивания его в зеленый цвет – это необходимо для того, чтобы не включать в отчет информацию о неподключенных входах.

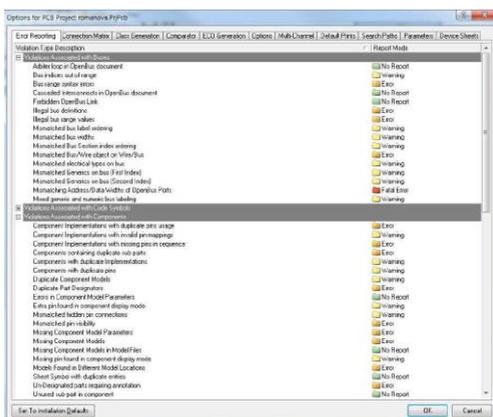


Рис. 26. Опции проекта (категории Buses и Components)

19. Компилировать схему выбрав Project>>Compile Document *.SchDoc. Если есть ошибки, то исправить их и снова осуществить компиляцию.

Предупреждения можно не исправлять, но принять к сведению, например, для данной схемы с установленными опциями

должно быть 2 предупреждения о том, что добавлены скрытые выводы (GND и VCC+).

20. Сохранить схему. Сохранить проект.

21. Для формирования отчета создать файл настроек печати, выбрав File>>New>>Output Job File (при этом должен быть открыт проект PrjPcb). Нажать на строку Add New Documentation Output, выбрать Schematic Print и свою схему. В зоне Output Containers выбрать PDF. В зоне Outputs отметить радиокнопку в столбце Enabled напротив схемы. Далее в зоне Output Containers нажать Generate content, после этого откроется файл схемы в формате PDF (для этого на компьютере должен быть установлен выюер файлов pdf, например Adobe Reader). Таким образом будет сформирован файл формата PDF, который можно сохранить на жесткий диск и впоследствии распечатать. Можно также выбрать подключенный к компьютеру принтер и распечатать на него схему. Для этого надо выделив сформированный Schematic Prints нажать правую кнопку мыши и выбрать Page Setup, и нажав кнопку Print в поле Name выбрать установленный принтер.

22. Сохранить документ OutJob. Сохранить проект.

Контрольные вопросы к лабораторной работе № 3.

1. В какой подпрограмме создается принципиальная электрическая схема?
2. Какие команды используются при оформлении схемы?
3. Что указывают в параметре Value в УГО на схеме?
4. Какие используют стили порта?
5. С каким расширением сохраняется файл схемы в Altium Designer?

Лабораторная работа № 4.

Компоновка платы и размещение компонентов на плате

Цель работы: скомпоновать плату и вручную (интерактивно) разместить компоненты на одной поверхности платы (сверху).

Задание на лабораторную работу:

1. Создать конструктив печатной платы.
2. Загрузить корпуса ЭК с подключенными связями.
3. Разместить ЭК на плате.
4. Оптимизировать связи между ЭК.
5. Сохранить топологию ПП в файле с расширением .pcbdoc.

Топология ПП представляет собой модель ПП, включающую: контур платы; посадочные места под корпуса ЭК; электрические связи, впоследствии заменяемые проводниками; и другую различную графическую и текстовую информацию, необходимую для разработки и изготовления платы.

Существует возможность автоматического размещения ЭК, но оно непригодно для оптимального проектирования ПП. Автоматическое размещение на практике может использоваться для анализа возможности трассировки на плате определенного размера. Для изготовления ПП (особенно при серийном производстве) размещение ЭК производят вручную.

Компоненты с общими связями располагают рядом, с учетом количества общих связей. При размещении нужно располагать ЭК так, чтобы оставалось место для проводников, но не было впоследствии пустого места на ПП (т.е. необходимо

экономить место на плате для возможности уменьшения размеров платы). В первую очередь размещают разъемы. Как правило, их располагают вдоль края платы, т.к. это обеспечит удобство в процессе тестирования и отладки, и во время эксплуатации изделия. Затем размещают крупные элементы (МС, трансформаторы, и др.), а потом мелкие (конденсаторы, резисторы и др.).

Размещение ЭК определяет результаты трассировки, поэтому рекомендуется тщательно изучить связи и в соответствии с этим наиболее оптимально разместить ЭК.

При размещении ЭК на плате необходимо соблюдать следующие требования:

1) Минимизировать длину электрических связей, чтобы будущие печатные проводники были наиболее короткими (для лучшего прохождения сигнала).

2) Минимизировать количество пересечения электрических связей, чтобы минимизировать при трассировке количество переходных отверстий (для экономии места на плате, уменьшения количества технологических операций и экономии материалов).

3) Однотипные корпуса ориентировать одинаково (относительно расположения первого вывода). Чтобы минимизировать время монтажа; обеспечить удобство в ходе процессов тестирования, отладки и эксплуатации изделия; а также это улучшит внешний вид изделия.

4) Двухрядные корпуса ориентировать параллельно, чтобы обеспечить удобство в ходе трассировки. Важность соблюдения того или иного требования при возникновении противоречий определяет конструктор.

1. Открыть файл A4_portrait.PcbDoc. Заполнить основную надпись. Децимальный номер сборки платы (в слое Top Overlay, желтого цвета) – ЛР.5159.001 СБ. Децимальный номер печатной платы (в слое Mechanical 4) – ЛР.5159.002.

2. На свободном месте создать контур платы размером 60x40 мм, выбрав Design>>Board Shape>>Redefine Board Shape. Для удобства можно ориентироваться на подсказки в левом верхнем углу рабочего поля (dx, dy), а также будет удобнее вычерчивать контур, если выбрать шаг 20 мм.

Выровнять контур платы относительно вида сбоку, используя Design>>Board Shape>>Move Board Shape, см. Рис. 27.

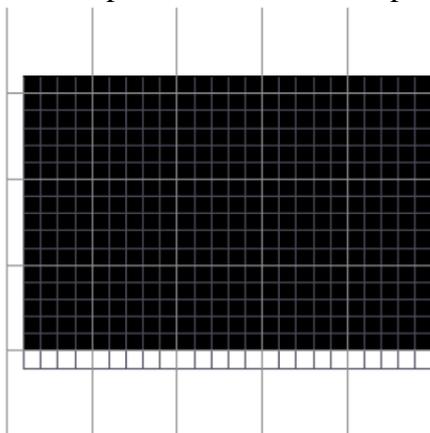


Рис. 27. Контур платы

3. В панели Project перетащить мышкой созданный документ PCBDoc в свой проект.

4. Сохранить файл PCBDoc. Файл сохранить на диск D:\, наименование папки: «№ группы», наименование файла: «фамилия студента».

5. Загрузить корпуса и электрические связи на плату, выбрав Design >>Import Changes From *.PrjPCB. В открывшемся окне выбрать сначала Validate Changes (проверить изменения), а затем Execute Changes (внести изменения).

6. Выделить и удалить автоматически сформированную комнату (Room) коричневого цвета.

7. Выбрать Design>>Rules. В открывшемся окне выбрать категорию Placement>>ComponentClearance. Установить курсор на правило ComponentClearance и задать его свойства, как показано на Рис. 28.

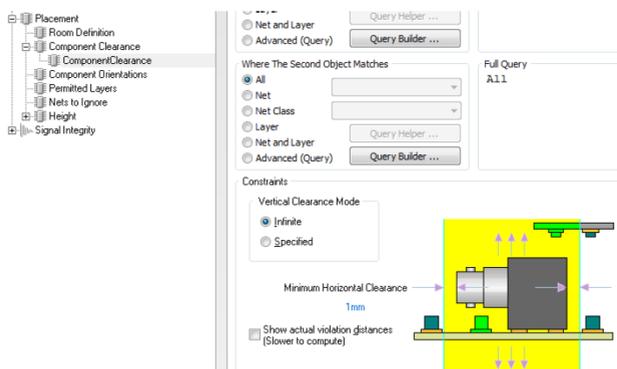


Рис. 28. Установка зазора между компонентами

8. Разместить наиболее оптимально ЭК на плате посредством перемещения корпусов мышкой (захватывать следует сам компонент, а не его позиционное обозначение или контактную площадку), при необходимости корпуса можно разворачивать (шаг сетки при размещении должен быть 2,5 мм). Во время размещения можно пользоваться интуитивной подсказкой в виде линий связи, цвет которой меняется от красного к зеленому. Зеленый цвет говорит об уменьшении суммарной длины цепей, отходящих от выбранного компонента. Цвет корпуса должен быть желтым, зеленый цвет корпуса сообщает о нарушении (например, о наложении корпусов друг на друга). При размещении удобно использовать панель PCB>>PCB. В ней нужно открыть Components, Top Side Components, и, вытаскивая по позиционным обозначениям компоненты из списка, располагать их внутри контура платы. Пример размещения представлен на Рис. 29.

9. Выбрать Tools>>Pin/Part Swapping>>Configure. В открывшемся окне установить галочки как показано на Рис. 30.

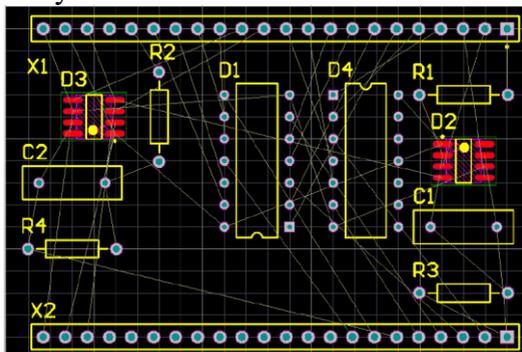


Рис. 29. Пример размещения компонентов на плате

Component Information						Configure in Sche...		Enable in PCB	
Designa...	Comment	Footprint	Library Reference	Pins	Parts	Pin Swa... /	Part Swap...	Pin Swap	Part Swap
D2	AD8561	SOIC127P600X	AD8561	8	1/1		{6/8}		<input type="checkbox"/>
D3	AD8561	SOIC127P600X	AD8561	8	1/1		{6/8}		<input type="checkbox"/>
D1:1	KR1564LA3	201.14	KR1564LA3	14	4/4	{8/14}	{14/14}	<input checked="" type="checkbox"/>	<input checked="" type="checkbox"/>
D4:1	KR1564LA3	201.14	KR1564LA3	14	2/4	{8/14}	{14/14}	<input checked="" type="checkbox"/>	<input checked="" type="checkbox"/>

Рис. 30. Конфигурация

Запустить автоматическую оптимизацию электрических связей, выбрав Tools>>Pin/Part Swapping>>Automatic Net/Pin Optimizer. Затем подтвердить оптимизацию, а результат (изменение суммарной длины связей) скопировать в буфер, а из буфера в Word, и впоследствии добавить в отчет, см. пример на Рис. 31.

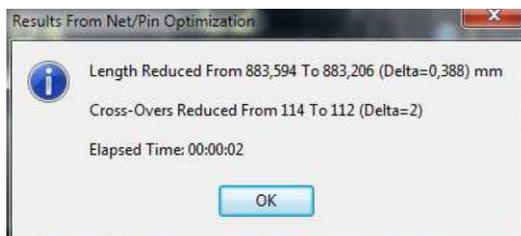


Рис. 31. Результат оптимизации связей

10. Внести изменения из платы в схему, выбрав Design>>Update Schematic in *.PrjPCB. Подтвердить, проверить (Validate), внести изменения (Execute); скопировать в буфер окно Engineering Change Order, а из буфера в Word, и впоследствии добавить в отчет, см. пример на Рис. 32.

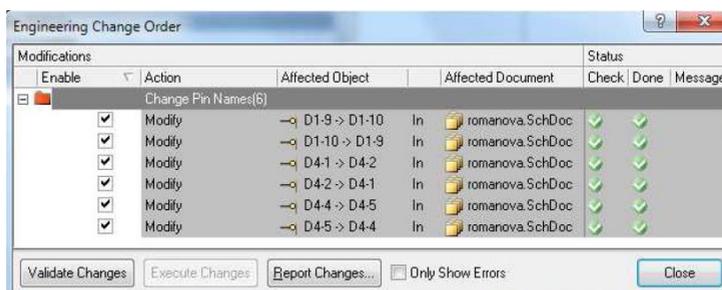


Рис. 32. Окно Engineering Change Order

11. Сохранить проект и все документы, входящие в него.

Контрольные вопросы к лабораторной работе №4.

1. В каком случае используется автоматическое размещение на практике?
2. Зачем нужно ориентировать параллельно двухрядные корпуса?
3. Какова цель оптимизации связей?

4. Что отражается в окне Engineering Change Order?
5. Что содержит файл PCBDoc, а что – ProjPCB?

Лабораторная работа №5

Разработка топологии ПП

Цель работы: выполнить трассировку проводников на печатной плате.

Задание на лабораторную работу:

1. Задать параметры проекта.
2. Вручную (интерактивно) растрассировать проводники питания с учетом ориентации проводников.
3. Автоматически развести остальные проводники.
4. Проверить топологию на DRC-ошибки.
5. Сохранить топологию ПП в файле с расширением pcbdoc.
6. Оформить конструкторскую документацию.

Трассировка электрических связей подразумевает создание наглядного изображения будущих печатных проводников. При проведении связей нельзя пересекать проводники в одном слое и «чужие» (не подключенные к данной цепи) переходные отверстия (ПО) и КП. Основная задача трассировки: провести наиболее короткие проводники с минимальным количеством ПО. Трассировку цепей питания производят вручную, для разводки остальных проводников используют программу автотрас-

сировки (после того, как проведены и зафиксированы проводники питания). При трассировке необходимо соблюдать ориентацию проводников в различных слоях: в одном слое ориентировать проводники вертикально, в другом – горизонтально.

Рассмотрим на примере эффект соблюдения ориентации [11]. В примерах используется следующая ориентация: проводники в верхнем слое платы направлены горизонтально, в нижнем – вертикально. В примерах сплошной линией обозначены проводники в нижнем слое, пунктирной – в верхнем, не закрашенные кружки – отверстия под ножки штыревого ЭК, закрашенные кружки – ПО. При трассировке проводников для соединения шести штыревых МС в три этапа (1 этап – попарное соединение D2 и D5, 2 этап – D3 и D4, 3 этап – D1 и D6) возможный результат представлен на Рис. 33. В данном случае трассировка осуществлялась без соблюдения ориентации. В результате образовалось шесть ПО. При соблюдении ориентации проводников вариант трассировки может выглядеть так, как показано на Рис. 34. В результате соблюдения ориентации количество ПО уменьшилось на 4. Это позволяет более свободно прокладывать другие проводники, уменьшать количество операций при изготовлении платы и экономить материалы на металлизацию отверстий.

Ориентация проводников выбирается исходя из расположения двухрядных smd-корпусов (для поверхностного монтажа). Если преимущественно ряды КП расположены вертикально (при условии, что они расположены на верхней стороне платы), то проводники в нижнем слое нужно располагать тоже вертикально (чтобы с КП можно было свободно вывести проводники в верхнем слое). Если ряды КП преимущественно расположены горизонтально, то и проводники в нижнем слое располагать горизонтально.

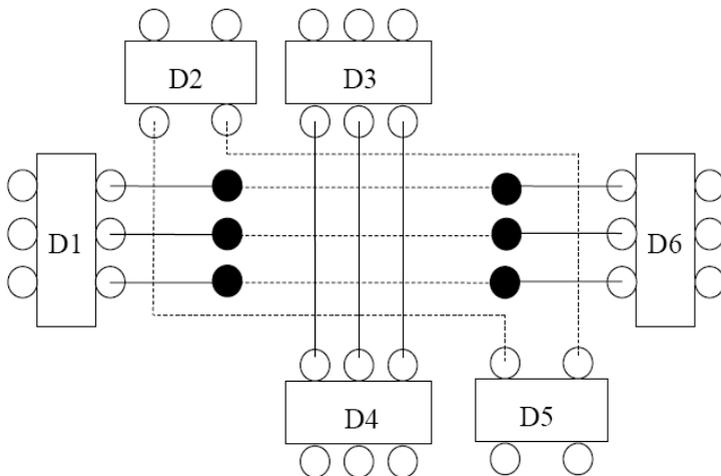


Рис. 33. Пример трассировки без соблюдения ориентации проводников

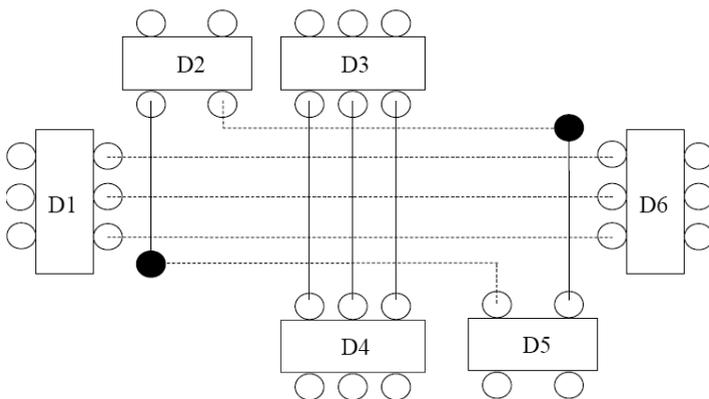


Рис. 34. Пример трассировки с ориентацией проводников

1. Создать класс цепей, выбрав Design>>Classes. В открывшемся окне выбрать категорию Net Classes. Нажать правую кнопку мыши, выбрать Add Class. Присвоить имя новому классу: Power. Включить в этот класс цепи: GND, VCC+, VCC- (выбирая цепь и нажимая кнопку >), см. Рис. 35.

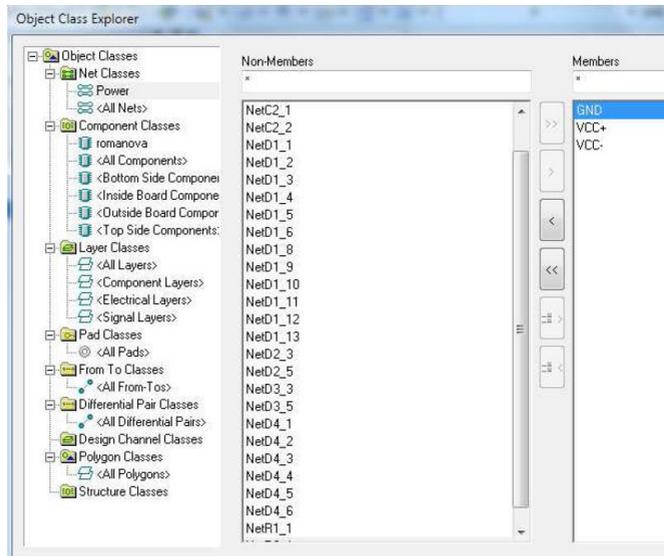


Рис. 35. Класс цепей Power

2. Задать параметры проводника для класса цепей, выбрав Design>>Rules. В открывшемся окне выбрать категорию Routing>>Width, нажать правую кнопку мыши, выбрать New Rule. Установить курсор на новое правило и задать его свойства, как показано на Рис. 36. Нажать Apply. Задать параметры остальных проводников, выбрав правило Width, см. Рис. 37. Нажать Apply.

3. В этом же окне (PCB Rules and Constraints Editor) выбрать категорию Routing >>Routing Via Style, правило RoutingVias и задать его свойства, как показано на Рис. 38. Нажать Apply. Выбрать категорию Electrical>>Clearance, прави-

ло Clearance. Указать минимальный зазор по 3 классу точности: 0,25 мм.

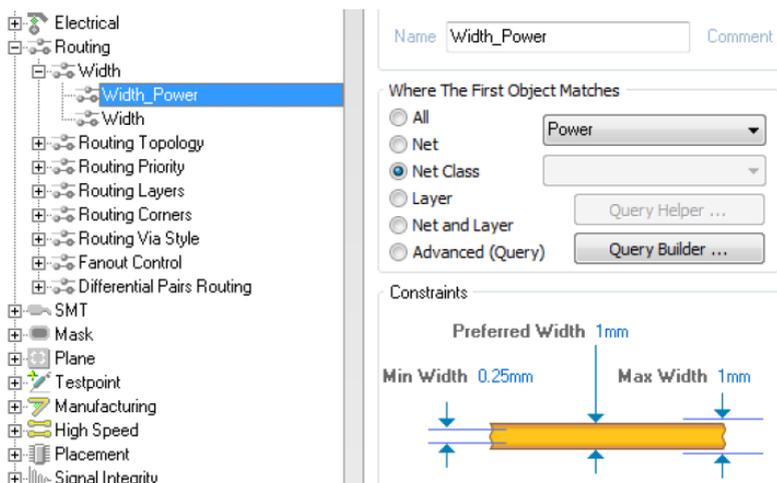


Рис. 36. Ширина проводника для класса Power

4. Нажать правую кнопку мыши в рабочем поле, выбрать Snap Grid>>0.25 mm. Приблизить КП №22 разъема X1 (она подключена к GND). Если вертикальные проводники необходимо располагать в нижнем слое, то надо сделать активным слой Bottom Layer (внизу под рабочим полем). Выбрать Place>>Interactive Routing. Выбрать (отметить) КП №22 X1, нажимать Shift+R до появления режима Walkaround Obstacle (4 строка слева сверху в рабочем поле). Нажать Shift+W и выбрать ширину проводника 1 мм. Провести проводник до КП №22 разъема X2. И, аналогично, провести еще два проводника: от КП №21 X1 до КП №21 X2 и от КП №20 X1 до КП №20 X2. Пример см. на Рис. 122.

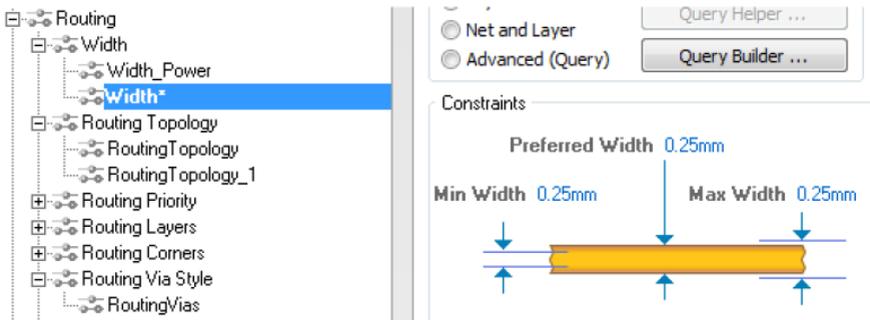


Рис. 37. Ширина всех проводников



Рис. 38. Размеры переходного отверстия

5. Открыть панель PCB>>PCB, выбрать категорию Nets, класс Power, цепь GND. Если отметить цепь галочкой, то она будет выделена особым цветом на плате. При этом, если изображение далеко, то становится не ясно, на каком слое располагаются проводники, но если изображение приблизить, то цвет слоя просматривается. В панели PCB в зоне примитивов можно выделить любую КП, подключенную к выделенной цепи, и она будет отражена в рабочем поле. Используя панель PCB надо развести всю цепь GND с учетом ориентации проводников. В местах подхода к КП, шириной менее 1 мм, нужно изменить ширину проводника. Например, в корпусе SO-8 ширина КП рав-

на 0,6 мм, поэтому и проводник, подходящий к такой КП, должен быть не более 0,6 мм (можно выбрать из имеющихся: 0,508 mm). Если была изменена ширина проводника, то она запоминается, поэтому нужно отслеживать ширину последующих трасс.

Переход на другой слой осуществляется клавишей *. Завершение трассы – Enter. Отмена последнего сегмента трассы – Backspace. Отмена всей трассы – Esc. Список горячих клавиш – «~» (тильда).

6. Затем развести цепь VCC+, а потом VCC- (тоже с учетом ориентации проводников).

7. Выбрать Auto Route>>All. В открывшемся окне указать нужную ориентацию проводников: нажать кнопку Edit Layer Directions и, при необходимости, в столбце Current Setting изменить слой. Нажать кнопку Save Report As и сохранить файл в свою папку, а потом всю информацию из этого файла добавить в отчет. А также в окне Situs Routing Strategies установить две галочки (справа снизу): Lock All Pre-Routing (зафиксировать ранее разведенные цепи) и Rip-Up Violations After Routing (удалить конфликтующие участки топологии после трассировки). Нажать кнопку Route All. Дождаться окончания автотрассировки – в окне Messages в нижней строке появится запись Routing Finished... Результат представлен на Рис. 39.

8. Окно Messages растянуть так, чтобы были читаемы все записи, и скопировать это окно в буфер, затем в Word и в отчет, см. пример на Рис. 40.

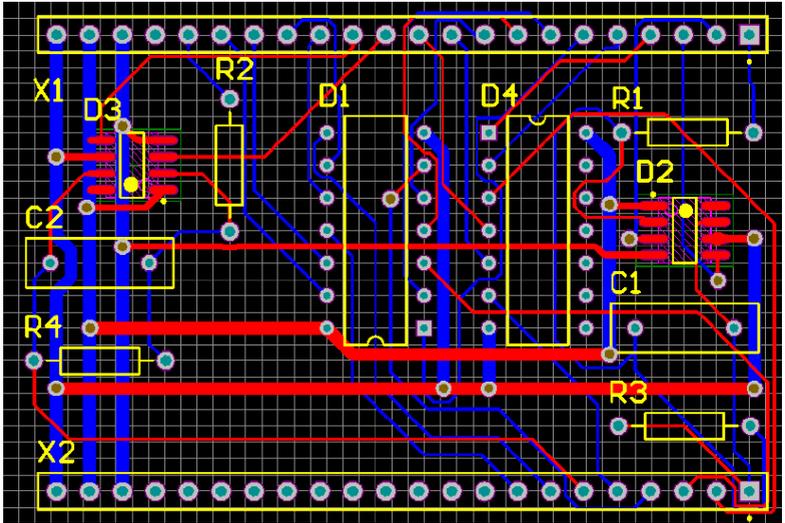


Рис. 39. Плата со всеми разведенными цепями

Class	Document	Source	Message	Time	Date	No.
⊕ Status Event	tomonova.PcbDoc	Silux	Routing Started	21:52:49	29.09.2011	1
⊕ Routing Status	tomonova.PcbDoc	Silux	Clearing Technology map	21:52:50	29.09.2011	2
⊕ Status Event	tomonova.PcbDoc	Silux	Stopping Fan out to Fibre	21:52:50	29.09.2011	3
⊕ Status Event	tomonova.PcbDoc	Silux	Completed Fan out to Plane in 0.5 seconds	21:52:50	29.09.2011	4
⊕ Status Event	tomonova.PcbDoc	Silux	Starting Messup	21:52:50	29.09.2011	5
⊕ Status Event	tomonova.PcbDoc	Silux	Completed Messup in 5 seconds	21:52:50	29.09.2011	6
⊕ Status Event	tomonova.PcbDoc	Silux	Starting Layer Palleting	21:52:50	29.09.2011	7
⊕ Routing Status	tomonova.PcbDoc	Silux	Calculating Board Density	21:52:50	29.09.2011	8
⊕ Status Event	tomonova.PcbDoc	Silux	Completed Layer Palleting in 0 Seconds	21:52:50	29.09.2011	9
⊕ Status Event	tomonova.PcbDoc	Silux	Starting Maze	21:52:50	29.09.2011	10
⊕ Routing Status	tomonova.PcbDoc	Silux	34 of 37 connections routed (91.89%) in 2 Seconds	21:52:52	29.09.2011	11
⊕ Status Event	tomonova.PcbDoc	Silux	Completed Maze in 2.5 seconds	21:52:52	29.09.2011	12
⊕ Status Event	tomonova.PcbDoc	Silux	Starting Completion	21:52:52	29.09.2011	13
⊕ Status Event	tomonova.PcbDoc	Silux	Completed Completion in 0 Seconds	21:52:52	29.09.2011	14
⊕ Status Event	tomonova.PcbDoc	Silux	Starting Strengthen	21:52:52	29.09.2011	15
⊕ Status Event	tomonova.PcbDoc	Silux	Completed Strengthen in 0 Seconds	21:52:52	29.09.2011	16
⊕ Holding Status	tomonova.PcbDoc	Silux	37 of 37 connections routed (100.00%) in 3 Seconds	21:52:52	29.09.2011	17
⊕ Status Event	tomonova.PcbDoc	Silux	Routing process finished successfully in 3 Seconds	21:52:52	29.09.2011	18

Рис. 40. Отчет об автотрассировке

9. Для удобства расположить окно Messages в нижней части экрана (под рабочим полем).

10. Выбрать Tools>>Design Rule Check. В открывшемся окне выбрать категорию Rule To Check. В зоне выбора опций нажать правую кнопку мыши и выбрать Batch DRC – Used On (включить все правила, созданные для данного проекта). В зоне категорий правил выбрать Testpoint и снять все галочки в столбце Batch. Затем нажать кнопку Run Design Rule Check.

В открывшемся отчете просмотреть ошибки и исправить их. В данном случае возникнет нарушение: SMD Neck-Down Constraint (Percent=50%) (InNetClass('Power')), которое означает, что соотношение ширины КП smd-компонента к ширине подведенного проводника установлено 50% (это установка по умолчанию) и в плате это соотношение нарушено для класса Power. Для того чтобы изменить это соотношение надо выбрать Design>>Rules, категорию SMT, правило SMDNeckDown и установить 100%. А также можно сразу задать в категории Manufacturing еще 2 правила (для исключения других ошибок в данном проекте): в SilkscreenOverComponentPads и SilkToSilkClearance установить зазоры 0,15 mm. И снова запустить Design Rule Check. Если есть еще ошибки, то их необходимо исправить и добиться безошибочного отчета DRC, который необходимо включить в отчет (отчет DRC появится в дереве проекта в категории Generated>>Documents).

11. Открыть панель PCB>>PCB, выбрать категорию Hole Size Editor. В слое Mechanical 4 внести в таблицу информацию обо всех отверстиях.

12. В слое Mechanical 2 начертить рамку с основной надписью для второго листа чертежа печатной платы в соответствии с ГОСТ 2.104-2006 «ЕСКД. Основные надписи» по форме 2а «Основная надпись и дополнительные графы для чертежей (схем) и текстовых конструкторских документов (последующие листы)». Сначала надо включить слой Mechanical 2. Для удобства копирования и вставки – установить шаг 5 мм. Далее выделить любую линию рамки (1го листа) в слое Mechanical 16 (черного цвета). Нажать правую кнопку мыши и выбрать Find Similar Objects и установить опции так, как показано на Рис. 41, затем нажать ОК. В открывшейся панели PCB Inspector выбрать слой Mechanical 2.

Нажать в рабочем поле правую кнопку мыши и выбрать Copy, затем выбрать точку привязки (например, левый верхний угол рамки). Снять выделение, выполнить откат 1го действия

(Undo). Вставить рамку из буфера, нажав клавишу X (для зеркализации), выровняв рамку относительно исходной (т.е. совместить левые верхние углы исходной и вставляемой рамок). Нажать клавишу L и, с помощью All Layers Off, установить видимость слоев так, как показано на Рис. 42. Редактировать изображение (зеркально), в т.ч. добавить десятичный номер в двух местах. Обозначить, что это вид A. Включить все слои.

13. Отобразить контур платы в механическом слое: Design>>Board Shape>>Create primitives from board shape (с установками по умолчанию).

14. Проставить размеры контура платы с помощью команды Place>>Dimension>>Linear, нажать Tab и указать: Layer - Mechanical 4, Format - 0,0; Unit - Millimeters; Precision - 1. Для простановки вертикального размера после указания первой точки нажать клавишу пробел. И еще раз проставить такие же размеры, но в слое Top Overlay и после значения размера добавить *, см.

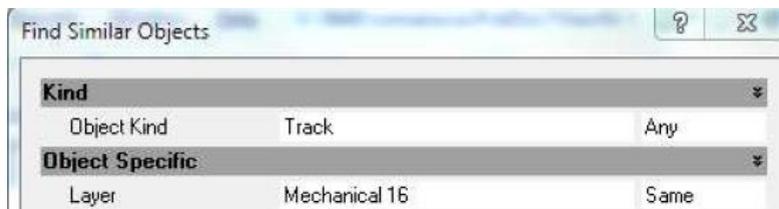


Рис. 41. Выделение всех объектов в слое Mechanical 16

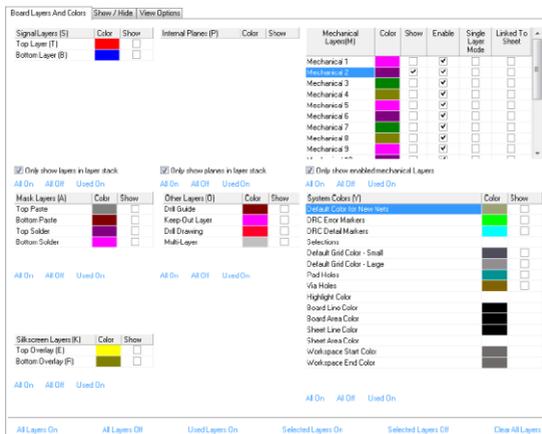


Рис. 42. Отключение всех слоев кроме Mechanical 2

15. Сформировать два листа чертежа ПП. Выбрать документ OutJob и нажать на строку Add New Documentation Output, выбрать PCB Prints и свою топологию. Задать конфигурацию этого чертежа (через контекстное меню). Добавлять и удалять слои можно через контекстное меню. Аналогично создать 2ой лист чертежа ПП (с галочкой Mirror).

16. Сформировать сборочный чертеж платы. Нажать на строку Add New Assembly, выбрать Assembly Drawings и свою топологию. Задать конфигурацию этого чертежа. При этом свойства слоя Top Layer (через контекстное меню) надо установить.

17. В зоне Output Containers выбрать PDF. В зоне Outputs отметить радиокнопки в столбце Enabled напротив схемы и всех чертежей. Далее в зоне Output Containers нажать Generate content. Схема и чертежи будут в одном файле формата pdf, для каждого листа будут сформированы закладки.

18. Для формирования перечня элементов нажать на строку Add New Report Output, выбрать Bill of Materials и свою схему. В конфигурации, в зоне All Columns оставить четыре галочки – напротив Designator, LibRef, Quantity и Value. Нажать

клавишу Export и сохранить файл. По умолчанию файл будет сохранен в папку Project Outputs for ... - внутри папки, где хранится проект. Файл будет иметь расширение xls. Этот файл нужно открыть и скопировать оттуда информацию в бланк перечня, который оформлен в соответствии с ГОСТ.

19. Сохранить проект и все документы, входящие в него.

Контрольные вопросы к лабораторной работе №5.

1. Для чего необходимо соблюдать ориентацию проводников?
2. Зачем объединять цепи в класс?
3. Что такое DRC-контроль?
4. Какова должна быть минимальная ширина проводника по 3 классу точности?
5. Если нарисовать рамку в слое Top Layer, какие ошибки могут возникнуть в ходе проектирования?

ПРИМЕР ОТЧЕТА ПО ЛАБОРАТОРНЫМ РАБОТАМ

Содержание отчета по лабораторным работам:

- 1) Титульный лист.
- 2) Оглавление с номерами страниц.
- 3) Отчет по библиотекам schlib и pcblib.
- 4) Настройки опций проекта (скриншоты всех категорий в развернутом виде).
- 5) Алгоритм (последовательность) размещения компонентов на плате (с учетом требований, изложенных в рекомендациях к л.р.). В алгоритме надо указывать позиционные обозначения ЭК. Например, корпуса D1 и D4 были размещены в соответствии с требованием №3 (однотипные корпуса ориентировать одинаково).

6) Конфигурация свапирования, результат оптимизации связей и окно ECO после оптимизации.

7) Принципиальная электрическая схема с изменениями после оптимизации связей.

8) Правила проектирования (скриншоты «PCB Rules and Constraints Editor» или описать словами).

9) Ориентация проводников (рисунки, описание, преимущества использования).

10) Топология платы.

11) Отчет об автотрассировке.

12) Bill of Materials (перечень элементов в xls).

БИБЛИОГРАФИЧЕСКИЙ СПИСОК

1. Создание простой печатной платы с помощью Altium designer Режим доступа: http://wzone.vegalab.ru/faq/faq_altium2
2. Altium Designer уроки Режим доступа: <http://lab316.ru/site/doku.php?id=apps:altium>
3. Altium Designer 6. Новые возможности в версии 6.8 Режим доступа: http://www.rodnik.ru/product/sapr/literature/altium_designer/pranovich/
4. Как подготовить фотошаблон для негативного фоторезиста в Altium Designer. Режим доступа: <http://altium123.narod.ru/FAQ-altium/FAQ3.html>
5. Илюкин О.А. Российская документация по Altium Designer. Учебное пособие [Электронный ресурс]: Вики по Altium. – Австралия: Altium Limited, [2011]. – Режим доступа: wiki.altium.com.
6. Сабунин А.Е. Разработка конструктивных параметров печатной платы / Современная электроника № 8. – М.: СТА-ПРЕСС, 2008.

СОДЕРЖАНИЕ

Лабораторная работа № 1.	1
Лабораторная работа № 2.	14
Лабораторная работа № 3.	22
Лабораторная работа № 4.	28
Лабораторная работа № 5.	34
Пример отчета по лабораторным работам	47
Библиографический список.....	47

АВТОМАТИЗИРОВАННОЕ ПРОЕКТИРОВАНИЕ УЗЛА РАДИОЭЛЕКТРОННОГО УСТРОЙСТВА НА ПЕЧАТНОЙ ПЛАТЕ

МЕТОДИЧЕСКИЕ УКАЗАНИЯ

к лабораторным работам
по дисциплине «Автоматизированные системы
конструкторского проектирования ЭС» для студентов
направления подготовки 11.04.03 «Конструирование
и технология электронных средств» магистерские программы
«Автоматизированное проектирование и технология
радиоэлектронных средств специального назначения», «Силовая
электроника» очной и заочной форм обучения

Составитель:
Ципина Наталья Викторовна

В авторской редакции

Подписано к изданию . . 2022.
Уч.-изд. л. 2,9. «С»

ФГБОУ ВПО «Воронежский государственный технический
университет»
394026 Воронеж, московский просп., 14