

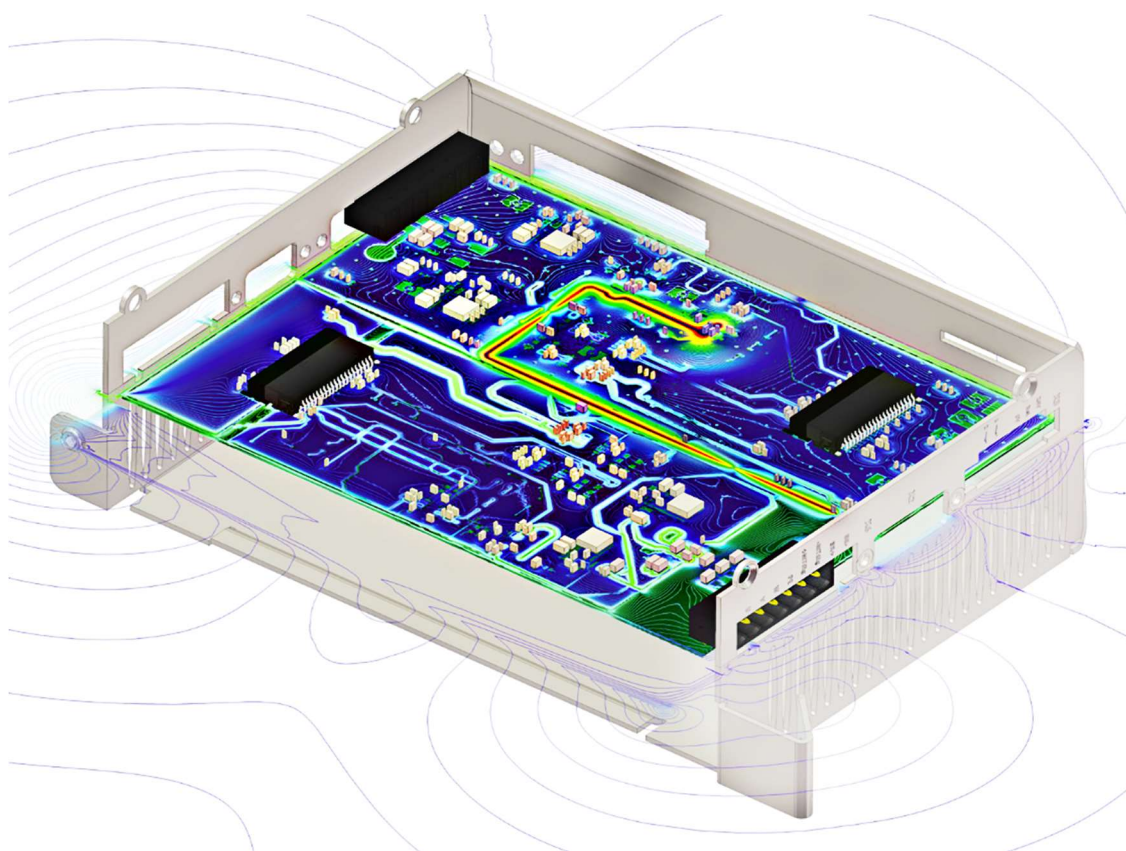
**МИНИСТЕРСТВО НАУКИ И ВЫСШЕГО ОБРАЗОВАНИЯ
РОССИЙСКОЙ ФЕДЕРАЦИИ**

**Федеральное государственное бюджетное образовательное
учреждение высшего образования
«Воронежский государственный технический университет»**

С. М. Федоров, Е. А. Ищенко, М. А. Сиваш

**ЭЛЕКТРОМАГНИТНАЯ СОВМЕСТИМОСТЬ
РАДИОТЕХНИЧЕСКИХ СИСТЕМ**

Лабораторный практикум



Воронеж 2020

УДК 621.391.82:621.396 (075.8)

ББК 32.84

P154

Рецензенты:

кафедра основ радиотехники и электроники

Воронежского института ФСИИ России

(начальник кафедры, канд. техн. наук, доцент Р. Н. Андреев);

АНОО ВО «Воронежский экономико-правовой институт»

(канд. экон. наук А. А. Кулин)

Электромагнитная совместимость радиотехнических систем:

- P1 лабораторный практикум [Электронный ресурс]: электрон. текстовые и
54 граф. данные (1,5 Мб) / С. М. Федоров, Е. А. Ищенко, М. А. Сиваш;
ФГБОУ ВО «Воронежский государственный технический университет».
– Воронеж: Изд-во ВГТУ, 2020. – 128 с. – 1 электрон. опт. диск (CD-ROM).
– Систем. требования: ПК 500 и выше; 256 Мб ОЗУ; Windows XP; SVGA
с разрешением 1024x768; Adobe Acrobat; CD-ROM дисковод; мышь. –
Загл. с экрана.

ISBN

Содержит материалы и задания для проведения лабораторных занятий по дисциплинам «Системы подвижной радиосвязи» и «Электромагнитная совместимость радиотехнических систем». Излагаются основные теоретические сведения о принципах электромагнитной совместимости в радиотехнических системах. Приводится описание используемых лабораторных установок, методические указания и рекомендации по выполнению лабораторных работ.

Настоящее учебное издание соответствует программам курсов «Системы подвижной радиосвязи» и «Электромагнитная совместимость радиотехнических систем». Предназначено для студентов специальности 11.05.01 «Радиоэлектронные системы и комплексы» (специализация «Радиоэлектронные системы передачи информации»).

Ил. 157. Табл. 21. Библиогр.: 9 назв.

УДК 621.391.82:621.396 (075.8)

ББК 32.84

ISBN

© Федоров С. М., Ищенко Е.А.,
Сиваш М. А., 2020

© ФГБОУ ВО «Воронежский
государственный технический
университет, 2020

ВВЕДЕНИЕ

С ростом частоты работы электронных устройств огромную роль во вносимых потерях начинают играть излучения электромагнитного поля, это приводит к необходимости изучения проблемы электромагнитной совместимости (ЭМС) печатных плат. Например, необходимо стремиться свести к минимуму индуктивность дорожек печатных плат, ведь их сопротивление значительно увеличивается с ростом частоты; или, например, существует необходимость уменьшать ширину дорожек, это позволит уменьшить геометрические размеры печатной платы. Изучение этой сферы требует много времени, к тому же, ситуация усложняется тем, что существует очень мало научных источников, которые описывают проблемы ЭМС и объясняют, как оптимизировать конструкцию для уменьшения потерь.

Также всегда стоит помнить о характеристиках диэлектрика, который используется, как подложка для печатной платы, так как у разных материалов различные магнитные и диэлектрические постоянные, которые изменяются с ростом частот протекания тока. Отдельное внимание стоит уделять заземлению на печатных платах, так как обрыв заземляющей цепи приводит к прекращению работы устройства, а на многослойных платах ремонт становится практически невозможным.

Все электрические и электронные устройства генерируют электромагнитные помехи и чувствительны к ним. Одна из важнейших задач разработчика печатных плат – снизить такое генерирование полей и их восприимчивость до приемлемого уровня. С ростом использования систем на кристалле (SoC) требования к помехам выходят на новый уровень, размеры печатных плат стараются свести к минимуму, а также, в связи со стремлением удешевить компоненты, производители используют пластиковые корпуса, которые не обеспечивают экранирования, и ухудшают теплоотвод от работающего элемента.

Поэтому особо важно изучать ЭМС на печатных платах, так как наводки, которые способны произвести электромагнитное поле могут вызвать ложное срабатывание компонента, может произойти замыкание схемы, а впоследствии – выход элемента из строя.

Авторы постарались выдержать сжатость и доходчивость изложения базовых теоретических сведений и лабораторных практикумов, необходимых для изучения дисциплины и получения студентами практических навыков при изучении электромагнитной совместимости радиотехнических систем. Иллюстрации, приведенные в лабораторном практикуме сделаны автором Е.А. Ищенко.

1. ОСНОВНЫЕ СВЕДЕНИЯ О РАЗРАБОТКЕ ПЕЧАТНЫХ ПЛАТ

1.1. Единицы измерения при проектировании печатных плат (метрическая и английская системы)

Одной из первых проблем, с которой сталкивается разработчик печатной платы, является использование «мил» вместо миллиметров, так как данные единицы измерения изначально используются во всем профессиональном программном обеспечении по проектированию печатных плат. Это связано не только с историческими предпосылками проектирования печатных плат (одни из первых печатных плат делал Томас Эдисон – основатель General Electric, США.), а также с тем, что большинство электронных компонентов изготавливаются с имперским межосевым расстоянием. Это может привести к сложности проектирования, так как перевод единиц измерения является достаточно трудоемким занятием и способен привести к неточностям и ошибкам в процессе производства печатной платы.

В английской литературе, как правило, знакомство с единицами измерения при проектировании печатных плат начинается с фразы: «thou shall use thous». Если ее дословно перевести на русский язык, то мы получим: «Ты должен использовать thous», это игра слов, так как раньше thou – обозначало ты, а добавления окончания «s» – множественное число. Данное высказывание звучит немного странно, пока разработчик не узнает о том, что такое «thou».

«Thou» составляет 1/1000 дюйма, и эта единица является самой главной и признанной всеми разработчиками печатных плат в мире. В современном программном обеспечении используют другое название данной величины – «мил» (mil). 1 mil = 1 thou и его ни в коем случае нельзя путать с 1 миллиметром, который часто имеет схожее произношение! Термин «mil» происходит от одного миллидюйма также, как и миллиметр – одна тысячная метра. Но на практике очень часто приходится использовать как mil, так и мм. Как правило милы используют для дорожек, площадок, промежутков между компонентами и сеток, в то время как, миллиметры используют для механических и производственных требований – размеры отверстий и самой платы. Вы обнаружите, что многие производители печатных плат будут следовать этим основным принципам, когда они просят вас предоставить подробности для предложения по изготовлению вашей платы. Большинство производителей используют сверла метрического размера, поэтому указание отверстий имперского размера действительно контрпродуктивно и может привести к ошибкам (так как 1 мм = 39,37 мил). Еще больше трудностей создает то, что много компонентов имеет именно метрические характеристики (размеры, расстояние между ножками), особенно эта трудность возникает при использовании компонентов американского производства (Texas Instruments) и отечественного. Таким образом, Вам часто придется проектировать

некоторые компоненты, используя метрические сетки и площадки. Многие таблицы характеристик компонентов также будут иметь метрические размеры, даже если интервалы рассчитаны на имперскую сетку. Так, очень часты размером является 1,27 мм, который на самом деле имеет целый дюймовый эквивалент, в данном случае 1,27 мм — это 50 mil.

Все это приводит к тому, что нужно стать профессионалом в переводе единиц из mil в мм и наоборот. Но в данном случае на помощь разработчику приходят производители программного обеспечения для создания печатных плат, так, в большинстве данных программ существует «горячая клавиша» для осуществления изменения единиц измерения (“Q” – Altium Designer). Также очень хорошо, если разработчик запомнит несколько ключевых значений, например: 100 мил (0,1 дюйма) = 2,54 мм и 200 мил (0,2 дюйма) = 5,08 мм и т. д. В свою очередь, если значения становятся больше 100 мил, то разработчики начинают их выражать не в милах, а в дюймах. 100 мил является базовой «точкой отсчета» для всех аспектов проектирования печатных плат, а обширный массив расстояний между выводами общих компонентов представляет собой кратные или дробные значения этой базовой единицы – 50 и 200 мил – самые распространенные.

1.2. Подготовка печатной платы к выпуску в производство

Требования к безопасности произведенной печатной платы

Любое электронное оборудование должно быть разработано для безопасной эксплуатации. В большинстве стран действует законодательство об ответственности за качество продукции, которое возлагает ответственность на производителя за обеспечение безопасности своего продукта, это значит, что инженер-конструктор еще на этапе проектирования должен заботиться об этом.

Существуют различные стандарты, касающиеся требований безопасности для различных видов продукции. В Европейском союзе – директива по низкому напряжению (73/23/ЕЕС) применяется ко всему электрическому оборудованию с номинальным значением напряжения от 50 до 1000 В переменного напряжения; от 75 до 1500 В постоянного напряжения, за некоторыми исключениями, и требует от государств-членов принимать все соответствующие меры:

«Гарантировать, что электрическое оборудование может быть размещено на рынке только в том случае, если, будучи правильно сконструированным в соответствии с надлежащей инженерной практикой в вопросах безопасности, действующих в ЕС, оно не ставит под угрозу безопасность людей, домашних животных или имущества, если используется в условиях, для которых оно было сделано».

Если оборудование соответствует стандарту CENELEC или международному согласованному стандарту, считается, что оно соответствует директиве. Примерами таких стандартов являются: EN 60065: 1994 «Требования безопасно-

сти к электронным сетевым и соответствующим устройствам бытового и аналогового общего назначения», который в значительной степени эквивалентен публикации МЭК 60065 того же названия; или EN 60950-1: 2002, «Оборудование для информационных технологий. Безопасность. Общие требования», эквивалентный МЭК 60950-1. Доказательством соответствия может быть отметка или сертификат соответствия в признанной лаборатории или собственная декларация соответствия производителя. Директива не содержит требования об обязательном одобрении электробезопасности.

Выпуск печатной платы в производство

Профессиональный разработчик печатных плат должен сделать самостоятельно вывод о готовности своего устройства к выпуску, а также о наличии спроса на произведенную продукцию. На последний вопрос в крупных компаниях ответ дает маркетинговый отдел, но разработчик должен ответить на ряд важнейших с точки зрения экономики вопросы:

Может ли отдел закупок найти компоненты быстро и дешево?

Может ли производственный отдел сделать продукт быстро и дешево?

Может ли тестовый отдел проверить его быстро?

Могут ли инженеры, отвечающие за установку компонентов наладить быстрое производство каждой платы?

Также стоит помнить все эти вопросы при разработке продукта или даже его части. В конечном итоге от этого зависит финансовое состояние вашей компании. Хороший способ отслеживать эти факторы – следовать контрольному списку.

Контрольный список лучше всего представить в виде списка вопросов [2]:

Поставка компонентов:

1) Принимал ли конструктор участие в покупке компонентов в процессе разработки устройства?

2) Обеспечена ли стабильность поставки компонентов для производства печатной платы и сколько поставщиков вы используете?

3) Если у вас имеется запасной список компонентов от другого производителя, то обеспечиваются ли основные требования для работы печатной платы?

4) Использовали ли вы достаточные допуски в производстве для удешевления итоговой продукции?

5) Имеется ли у вас гарантия на сохранение цены компонента у поставщика?

6) Имеется ли у вашего поставщика гарантия на поставляемые компоненты?

Производство:

1) Насколько оптимально вы использовали профессионализм рабочих в процессе разработки?

2) Вы уверены, что характеристики полученного устройства соответствуют нормативно-правовым требованиям локального или международного законодательства?

3) Качественно ли рассчитаны места соединения компонентов, учтены ли погрешности в процессе производства?

4) Компоненты, имеющие полярность, имеют явное положение на печатной плате?

5) Минимизированы ли длины соединительных (не печатных) линий?

6) Имеет ли устройство модульную структуру, способную обеспечить удешевление производства?

7) Совместима ли выбранная пайка с использованием компонента, производственными возможностями, имеются ли необходимые мощности?

8) Если необходимо локальное производство какого-либо компонента присутствуют ли необходимые специалисты?

9) Все ли печатные платы имеют соответствующую паяльную маску, размеры дорожек и отверстий, зазоры и легкую шелкотрафаретную печать для процесса пайки и сборки?

Тестирование и калибровка:

1) Принимали ли вы участие в процессе тестирования разрабатываемой печатной платы?

2) Все ли точки контроля и регулировки находятся в зоне быстрого доступа?

3) Использовались ли легко устанавливаемые детали, например, DIP-переключатели или соединительные разъемы?

4) Существуют ли контрольные точки, на которых возможно изучить форму и характеристики проходящего сигнала?

Выпуск:

1) Безопасна ли печатная плата?

2) Выполняются ли базовые правила ЭМС?

3) Использованы ли оптимальные размеры проводников?

Это только ряд вопросов, которые должен задать себе разработчик печатной платы для обеспечения оптимальных параметров, как экономических, так и токовых характеристик. Также желательно заранее связаться с производителем для определения формата файла, в котором необходимо отправить файл PCB, так в Австралии стандартными являются файлы Protel (AutoTrax, PFW2.8, 99SE, DXF и т.д.). Другими вариантами являются файлы Gerber — это традиционный и общепризнанный формат файлов, который принимают все крупные производители, одним из преимуществ данного формата файлов является возможность полного контроля над процессом производства. Однако процесс формирования таких файлов достаточно трудоемкий процесс, поэтому он создает дополнительные трудности при подготовке PCB.

2. ПРОГРАММНОЕ ОБЕСПЕЧЕНИЕ, ИСПОЛЬЗУЕМОЕ ДЛЯ АНАЛИЗА ХАРАКТЕРИСТИК ПЕЧАТНЫХ ПЛАТ

2.1. Основы работы в программе Altium Designer

Подготовка схемы в редакторе схем

Altium Designer является мощным программным продуктом, который используется для создания печатных плат, а также схем различных устройств. Поэтому совместная работа в двух программах CST Studio и Altium Designer позволяет произвести анализ печатной платы для определения основных параметров ЭМС, картины полей. В стартовом окне AD (Altium Designer) необходимо создать новый проект (File -> New -> Project). После этого в левой боковой панели появится папка проекта, в который необходимо добавить новые листы для создания схемы (правой кнопкой мыши на проект -> Add New to Project -> Schematic; дальше аналогично добавить файл печатной платы (PCB)). В результате, окно программы будет выглядеть, как на рис. 1, после чего файлы проекта, схемы, печатной платы необходимо сохранить в необходимой папке.

На листе схемы необходимо собрать схему в соответствии с заданным чертежом (при необходимости, в AD возможно доустановить компоненты с библиотеками). После этого нужно собрать схему в редакторе схем (рис. 2), а также пронумеровать компоненты. В AD это делается автоматически через tools -> Annotate -> Update Changes List -> Accept -> Execute Changes, после чего схема будет автоматически пронумерована, еще желательно задать имена шинам (Net Label), что может значительно упростить моделирование.

После этого можно приступать к подготовке печатной платы.

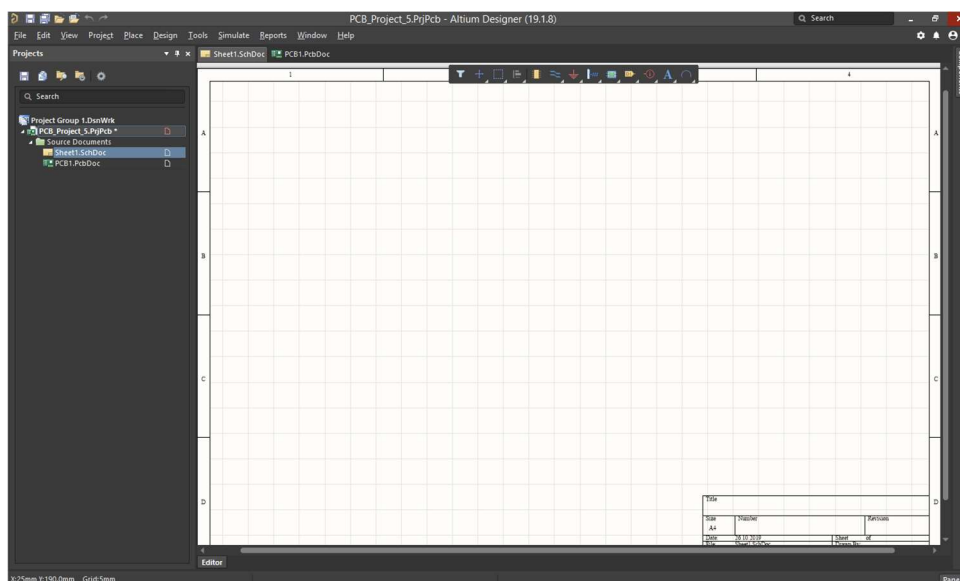


Рис. 1. Вид окна программы после создания необходимых файлов

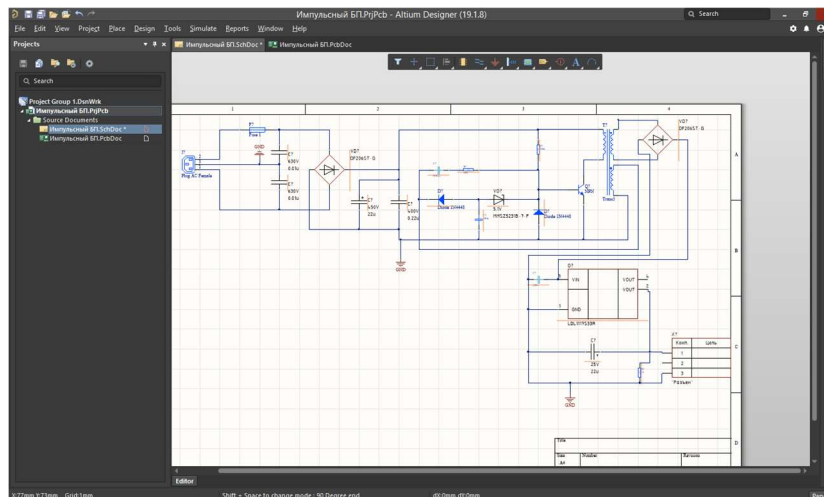


Рис. 2. Собранная схема в редакторе схем

Следующим важным этапом является трассировка печатной платы.

Подготовка печатной платы

После формирования файла схемы его необходимо передать в редактор печатных плат, для этого требуется выполнить следующую последовательность действий: Design -> Update PCB Document в открывшемся окне необходимо выключить добавление комнат, после чего Execute Changes. В редакторе печатных плат будут отображены элементы (шелкография), необходимые для создания дорожек (рис. 3). После этого нужно нажать на кнопку Q, чтобы переключиться на мм режим измерения, так как изначально установлен “mil” (п.1.1). После того, как компоненты были выставлены в редакторе печатных плат, необходимо изобразить ее контур. Для этого в списке слоев снизу выбрать слой Keep-Out Layer, на котором, с использованием простого инструмента для изображения линий, изобразить контур (рис. 4).

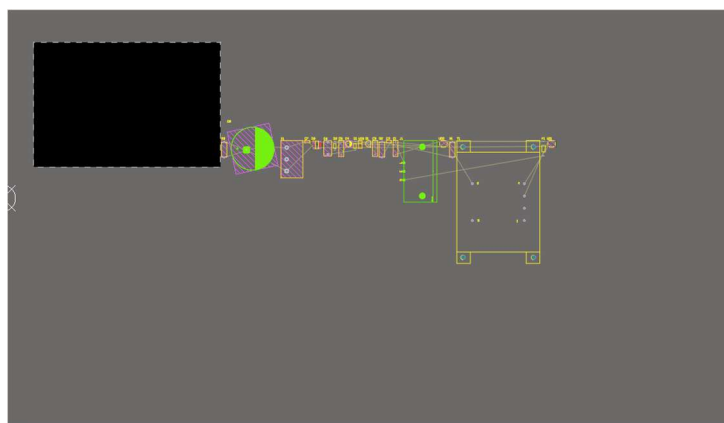


Рис. 3. Редактор печатных плат

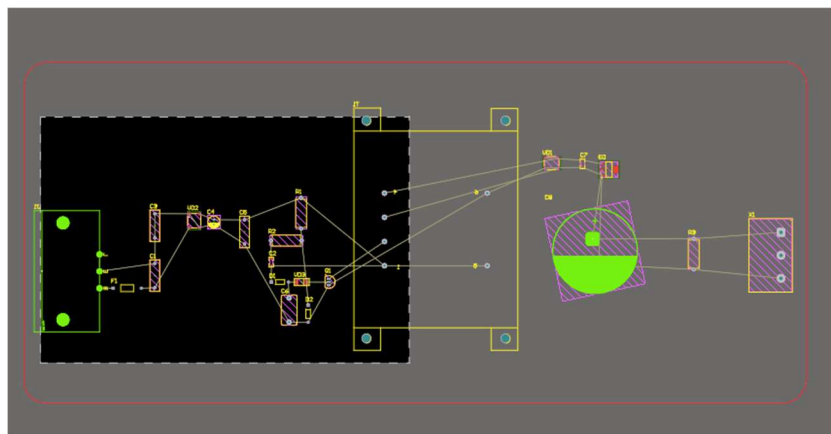


Рис. 4. Контур печатной платы

После этого необходимо выделить все линии нарисованного замкнутого контура и с использованием Design -> Board Shape -> Define from selected objects сформировать зону печатной платы (рис. 5). После чего, задав правила построения печатных плат в Design -> Rules, необходимо изменить ширину проводника и иные настройки построения печатных плат в соответствии с используемым классом точности; если необходимо произвести экранирование дорожек Tools -> Add Shielding to Net. Готовая плата приведена на рис. 6.

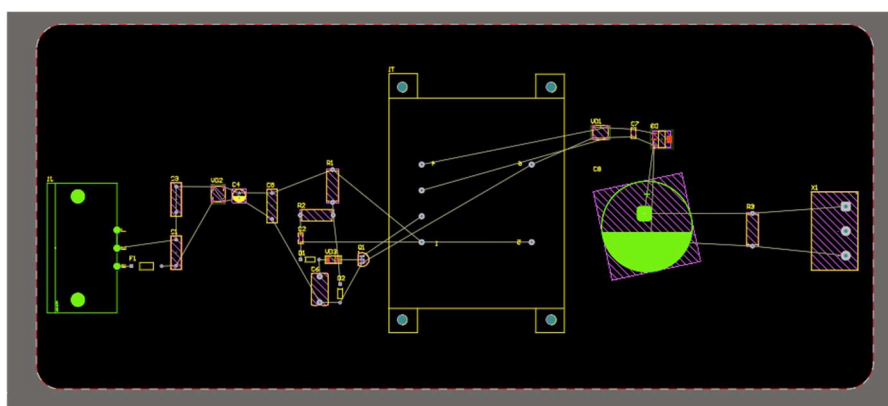


Рис. 5. Готовая рамка печатной платы

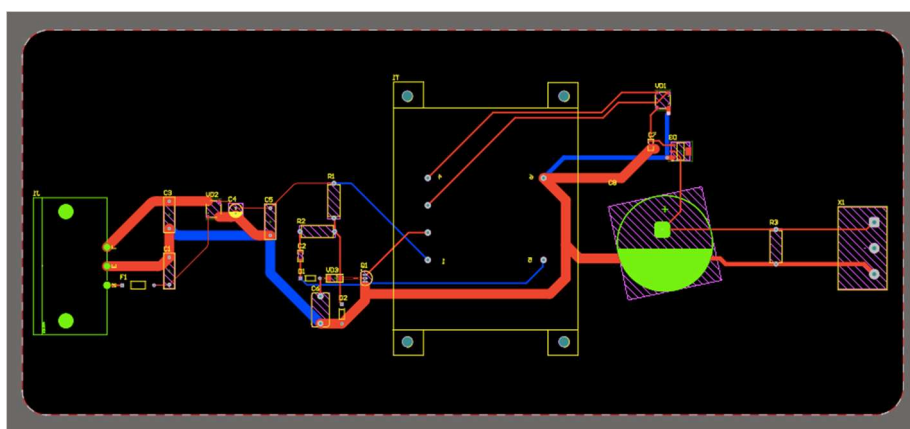


Рис. 6. Печатная плата с выполненной трассировкой

Таким образом, Altium Designer способен предоставить весь необходимый функционал для создания печатных плат, а также предоставить возможность передать полученную печатную плату для моделирования в CST Studio, для этого необходимо сохранить файл в формате ODB++, который является одним из самых популярных стандартов производства печатных плат.

2.2. Использование программного обеспечения CST Studio

Использование PCB studio для моделирования печатной платы

PCB Studio является отдельным компонентом, который входит в состав программного пакета CST Studio. Главной его задачей является модификация и обработка печатной платы, возможность произвести моделирование с использованием различных алгоритмов, например, 2D (TL) – обнаружение временных задержек сигнала (TL – линия передачи), SITD, PI анализ и другие. В связи с тем, что редактирование печатной платы в CST является достаточно трудоемким процессом, рекомендуется производить импорт файлов из специализированного программного обеспечения, так как в PCB Studio реализована поддержка импорта файлов из других систем проектирования: Cadence, Mentor Graphics, Zuken, SimLab PCBMod, ODB++. Так, в современных версиях Altium Designer реализовано специальное дополнение, разработанное Dassault Systems (CST), которое способно осуществлять PDN анализ, а в связи с договоренностью с Cadence возможно совершать экспорт файлов в CST.

В данном случае будет приведен пример работы с импортом файла в формате ODB++, так как именно такой формат можно создать практически в любом редакторе PCB. Основное окно PCB Studio приведено на рис. 7.

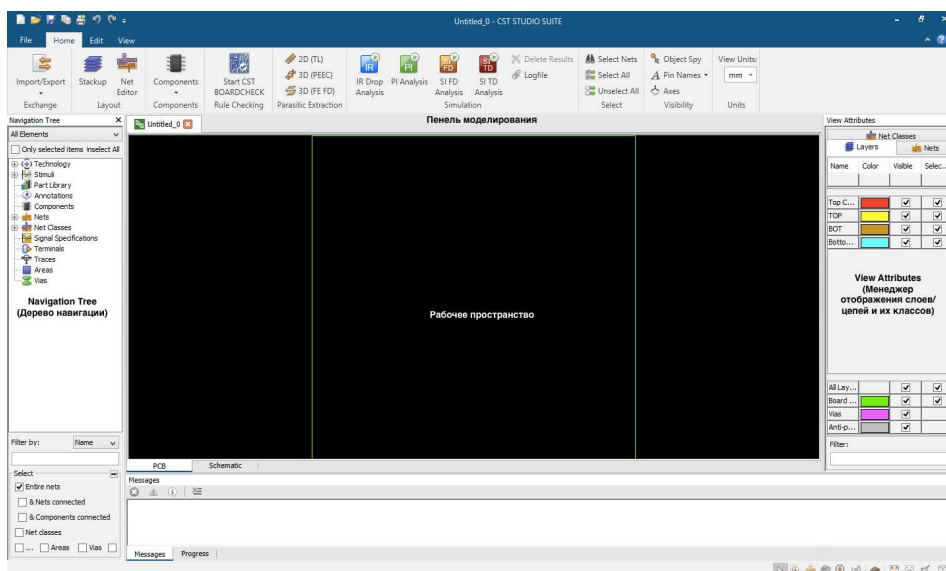


Рис. 7. Рабочее окно PCB Studio

С использованием встроенных инструментов можно произвести графическую модификацию печатной платы, а также произвести подготовку печатной платы к моделированию.

Уделим особое внимание импорту печатной платы с использованием ODB++ файлов. Так, первым шагом необходимо выбрать в панели моделирования пункт Import/Export -> EDA Import, в окне которого выбрать ODB++ файл, после чего указать путь к архиву с данными, желательно установить флажок напротив «показать настройку моделирования» (show simulation wizard), в результате вид окна импортирования должен соответствовать рис. 8. Если же формат сохраненной печатной платы не соответствует ODB++, а, например, был создан в Cadence Allegro, необходимо выбрать соответствующий формат импорта.

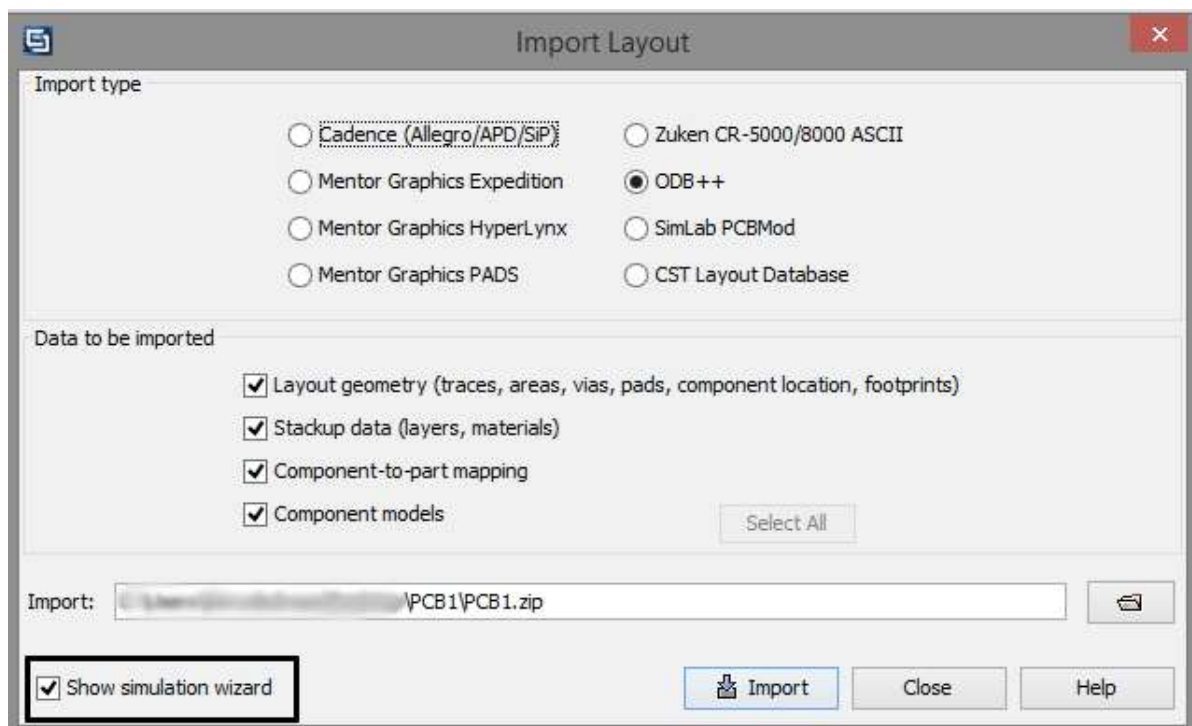


Рис. 8. Окно импорта печатной платы

Следующим этапом будет открыто окно настроек слоев печатной платы, в этом окне можно изменить толщину слоев, создать новый. При импорте стоит обратить особое внимание на толщину слоя меди, так как большинство производителей производят фольгу толщиной 18 или 35 мкм, а в данном случае рис. 9 следует скорректировать до 0,035 мм, так как возникнет погрешность, причина этого описана в п. 1.1.

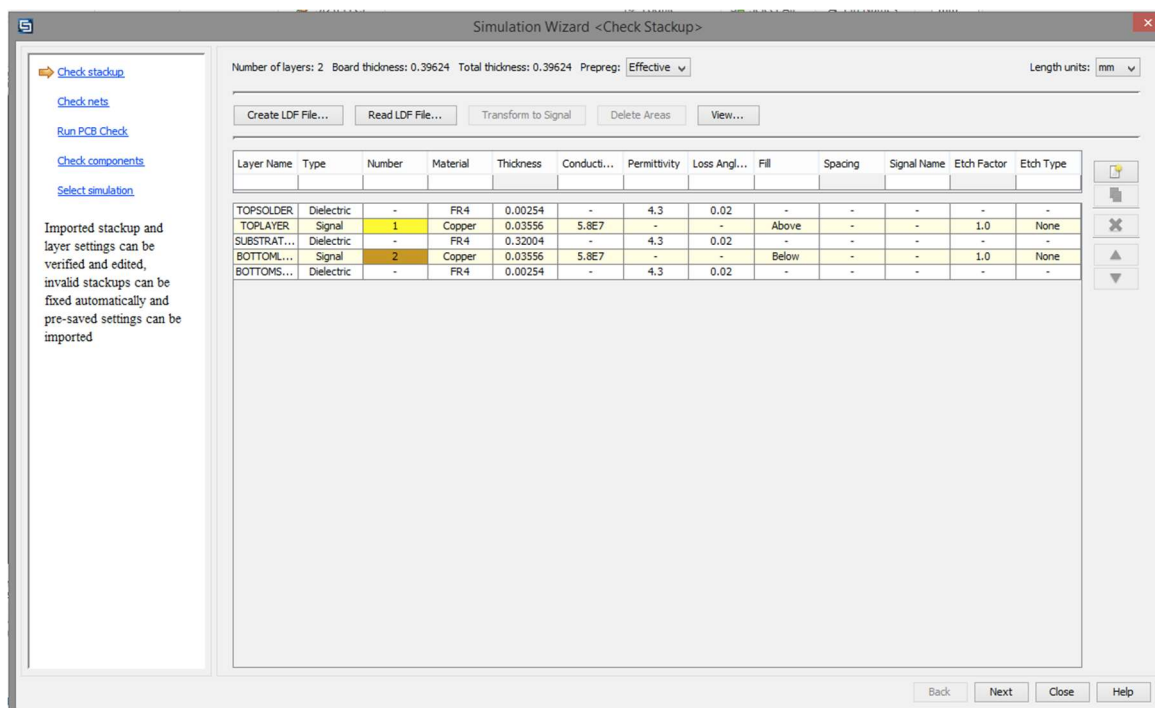


Рис. 9. Окно редактирования слоев

Следующим является окно редактирования классов дорожек печатной платы (рис. 10), в данном меню возможно произвести автоопределение (Auto-Tagging), но для эффективной работы необходимо присвоить имена соединителям-шинам заранее, что описывалось в п. 2.1.1, и если указаны верные имена дорожек, то они будут распределены в соответствии с табл. 1:

Соответствие автоматической привязки цепей

Таблица 1

Класс цепи	Имя-определитель
Ground (Земля)	GND; DGND; GROUND; VSS
Power (источник питания)	V*; +*; Batt*; *Volt; *VCC*;
Differential	*_P & *_N; *H & *L
Single-ended (одна линия)	Остальные

Также сигналу можно присвоить спецификацию, например, DDR4, SATA3/6 Gbps и другие.

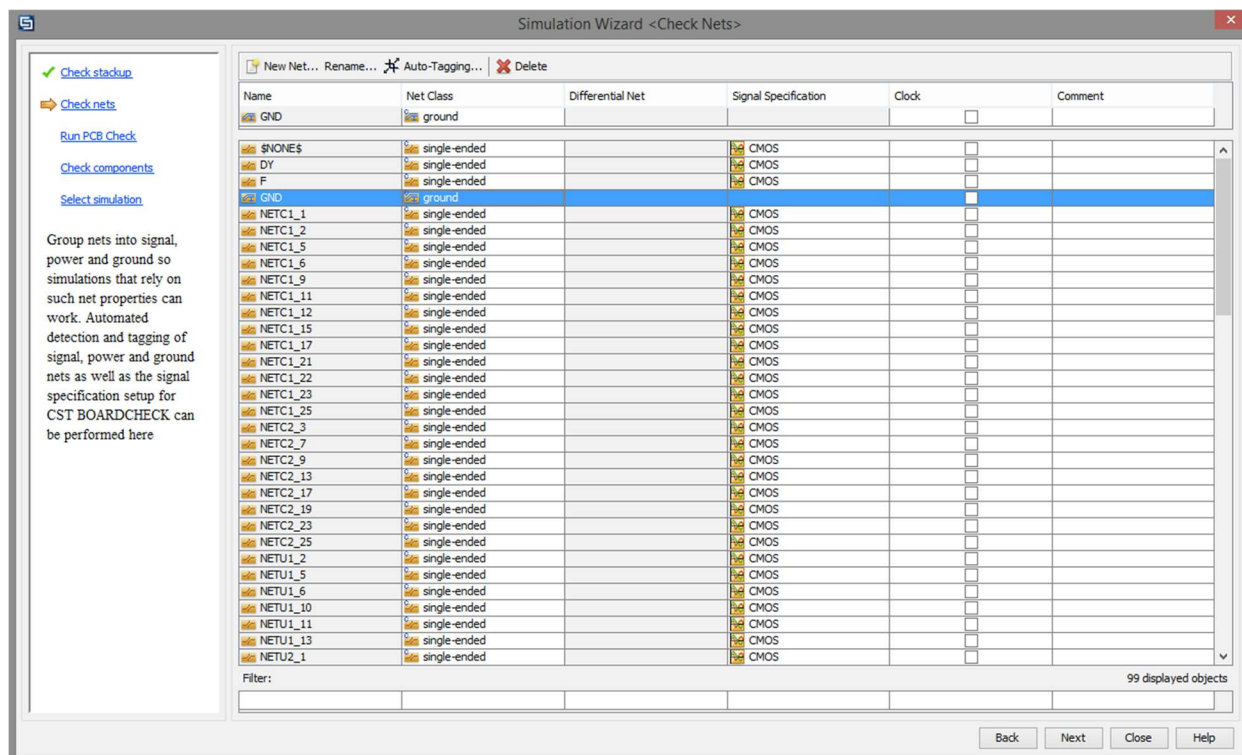


Рис. 10. Определение типа шины-соединителя

Следующее окно PCB Check используется для обнаружения ошибок в проектировании цепей (замыкание на землю линии, пересечение шин), как правило, в простых печатных платах данные ошибки допускаются редко.

Намного более важным является следующий пункт – настройка компонентов (рис. 11), в данном окне необходимо указать характеристики компонентов.

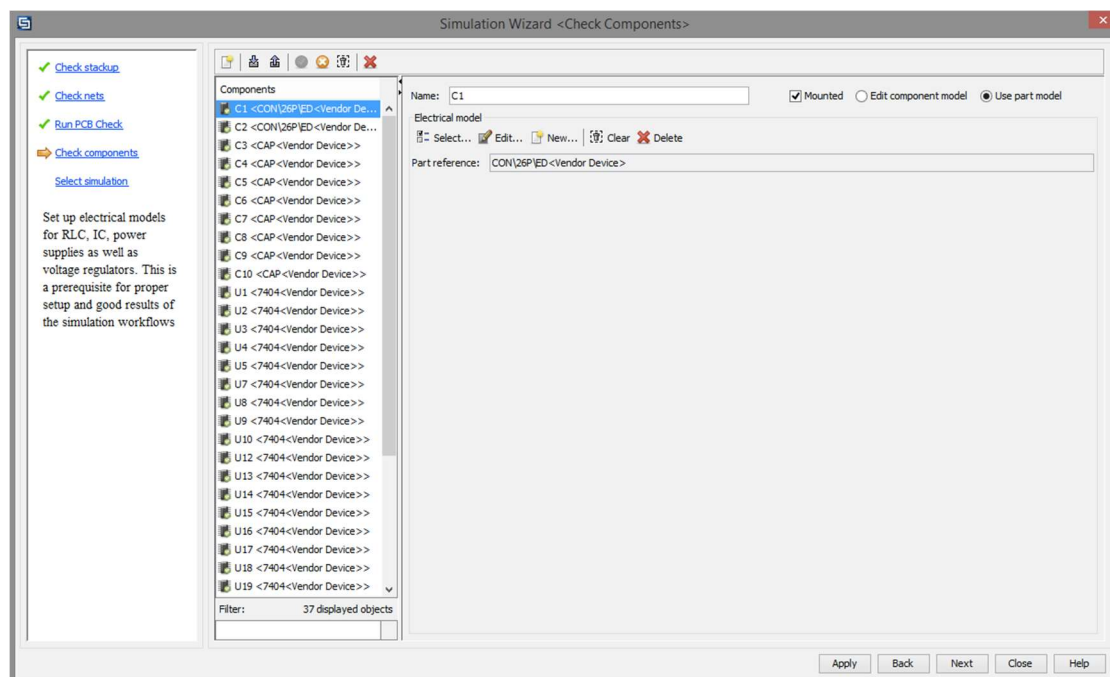


Рис. 11. Окно настройки компонентов

Для простых пассивных компонентов параметры задаются в одном из трех интерфейсов (рис. 12), причем можно задать даже паразитные характеристики элементов, например, для резистора – паразитные емкости и индуктивности.

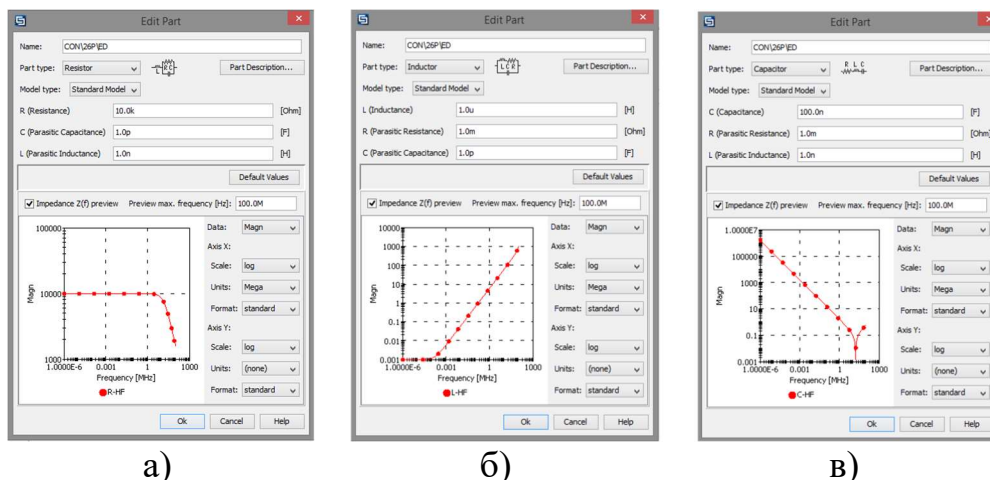


Рис. 12. а) настройки резистора; б) настройки индуктивности; в) настройки емкости

Composite device – представляет собой пассивное устройство с n -контактами (n больше или равно 2). Характеристики таких устройств не ограничиваются только сопротивлениями, емкостями или индуктивностями, поэтому для определения данного устройства рекомендуется использовать его SPICE модель (при использовании необходимо выбрать тип компонента).

I/O device – интерактивные устройства, которые требуют для своего задания IBIS модель (<https://ibis.org/models/>). Пример присваивания роли контактов с использованием IBIS модели микросхемы TI SN74HCS00D приведен на рис. 13.

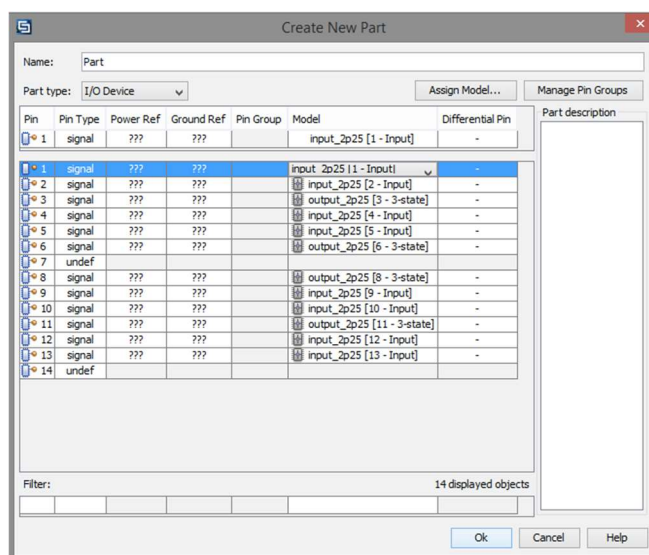


Рис. 13. Окно работы с I/O компонентом через IBIS модель

Следующим окном открывается выбор режима моделирования, если заранее не известен режим моделирования или требуются модификации печатной платы, его можно закрыть. Все этапы, которые рассмотрены в данном процессе импорта продублированы в панели моделирования.

2D TL моделирование

2D TL моделирование используется для нахождения задержек сигнала при прохождении сигнала по проводнику. В данном режиме дорожки замещаются полосковыми или микрополосковыми линиями, которые возбуждаются портом, однако в таком анализе не рекомендуется использовать сложные модели компонентов. Первое с чего стоит начать подготовку к такому анализу – произвести проверку слоев печатной платы (рис. 9), так, рекомендуется скорректировать толщину медных проводников до 0,035 мм, а также убрать маску печатной платы – верхний слой диэлектрика, так как его присутствие сделает невозможным использование данного режима моделирования. Для более удобного определения присутствия данного слоя можно воспользоваться кнопкой View (рис. 14).

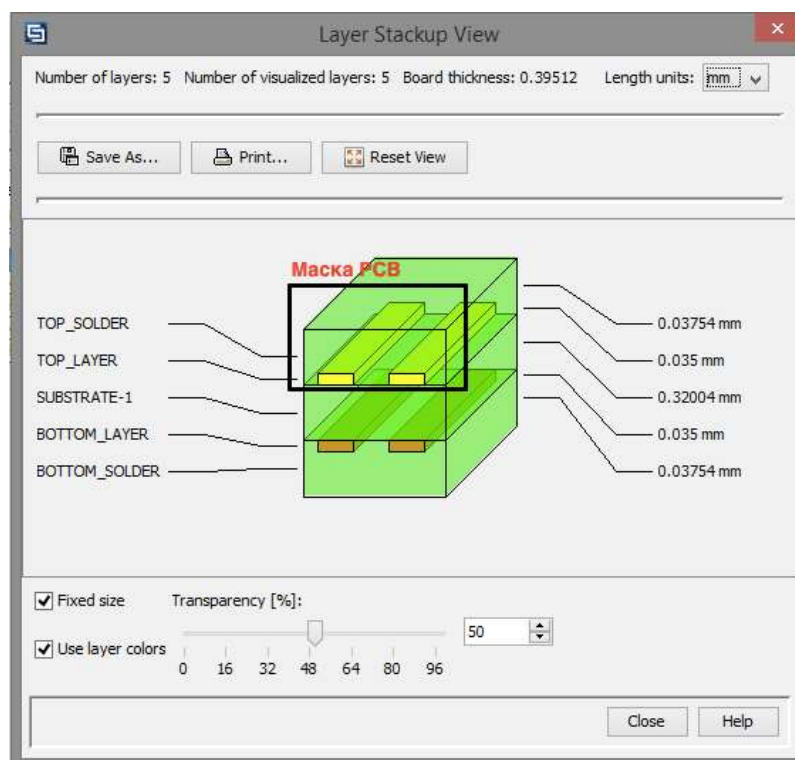


Рис. 14. Печатная плата с маской на проводниках (золотой цвет)

Далее для данного режима рекомендуется использовать дифференциальные типы сигналов по отношению друг к другу, пример таких заданных сигналов приведен на рис. 15.

New Net... Rename... Auto-Tagging... Delete					
Name	Net Class	Differential Net	Signal Specification	Clock	Comment
Signal1	differential	Signal2	CMOS	☐	
Signal2	differential	Signal1	CMOS	☐	

Рис 15. Дифференциальная пара сигналов

Теперь, если изначально не были установлены контактные точки для подачи сигналов, их необходимо задать. Для этого используется вкладка Edit -> "Terminal", установка производится просто двойным щелчком на начало проводника, в открывшемся окне можно увидеть к какой шине будет произведена привязка и на каком слое печатной платы будет установлен входной контакт. Также у печатной платы обязательно должен присутствовать земляной проводник-полигон. После этого можно перейти к настройкам моделирования 2D (TL), чтобы выбрать линии для моделирования в дереве навигации во вкладке Nets необходимо выделить эти линии, а в окне моделирования нажать Add (рис. 16), если к выбранным линиям подключен элемент с заданной моделью, тогда он отобразится в правой вкладке. Очень важно, чтобы шины имели входы, в данном случае для Signal1 – T2, T4; Signal2 – T1, T3. В поле Meshing рекомендуется использовать режим Search Distance, так как это позволяет значительно ускорить моделирование, а во вкладке Modeling необходимо установить максимальную рабочую частоту схемы, если не известно, рекомендуется установить 10 ГГц. После чего нажать «Start Modeling», и произойдет трассировка модели.

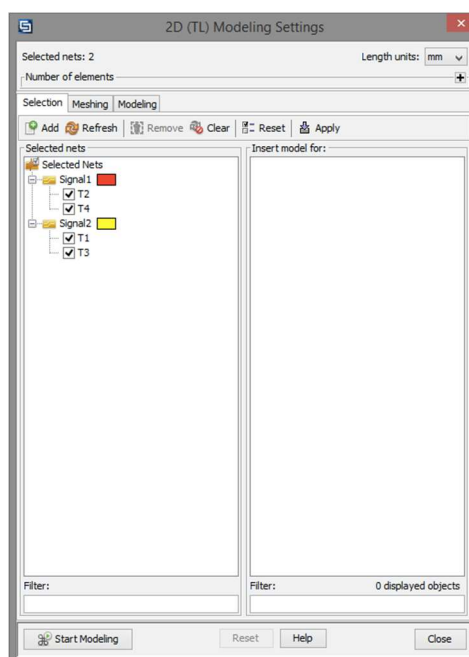


Рис. 16. Окно настройки 2D (TL) моделирования с выбранными шинами

Далее для осуществления моделирования необходимо перейти во вкладку Schematic, где нужно собрать эквивалентную схему нагрузки и цепи питания (рис. 17), для этого можно воспользоваться вкладкой Block Selection -> Circuit Elements. Для установки порта необходимо выбрать в верхней панели «External

Port», в настройках которого для дифференциальных сигналов необходимо установить флажок «Differential», пробники устанавливаются при выборе двух параллельных проводников.

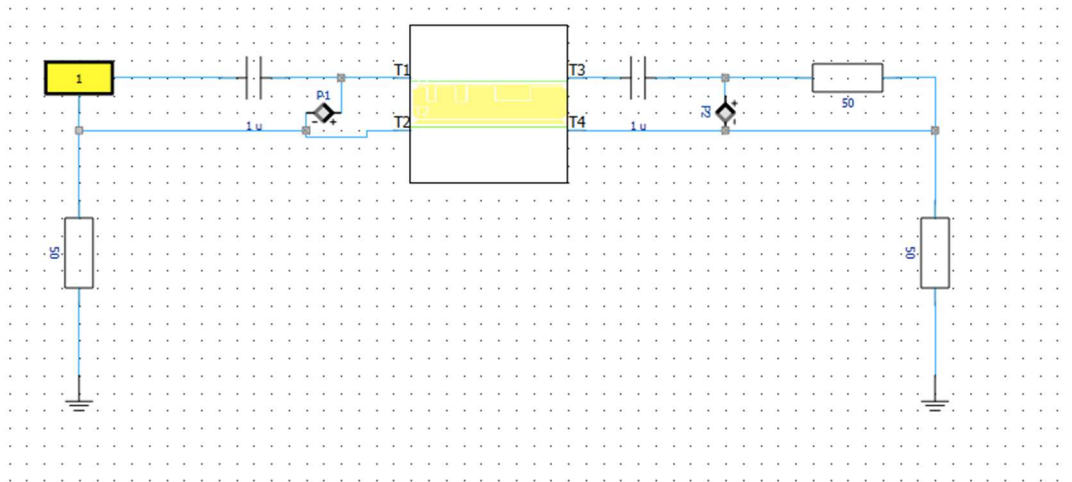


Рис. 17. Собранная схема для моделирования

Далее необходимо задать тип моделирования, в нашем случае анализ переходных процессов (Transient) (рис. 18), в настройках требуется выбрать время моделирования, причем надо учитывать, что оно не может соответствовать большей частоте, чем была выбрана в настройках.

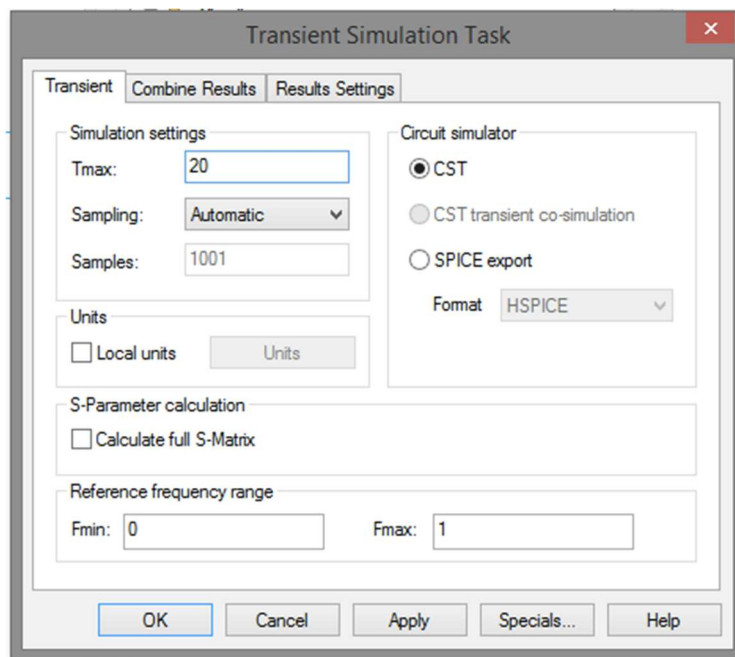


Рис. 18. Настройки моделирования переходного процесса

Следующим важным шагом является настройка подаваемого сигнала, для этого в нижнем меню в Task Parameter List вместо Load нужно выбрать Define и в открывшемся окне выбрать тип сигнала, который будет подаваться. В данном

случае прямоугольные импульсы (рис. 19) с амплитудой – 5 В; без постоянной составляющей; начальной задержкой – 0,2 нс; временем достижения амплитуды – 0,5 нс; периодом спада – 0,1 нс; задержкой максимального уровня – 20 нс; полная длительность – 25 нс (40 МГц).

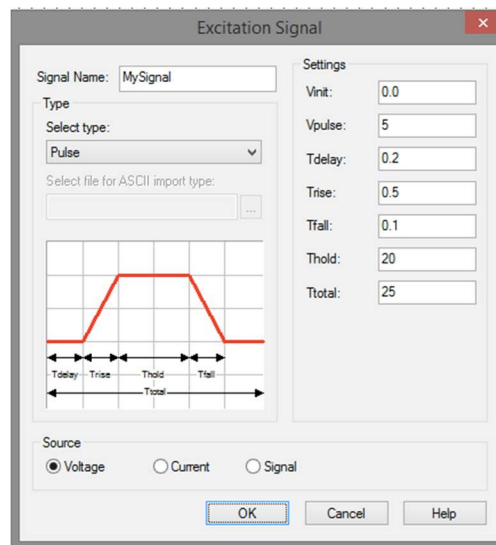


Рис. 19. Настройка подаваемого сигнала

После этих настроек, нажав на кнопку Update, будет произведено моделирование.

По результатам моделирования, главным пунктом, который нас интересует в данном режиме, является задержка сигнала между входом (Port1), подачей на линию передачи (Probe1 (P1+)) и задержкой на выходе (Probe2 (P2+)). Так, в данном случае результаты анализа приведены на рис. 20.

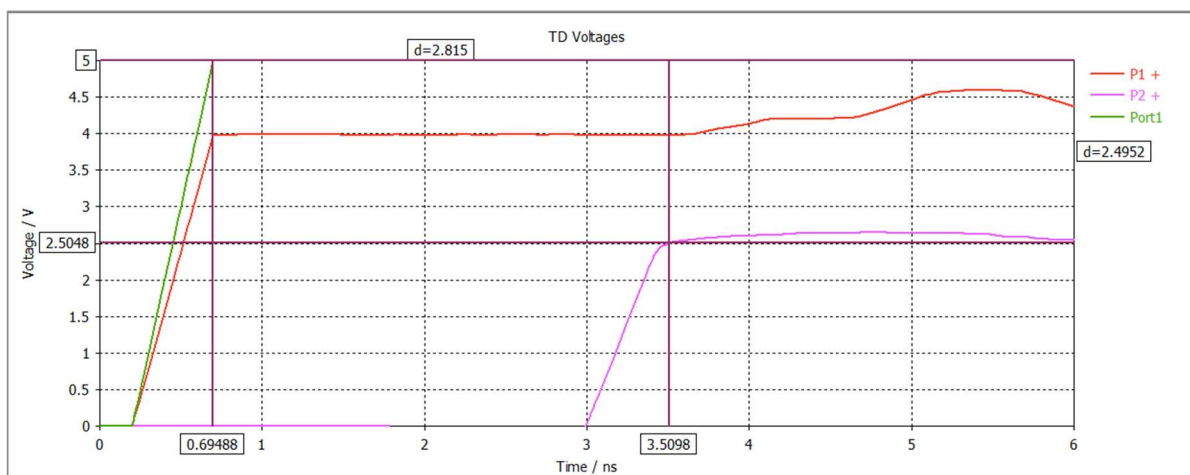


Рис. 20. результаты моделирования в режиме 2D TL

Произведем небольшой анализ полученных данных. Как видно, задержки при прохождении пути порт – вход печатной платы практически нет, однако заметно, что амплитуда сигнала уменьшилась до 4 вольт, пройдя печатную плату

и конденсатор задержка до уровня срабатывания микросхемы (2,5 В) составила $3,5098 - 0,69488 = 2,81492$ нс. Такая задержка может быть недопустима для ряда электроники, например, в стандарте DDR4 частота срабатывания чипов 2,4 – 4,6 ГГц, что соответствует времени срабатывания в 0,4 – 0,2 нс, а в данном случае задержка сигнала составила 2,8 нс. Для того, чтобы преодолеть данную проблему приходится производить модификацию шин, как показано на рис. 21, что позволяет выровнять длины дорожек.

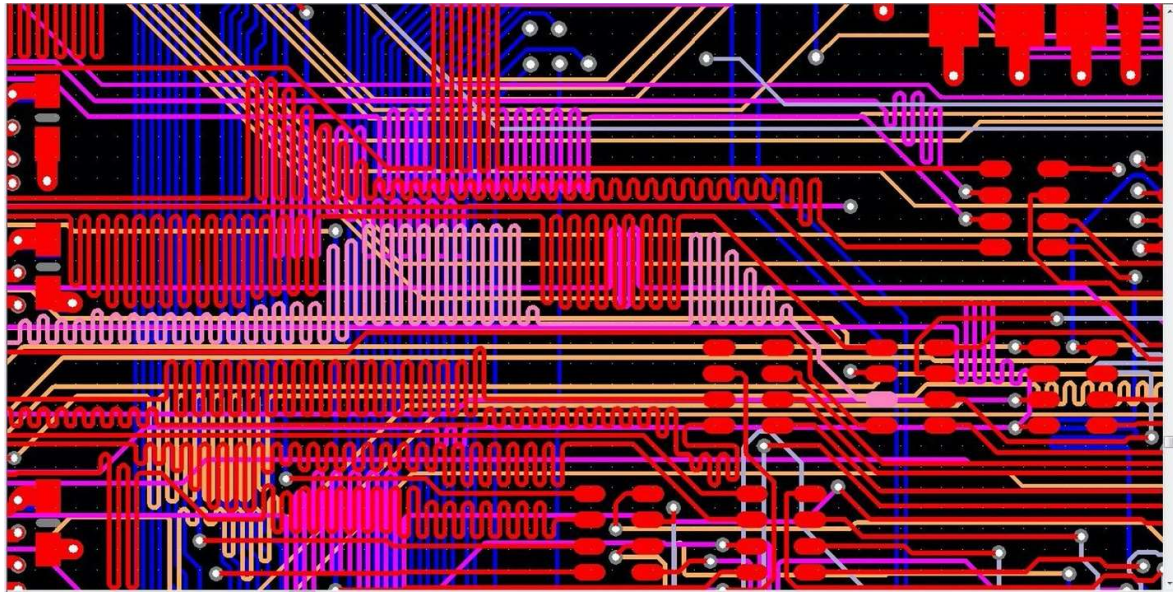


Рис. 21. Высокоскоростные цепи с выровненными длинами дорожек

Также заметно, что, пройдя данную линию передачи, уровень сигнала уменьшился до 2,5 В, что является критическим уровнем для стабильной работы цифровых микросхем. В результатах присутствуют и спектральные плотности напряжения, ток, который протекает, его спектр.

Таким образом, данный инструмент моделирования позволяет проанализировать очень важную составляющую проектирования высокоскоростных цепей – задержку прохождения сигналов.

Моделирование целостности сигнала (SI TD/ SI FD)

Для высокоскоростных цепей в печатных платах очень важно проверять целостность путей прохождения сигналов, то есть вся система, состоящая из выбранных высокоскоростных линий передачи, источников сигналов и нагрузок, должна быть проанализирована с точки зрения задержки, превышения, недостаточного срабатывания и перекрестных помех. Для такого рода анализа системы доставки энергии обычно считаются идеальными, и моделирование выполняется во временной области.

Как правило, такой анализ рекомендуется проводить для многослойных печатных плат, так как переходные отверстия имеют индуктивность и емкость, что способно привести к большим потерям и изменениям характеристик сигнала. Рассмотрим в данном случае достаточно простую схему, которая состоит из двух элементов TI SN74AHCT157DB, резистора и конденсатора, через которые будет проходить сигнал. Большое внимание стоит уделить той особенности, что при использовании IBIS модели программа разрешит установить задающий импульс только на сигнальные выходы элемента (в данном случае сигнал с U1 с 4 пина – выход 1Y) подается на приемные входы через пассивные элементы. Пример исследуемой, достаточно простой схемы, приведен на рис. 22.

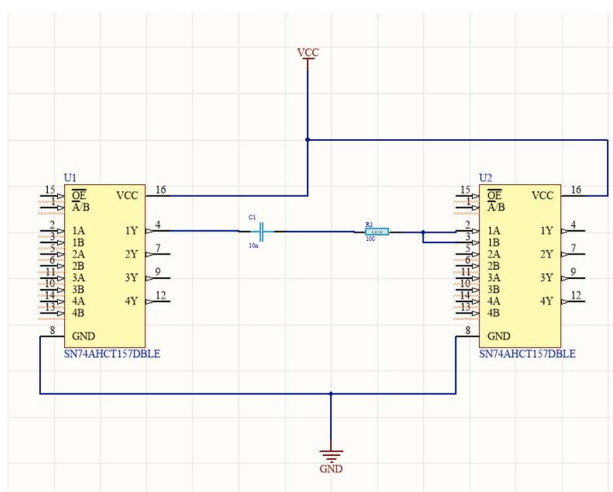


Рис. 22. Схема для моделирования целостности сигнала, который пройдет через RC

Так как в данном случае достаточно однослойной печатной платы, для более интересного исследования создадим искусственно второй слой, на котором расположим полигон земли, а также проведем одну из шин соединения – рис. 23.

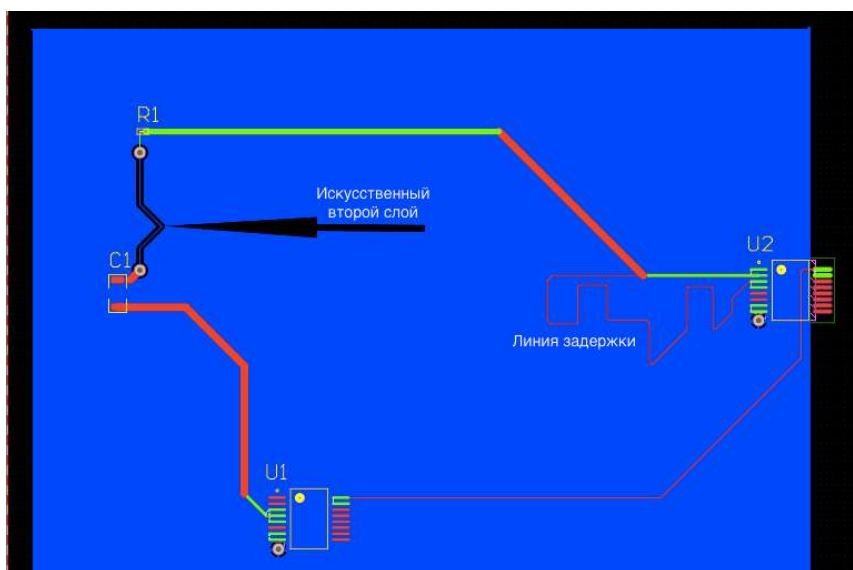


Рис. 23. Искусственно созданные потери

Теперь необходимо воспользоваться PCB Studio для импорта полученного ODB++ файла, чтобы осуществить его моделирование. Процедура импорта аналогична, описанному в п. 2.2.1. В данном случае на пункте определения типов соединителей автоматически будут присвоены GND – земля, VCC – power (рис. 24).

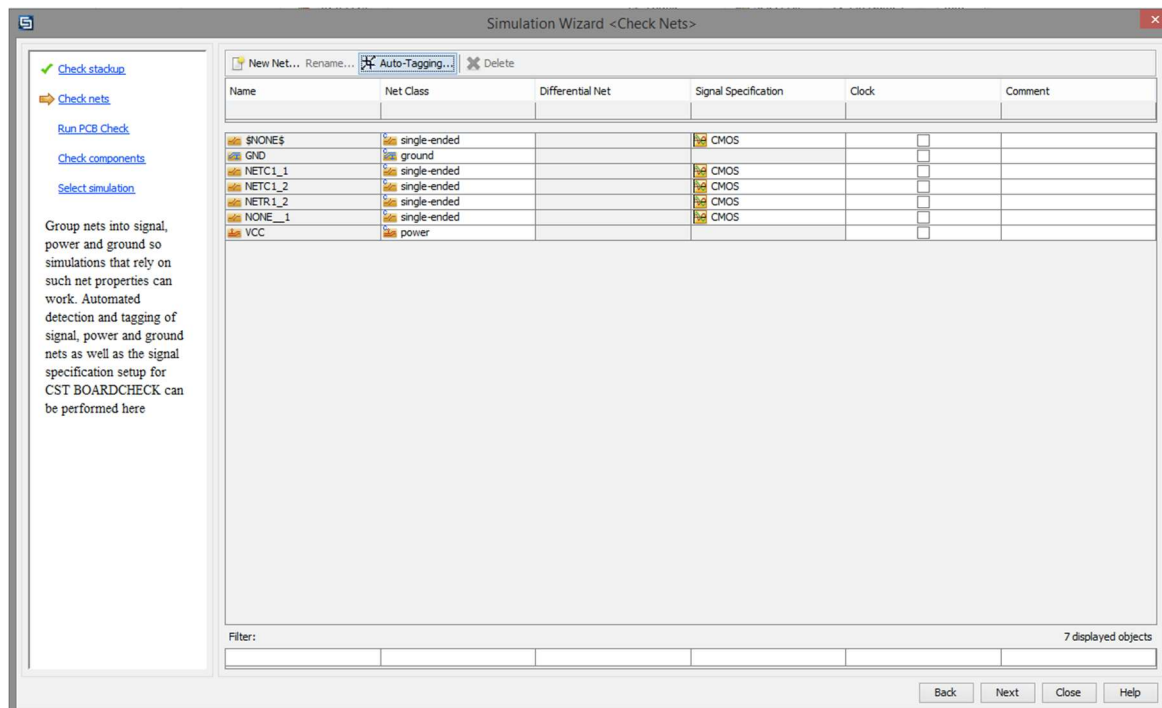


Рис. 24. Автоопределение типов линий

Особое внимание стоит уделить окну «компоненты», так базовые пассивные элементы, конденсатор и резистор, должны автоматически определиться в соответствии со значениями, которые были установлены в Altium designer. Для логических микросхем необходимо использовать IBIS модель, если она присутствует. В данном случае модель была определена компанией-производителем TI (ti.com). Для этого выбираем компонент -> edit -> part type -> I/O Device -> Assign Model -> указать путь к компоненту. TI производит как правило широкую линейку микросхем одного наименования, которые могут отличаться между собой корпусами, характеристиками потребления энергии, в данной ситуации на выбор предлагается несколько элементов, искомый – АНСТ157_DB (рис. 25), после нажатия «Ok» произойдет автоматическое присвоение входов/выходов компонента (рис. 26).

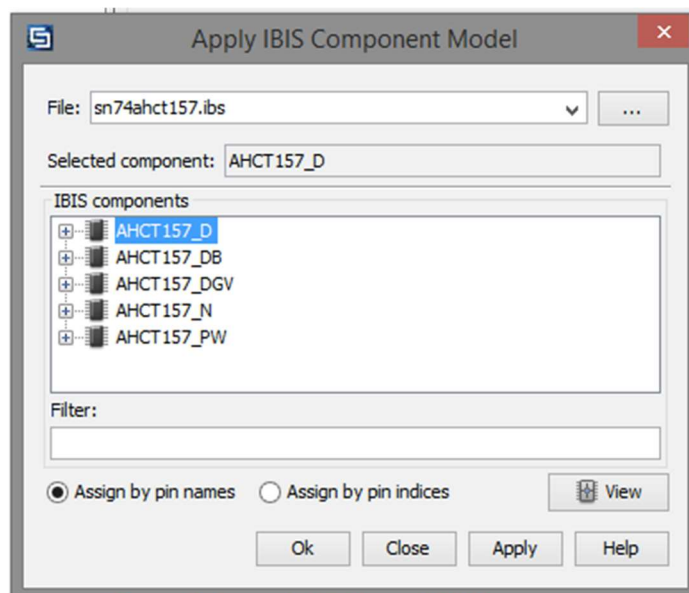


Рис. 25. Окно выбора IBIS модели

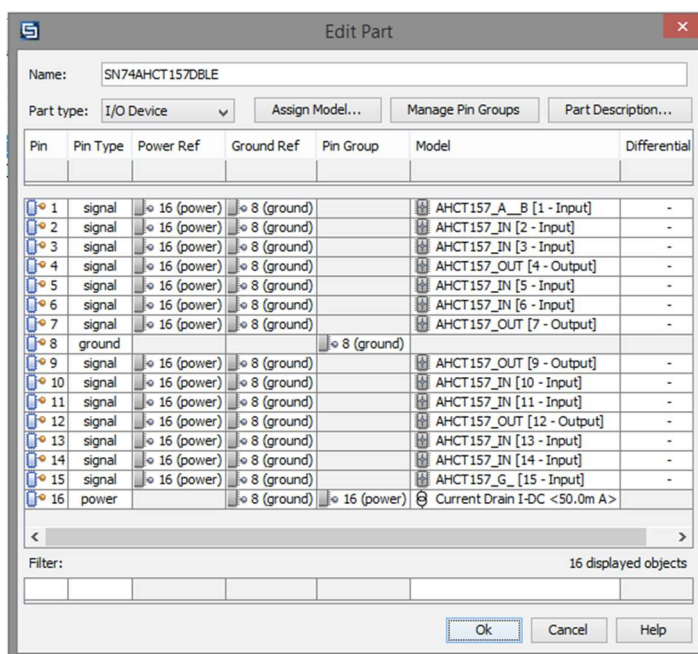


Рис. 26. Карта входов/выходов

Следующим этапом можно приступить к настройке моделирования целостности сигнала SI TD, для этого достаточно выбрать любую из линий, которая ведет на конденсатор/резистор, после чего программа автоматически определит линию моделирования от выхода U1 до входов U2 (рис. 27).

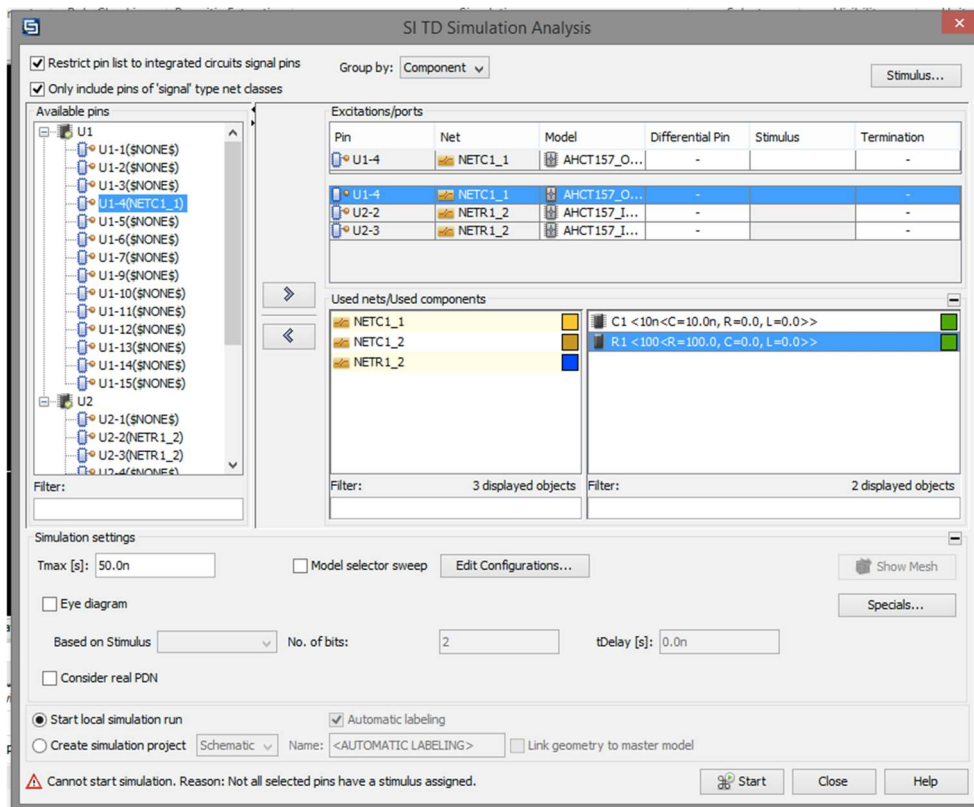


Рис. 27. Окно выбора линии от U1 до U2

Далее необходимо задать тип сигнала, который будет подаваться на линию (Stimulus). При присвоении IBIS модели – это возможно осуществить только на выходных контактах элемента. В данном случае необходимо выбрать DDR_Read, с периодом 10 нс, длительностью импульса в 5 нс, а битовую последовательность определить, как “1010110”, базовые характеристики подаваемого сигнала изображены на рис. 28, присвоенные контакту U1-4 (выделен на рис. 27) на рис. 29.

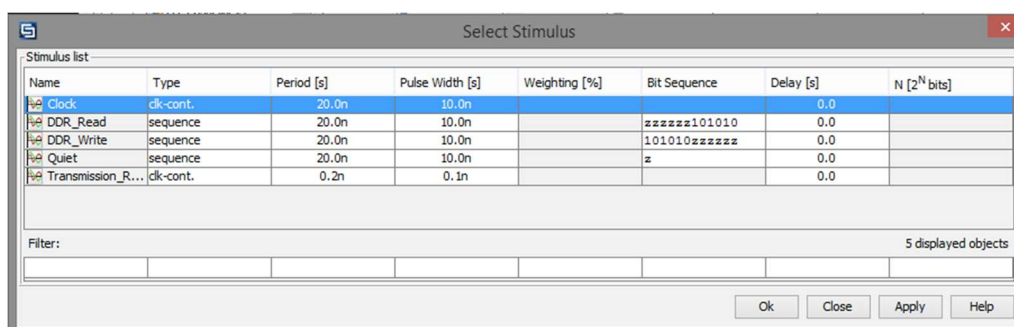


Рис. 28. Базовые настройки импульсов

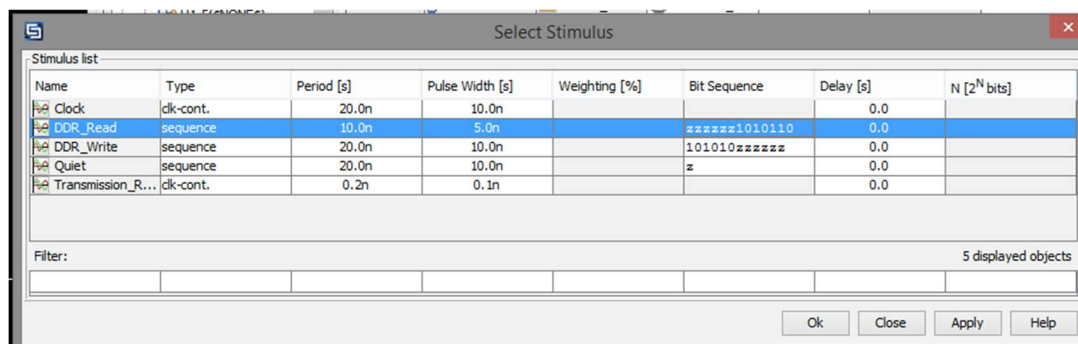


Рис. 29. Модифицированные для моделирования характеристики сигналов

Далее необходимо настроить время моделирования (Tmax); настроить характеристики для построения глазковой диаграммы, если требуется. Итоговые настройки моделирования приведены на рис. 30.

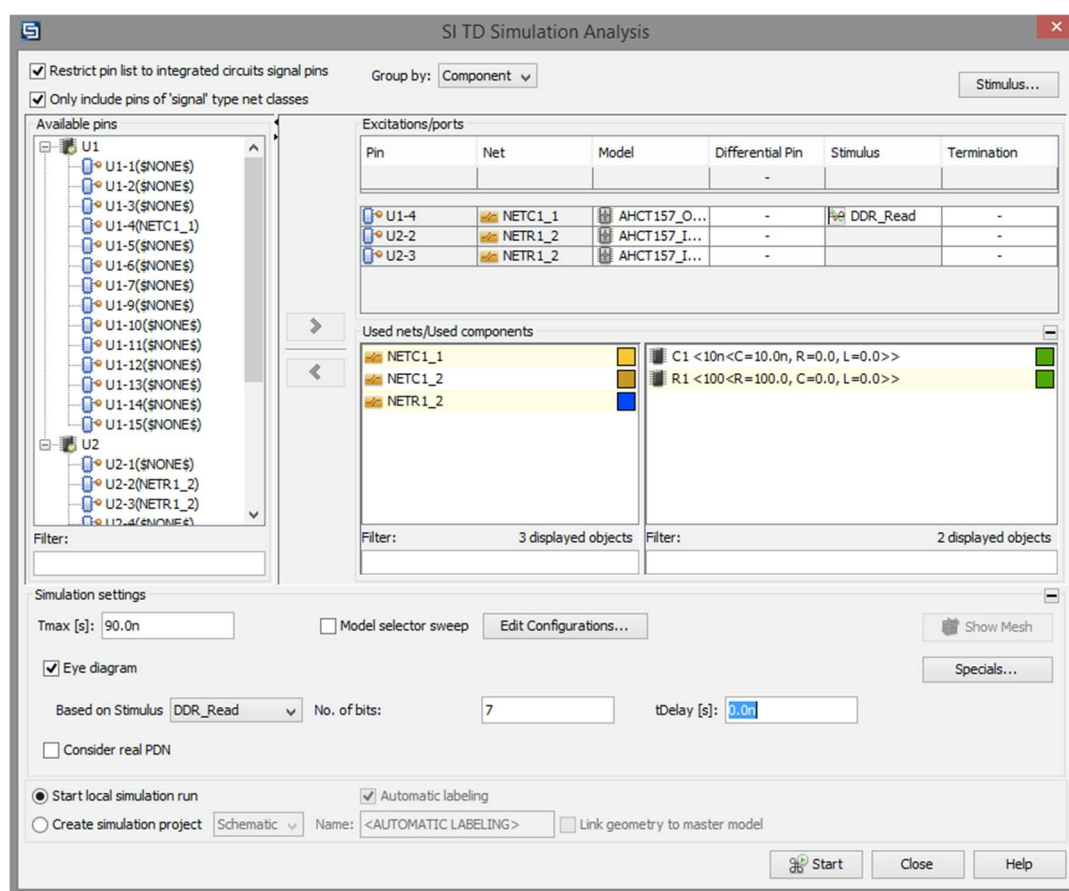


Рис. 30. Настройки моделирования

После запуска моделирования необходимо переключиться на вкладку Schematic, где в навигационном дереве появится задача SI-TD.

Первая вкладка содержит сигналы, которые поступали на вход, выход элементов. Сигнал стимулирования – рис. 31, выходящий сигнал – рис. 32, входящий на U2 – рис. 33, 34.

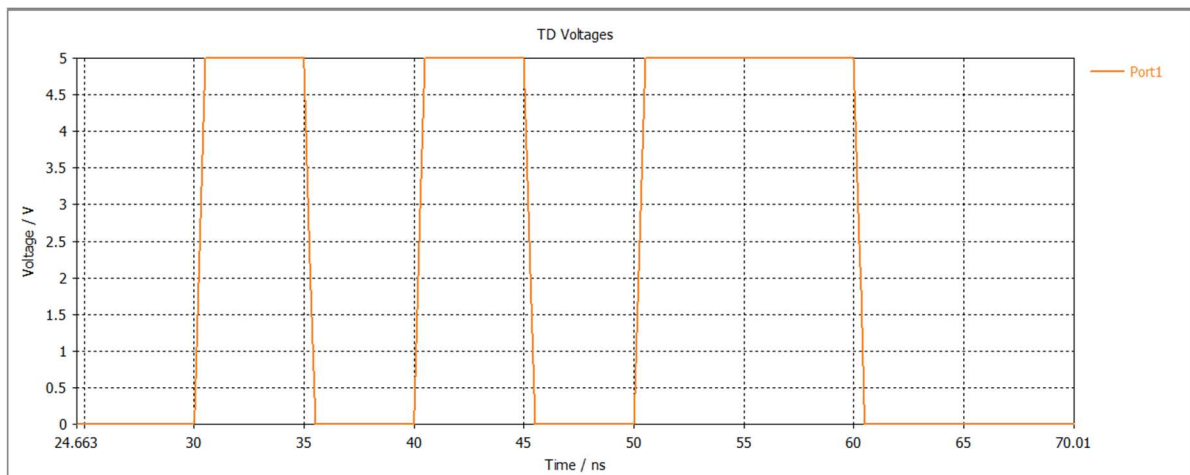


Рис. 31. Подаваемая последовательность бит 1010110

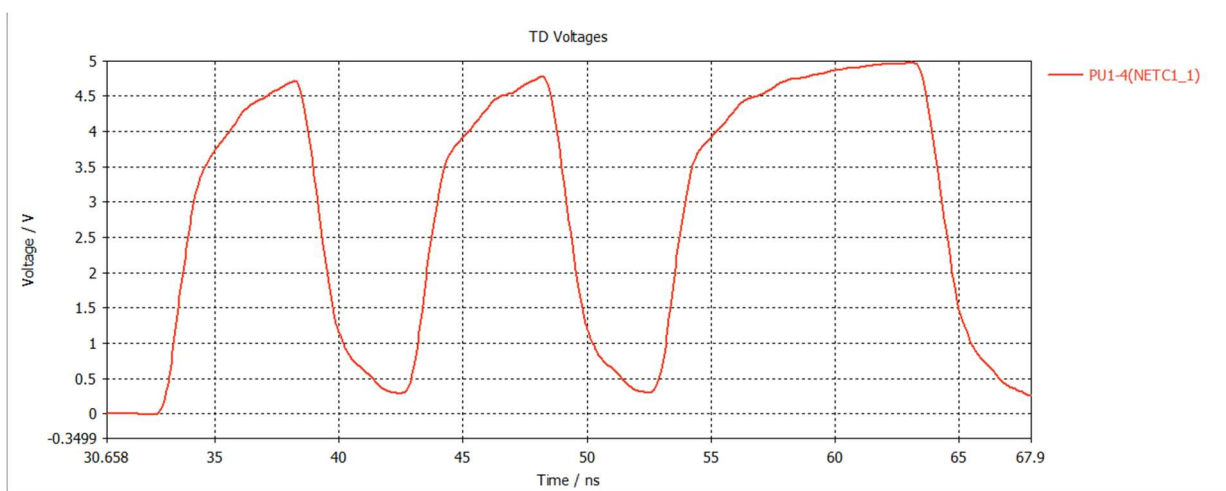


Рис. 32. Сигнал на выходе U1-4

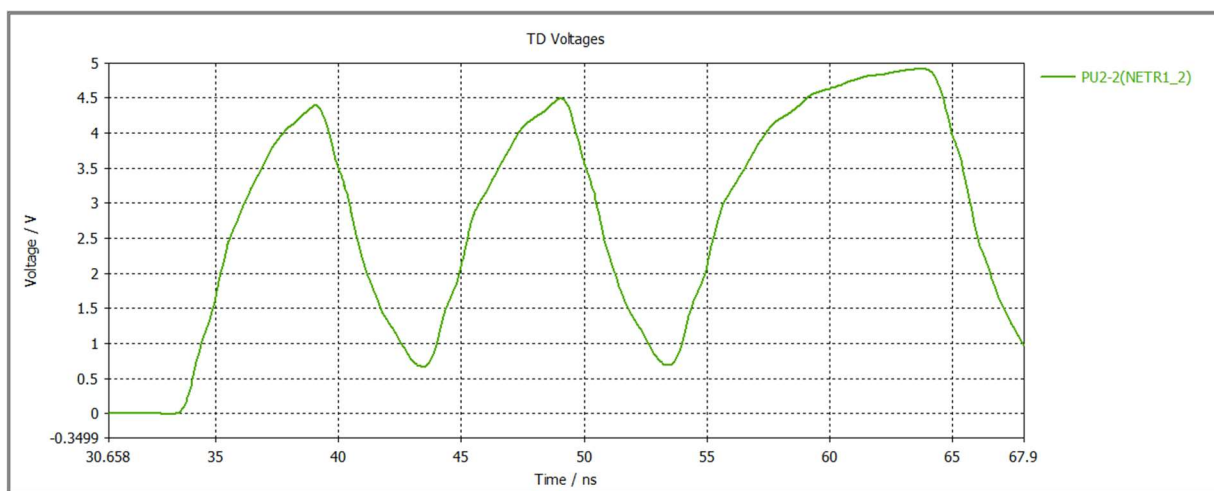


Рис. 33. Сигнал на входе U2, без линии задержки

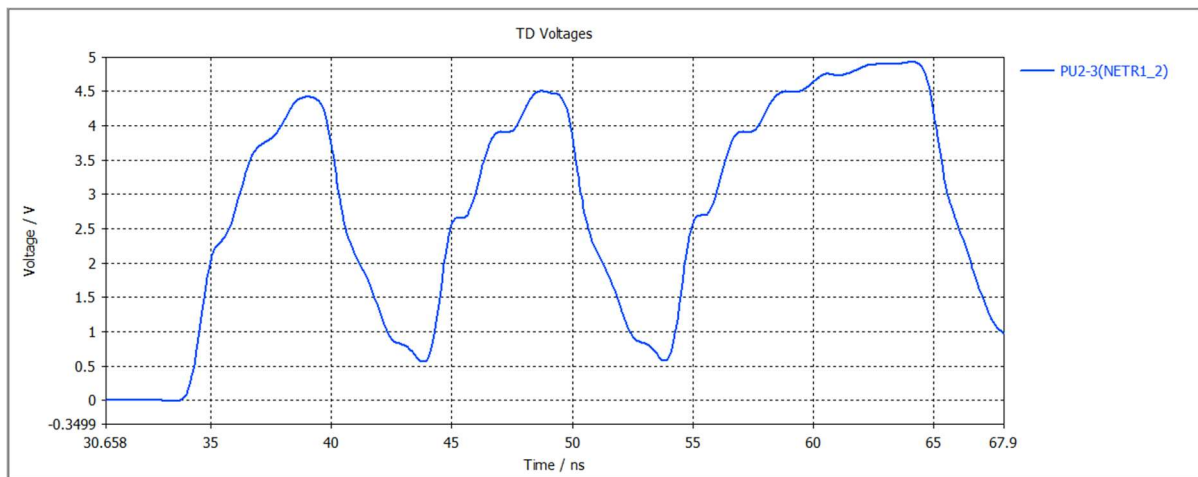


Рис. 34. Сигнал после линии задержки

Так, заметны искажения сигналов после прохождения цепи из конденсатора, резистора, а также для второго входа U2 – линии задержки, данные искажения могут привести к проблемам в срабатывании цифрового устройства. Наложенные сигналы приведены на рис. 35, глазковая диаграмма для длины в 7 бит приведена на рис. 36, для 2 бит – рис. 37.

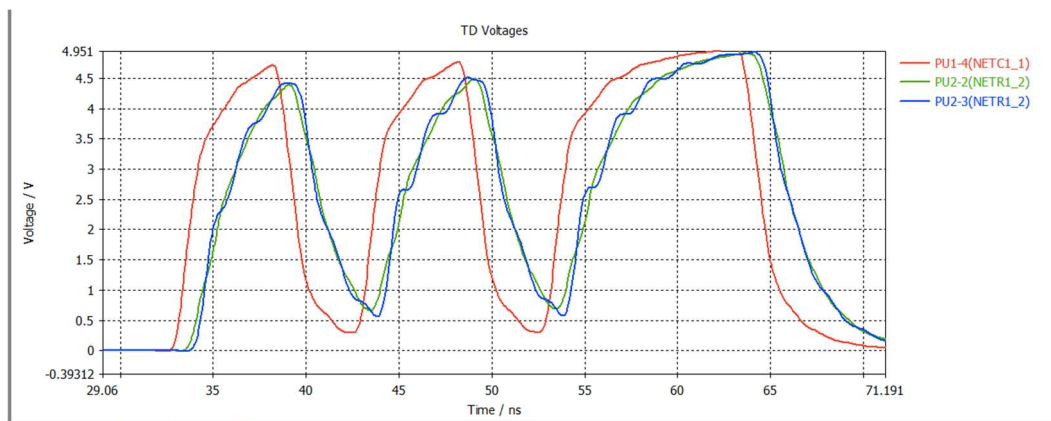


Рис. 35. Картины сигналов красный – выход U1, зеленый – вход U2 без ЛЗ, синий – с ЛЗ

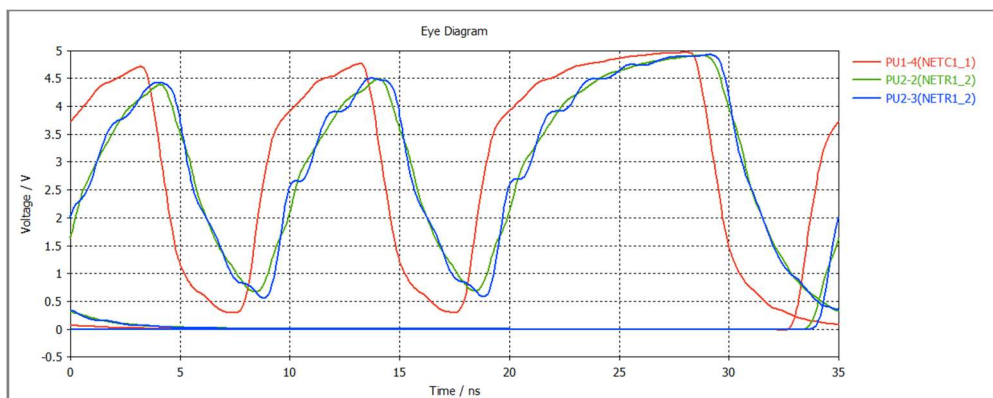


Рис. 36. Глазковая диаграмма n=7 бит

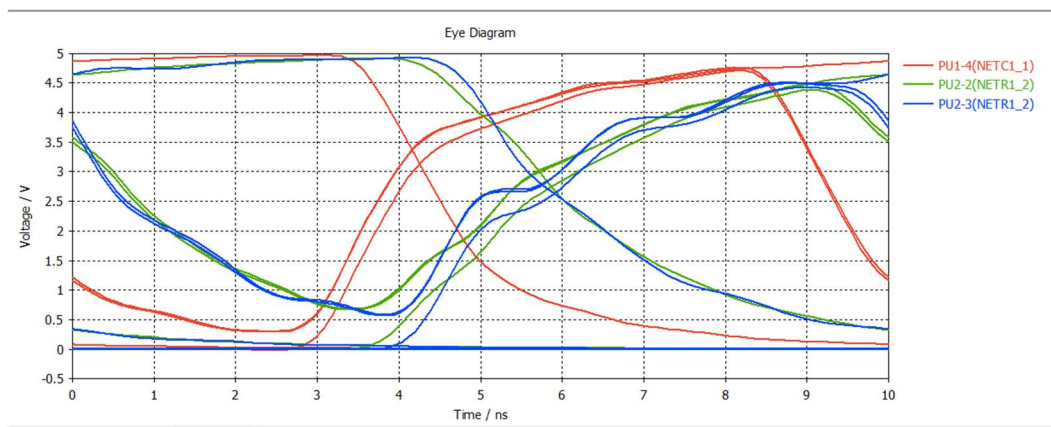


Рис. 37. Глазковая диаграмма n=2 бита

Результирующие графики сигналов названы в соответствии с линией по которой протекал ток, например, PU1-4(NETC1_1) соответствует прохождению сигнала с ножки (4) микросхемы – U1 по шине до конденсатора C1, также аналогично можно прочесть соответствие сигналов линии протекания, благодаря чему, вычислить дорожку, которая может быть модернизирована, достаточно просто.

Данный режим моделирования особо важен для ситуаций, когда сигнал проходит несколько слоев печатной платы, так как у переходного отверстия есть сопротивление и индуктивность, которые способны привести к потерям целостности сигналов и внести дополнительные потери, а также данный формат моделирования является важным компонентом проверки ЭМС печатных плат.

Моделирование целостности питания (PI Analysis)

Одним из важнейших компонентов исследования электромагнитной совместимости является построение полной картины импедансов линии питания, в CST PCB Studio этим занимается инструмент PI Analysis (power integrity), который с недавнего времени доступен, как отдельный плагин в Altium Designer – PDN. Результатом моделирования становится график зависимости импедансов от частоты, а также существует возможность нанесения картин сопротивления на поверхность проводников.

В данном режиме исследуются в первую очередь шины питания – VCC, VDD и возвращающий назад – GND полигон или линия. Стоит учитывать, что одной из важнейших характеристик любого проводника является его ширина, так как от этого зависит сопротивление линии, а также максимально возможное значение токов, которые могут протекать по линии. Так, если провести грамотный анализ полученных результатов можно понять, как требуется изменить дорожку или добавить разделяющий конденсатор (разъединяющий конденсатор), чтобы понизить сопротивление линии, так как высокие значения импедансов приводят к обрыву питания для микросхем, что может вывести из строя все устройство.

Рассмотрим пример использования данного инструмента. Для примера была сформирована схема в Altium Designer – рис. 38, которая содержит в себе 4 микросхемы TI SN74AHCT157DB, а также точки подключения – P2 и P3; P1- играет роль шины питания, то есть представляет собой коннектор, к которому подключается «+» источника питания и общая шина.

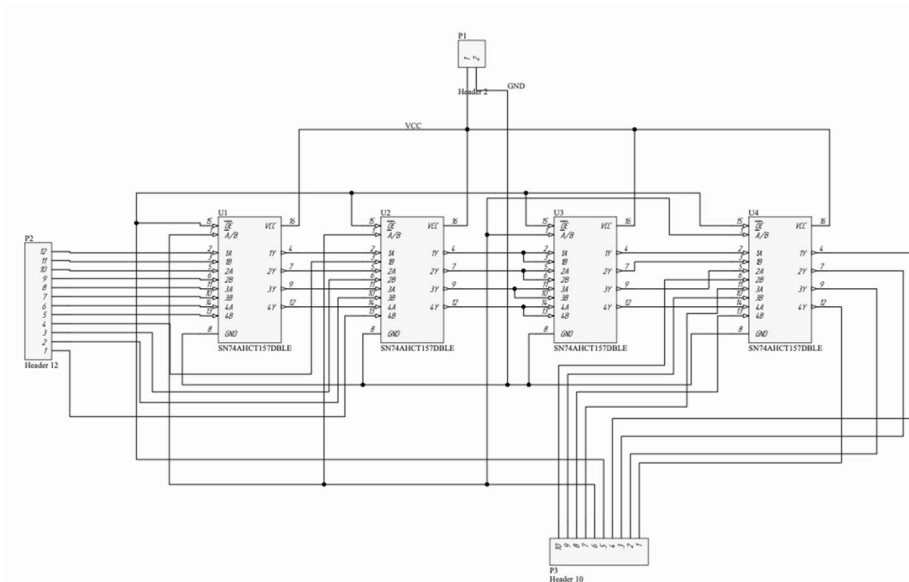


Рис. 38. Исследуемая схема

Так как данная схема имеет достаточно сложную структуру, потребовалось использование четырехслойной печатной платы, на основе которой были созданы две модели – рис. 39 и 40, которые имеют одинаковое соединение элементов между собой, но обладают серьезным различием в конструкции шин питания и заземления. Так, у платы с рис. 39 применяется заливка полигоном земляного слоя, в то время как на плате с рис. 40 – используются максимально тонкие проводники.

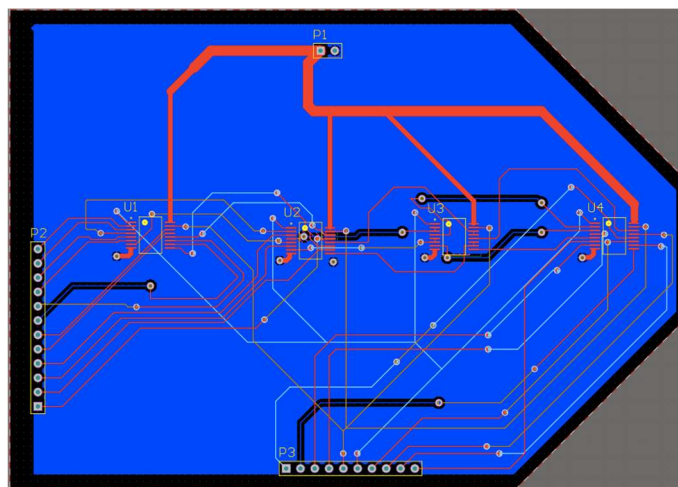


Рис. 39. Четырехслойная печатная плата с широкими линиями питания и земляным полигоном

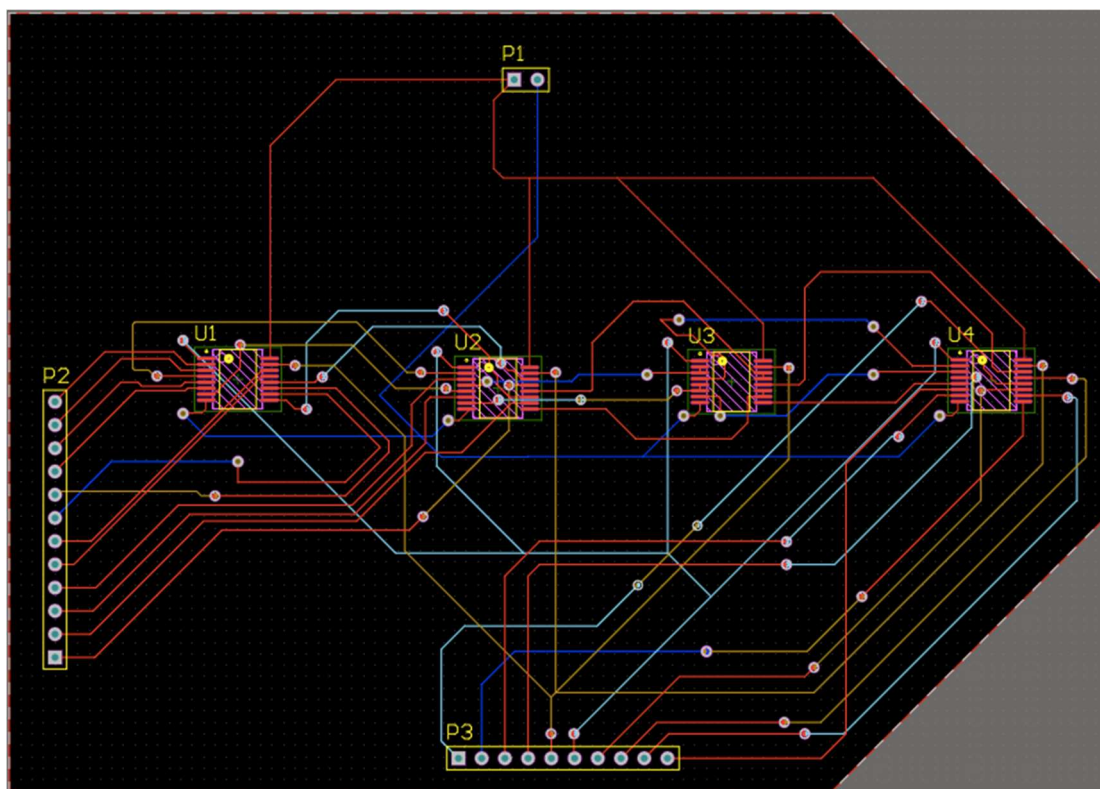


Рис. 40. Четырехслойная печатная плата с максимально тонкими проводниками

Алгоритм импорта схемы и настройка компонентов аналогична процессу, который описан в п. 2.2.1.2 для SI анализа, особо важным пунктом является **обязательное** наличие линии, которая определена как power и GND. Также можно указать тип источника и его напряжение, в данном случае для коннектора P1, для этого его необходимо определить, как I/O устройство, после чего в поле “Model” выбрать тип источника, в данном случае (рис. 41) – источника напряжения 7 В.

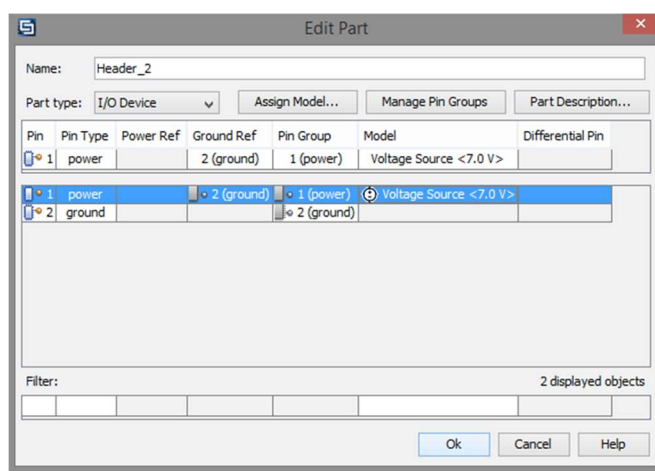


Рис. 41. Окно настройки типов источников

Для того, чтобы начать анализ целостности линии питания необходимо в верхнем поле выбрать PI Analysis, после чего в открывшемся окне выбрать исследуемые шины питания (возможно выбрать только проводники, для которых

определен тип – power), после чего указать частоту и количество точек в частотном диапазоне для моделирования (рис. 42). После этого можно запустить процесс моделирования, результатом которого будет график зависимости значений импедансов от частоты, но для более детального анализа необходимо настроить построение картины сопротивлений на проводниках.

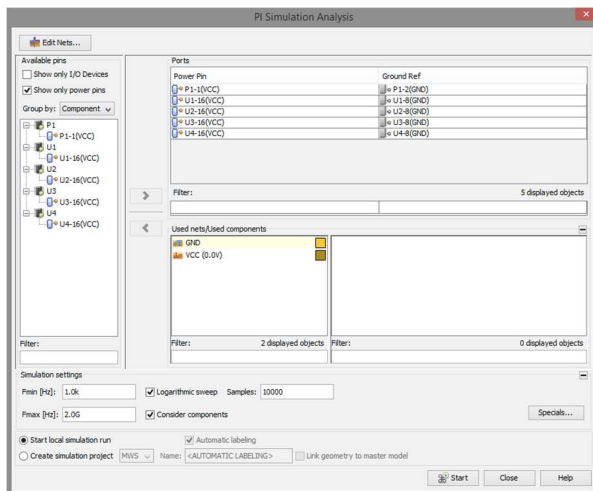


Рис. 42. Настройки моделирования PI

Для более четкого определения, в каких местах печатной платы возникают максимальные сопротивления, следует настроить отображение полей, для этого нужно перейти во вкладку Specials -> Spatial Impedance Plot, после чего сделать чекбокс “Generate plot” активным (рис. 43), также необходимо выбрать слой, на котором будут построены картины полей, еще очень важным является пункт “Only plot at impedance extrema”, при активации которого будет построено значительно меньшее количество картин полей, так как будут выбраны только максимальные и минимальные значения параметров.

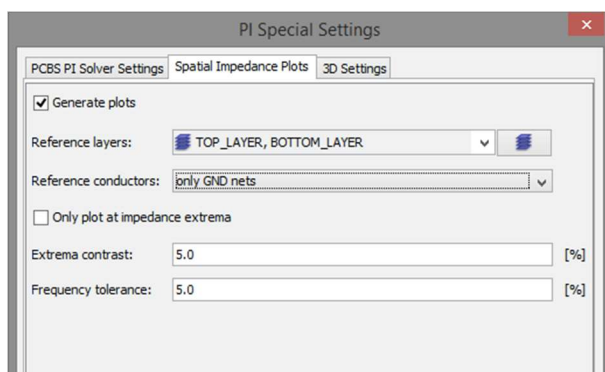


Рис. 43. Настройки отображения картины полей

Запустив моделирование, будут получены итоговые результаты, так для того, чтобы увидеть график импедансов, требуется переключиться на вкладку “Schematic” -> Blocks -> Impedances, в данном случае, для удобства, графики для печатных плат с рис. 39 и 40 отображены вместе – рис. 44.

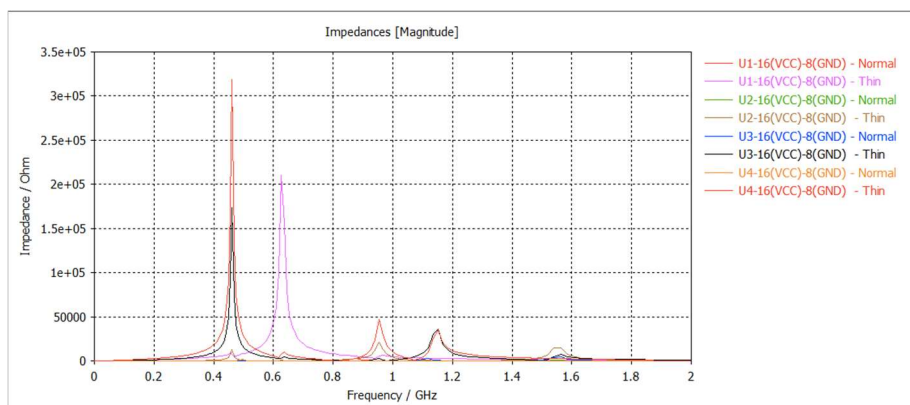


Рис. 44. Зависимость значения импеданса от частоты, графики с пометкой «Normal» - соответствуют рис. 39; «Thin» – соответствуют рис. 40

По полученным графикам отчетливо видно, что при использовании тонких проводников (Thin) значение импеданса возрастает в сотни раз, так, для цепи питания первой микросхемы U1-16(VCC)-8(GND) максимум для увеличенной ширины проводника – 3,2 кОм на частоте 874 МГц, а для тонких проводников – 210 кОм на частоте 627 МГц, разница в 66 раз! При этом, если выбрать одинаковую частоту – 874 МГц, то сопротивление печатной платы с тонкими соединителями составит 5,7 кОм. Аналогичная картина наблюдается и для остальных цепей питания.

Теперь произведем для выбранной ситуации анализ картины сопротивлений – рис. 45 и 46. Заметно, что для первого случая (рис. 45), когда проводники имели достаточно большую ширину, зона высокого сопротивления возникла в местах, где происходило постепенное заужение проводника, таким образом картину можно улучшить, если, например, этого избежать или сделать заужение более плавным.

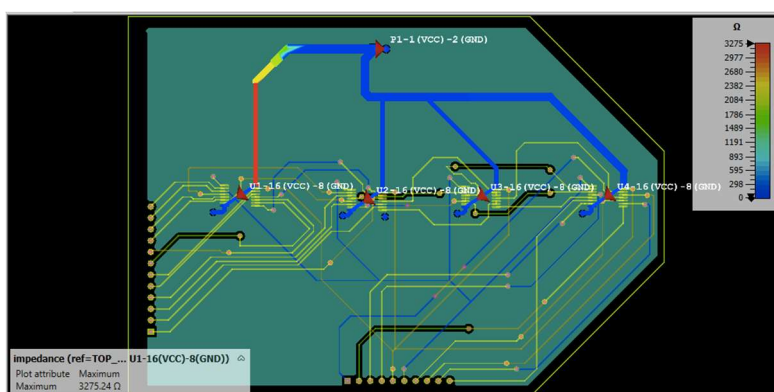


Рис. 45. Картина импедансов для линии питания U1 при широких проводниках

Для узких соединительных цепей – рис. 46 картина сопротивлений выглядит значительно хуже, так как высокий импеданс распространяется не только на саму шину VCC, но и на соседние линии питания, а также на цепи возврата –

земляные, в данной ситуации можно дать лишь один совет – кардинально пересмотреть ширину проводников.

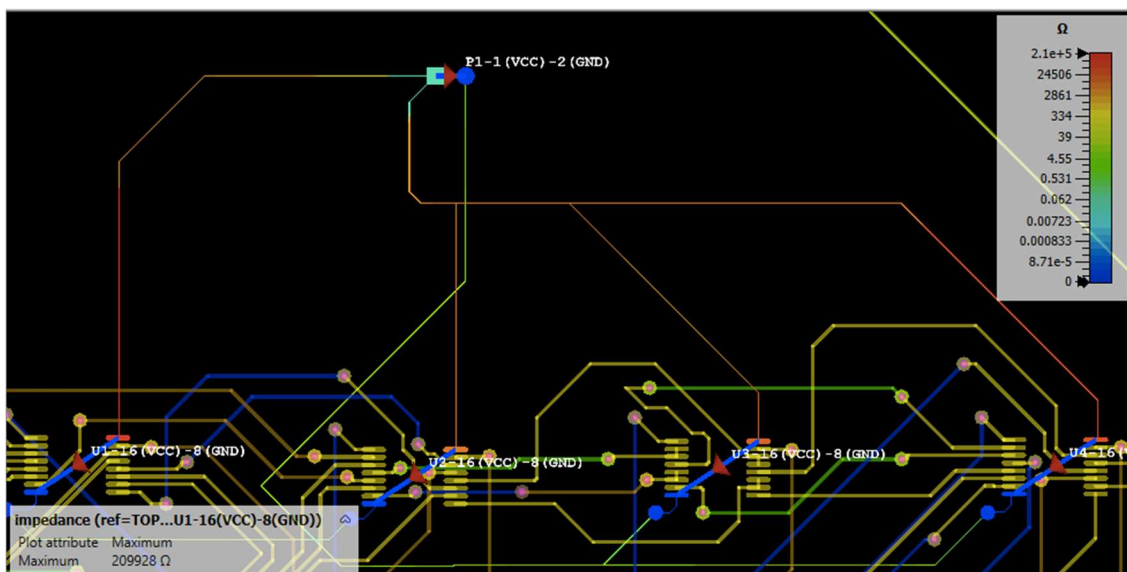


Рис. 46. Картина сопротивлений при максимально узких проводниках

Данный компонент моделирования является одним из самых важных в комплексном изучении ЭМС печатной платы, так как с ростом частот электроники резкие всплески импедансов цепей питания приводят не только к нарушению стабильности работы, но и к росту опасности выхода устройства из строя.

Моделирование падений напряжения в цепях питания (IR Drop)

Данный анализ является самым новым из всех методов моделирования, который были описаны выше. Так, целью данного исследования является проанализировать падения напряжения на линиях питания и заземления по заданному потреблению тока на интерактивных устройствах (I/O). Для того, чтобы реализовать данный вид моделирования требуется обязательное присутствие шины, которая будет определена, как “Power”, также обязательно наличие заземления (GND) и компонента, который будет указан в роли источника напряжения.

Пример такого моделирования будет проведен на достаточно простой схеме (рис. 47), на основе которой будет сформирована печатная плата – рис. 48.

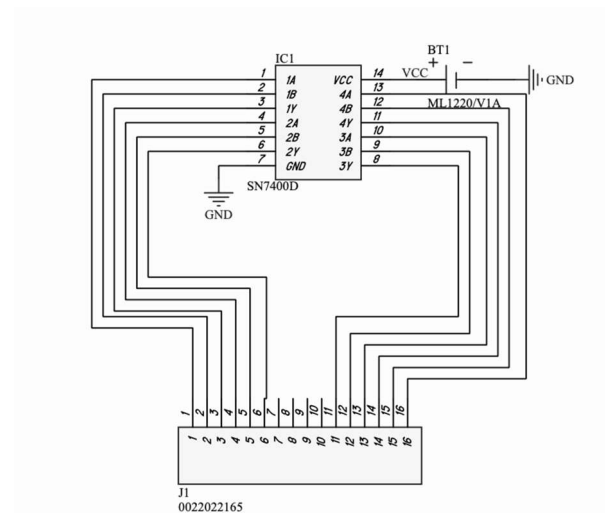


Рис. 47. Принципиальная схема для исследования IR-Drop

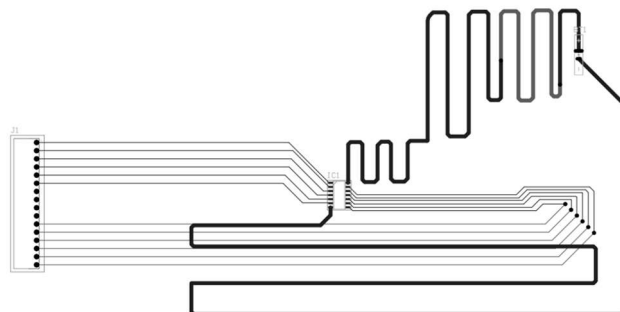


Рис. 48. Исследуемая печатная плата

Для печатной платы было определено правило – ширина проводника шины питания и линии заземления – 1,22 мм, также изгибы на шинах были созданы для моделирования дополнительных потерь на излучение. Для экспорта файлы были сохранены в формате ODB++, после чего был произведен импорт в CST PCB Studio. Алгоритм настройки слоев и линий соответствует процедуре, описанной на рисунках 9, 10. Однако в алгоритме настройки необходимо задать источник напряжения – BT1, с номиналом 5 В, для этого элемент BT1 необходимо указать, как I/O устройство, а в поле модель – Voltage Source (источник напряжения), таким образом итоговая модель будет определена, как на рис. 49.

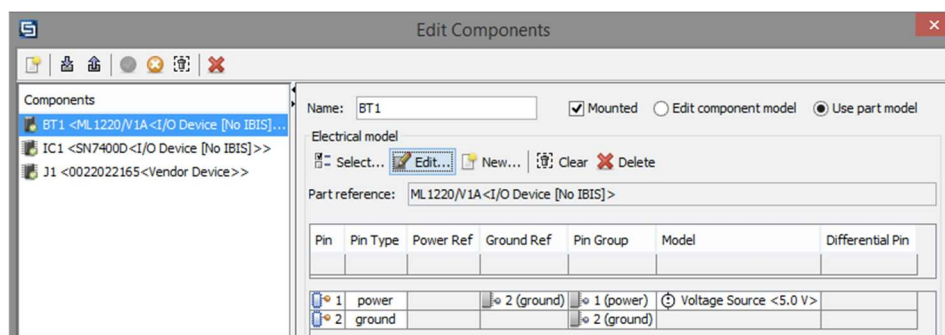


Рис. 49. Настройка источника питания для IR-Drop

Также при отсутствии IBIS модели, следует вручную указать потребление тока исследуемых компонентов, которые подключены к линии питания, как правило, максимальные значения указаны в документации элемента. В данном случае для тестового моделирования выбрано потребление в 250 мА.

В окне настроек моделирования (рис. 50) необходимо выбрать источник питания, после чего в левом окне появится список элементов, которые можно использовать в процессе моделирования, то есть только те микросхемы, которые подключены к шине питания.

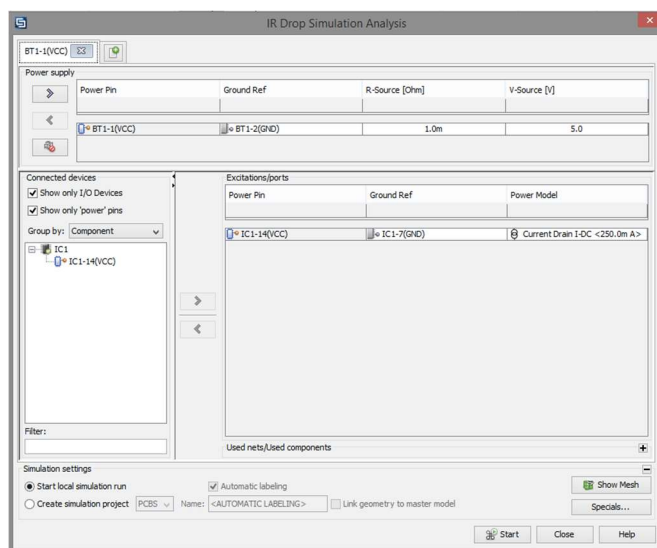


Рис. 50. Настройки IR-Drop

Далее можно начать моделирование. Первым показанным результатом будет таблица (рис. 51) падения напряжения на контактах, потребления токов, а также распределения номиналов потерь и рассеивания энергии на дорожках и слоях печатной платы.

Index	Component	Power Pin	Power Net	Ground Pin	Ground Net	Voltages[V]	Drop at Power Pin[V]	Drop at Ground Pin[V]	Currents[A]	Nominal Voltages[V]	Tolerance
0	bt1	bt1_1	VCC	bt1_2	GND	4.99975	-4.99975	0.0	0.25	0.0	1
1	ic1	ic1_14	VCC	ic1_7	GND	4.16605	-4.60575	0.439702	-0.25	0.0	1

Рис. 51. Результаты IR-Drop анализа

По полученным данным видно, что падение напряжения на земляном контакте микросхемы составили 0,44 В; ток потребления 0,25 А. Более интересными являются результаты 2D/3D.

1) Плотность токов (Current Density) – векторная физическая величина, имеющая смысл силы электрического тока, протекающего через элемент поверхности единичной площади, единица измерения данного показателя – $[1 \text{ А/м}^2]$.

Для данного параметра очень важно увидеть, где протекает меньший ток, нежели, чем на других участках цепи питания. В данной ситуации минимальные значения плотности тока (рис. 52) наблюдаются в переходных отверстиях на печатной плате (синие точки).

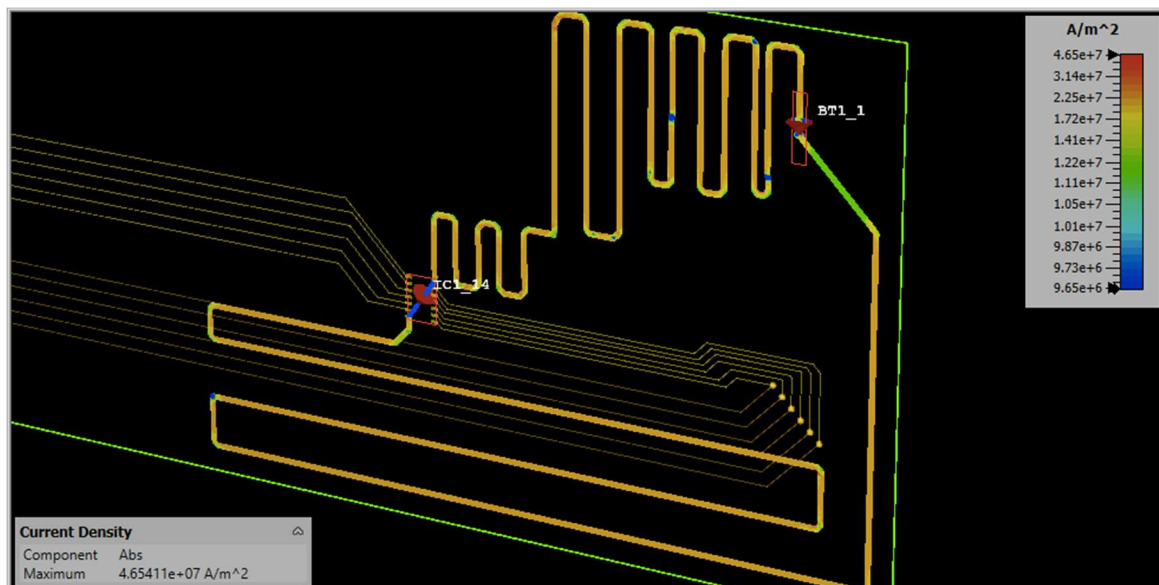


Рис. 52. Картина плотности тока на исследуемой печатной плате

2) Потери мощности (Power Loss) – рассеянная мощность, в процессе протекания тока по проводникам, на тепло, потери в диэлектрике и проводнике. Данная величина измеряется в данном случае в [Вт], а результат моделирования для данного примера приведен на рис. 53.

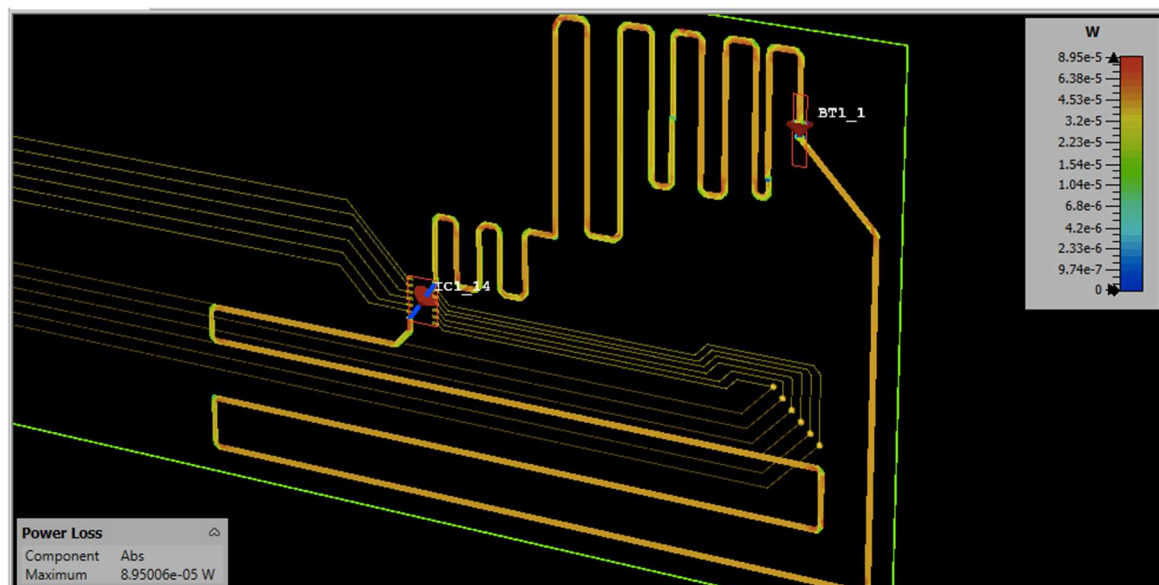


Рис. 53. Потери мощности при прохождении тока по проводникам

3) Поверхностная плотность тока (Surface Current Density) – векторная величина, равная пределу произведения плотности тока проводимости, протекающего в тонком слое у поверхности, на толщину этого слоя, когда последняя стремится к нулю. Данная величина измеряется в [А/м].

Цель измерения состоит в том, что иногда в электронных устройствах ток течет через очень тонкую пленку металла или тонкий слой металла, имеющий переменную толщину. В таких случаях исследователей и конструкторов интересуют только ширина, а не общее поперечное сечение таких очень тонких проводников. Результат моделирования приведен на рис. 54.

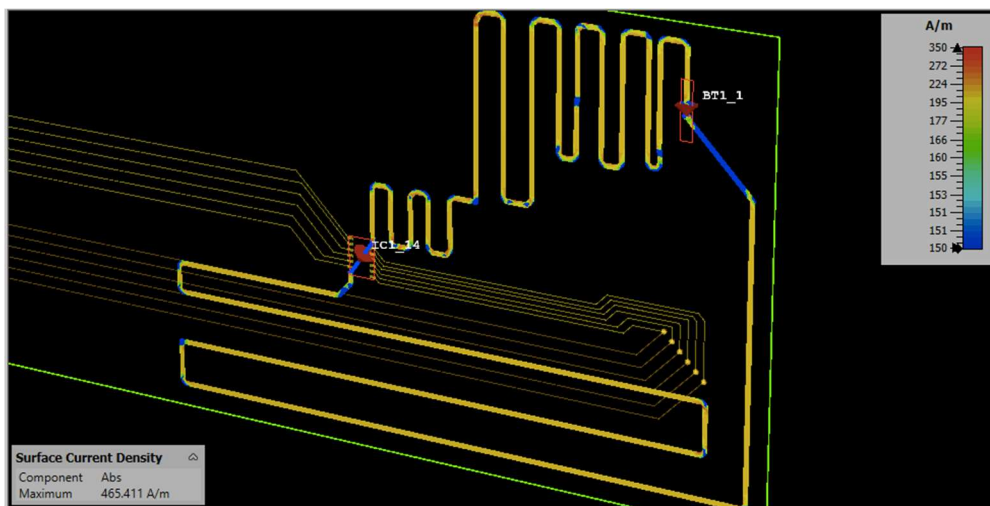


Рис. 54. Поверхностная плотность тока

4) Напряжение (Voltage) – показывает напряжение на участках цепи в [В], для данного случая приведена на рис. 55.

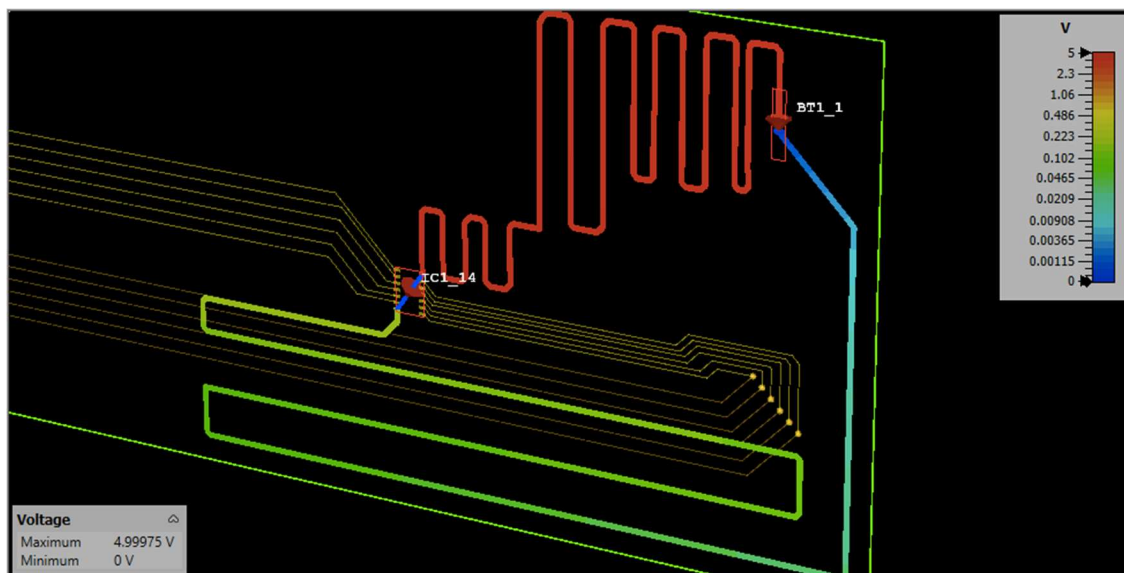


Рис. 55. Напряжение линии питания и заземления

5) Падение напряжения (Voltage Drop) – показывает, насколько упало напряжение [В] на линии питания/заземления, причем стоит учитывать, что на линии VCC падение напряжения менее 1 В, а на земле падение стремится к номиналу источника напряжения (рис. 56).

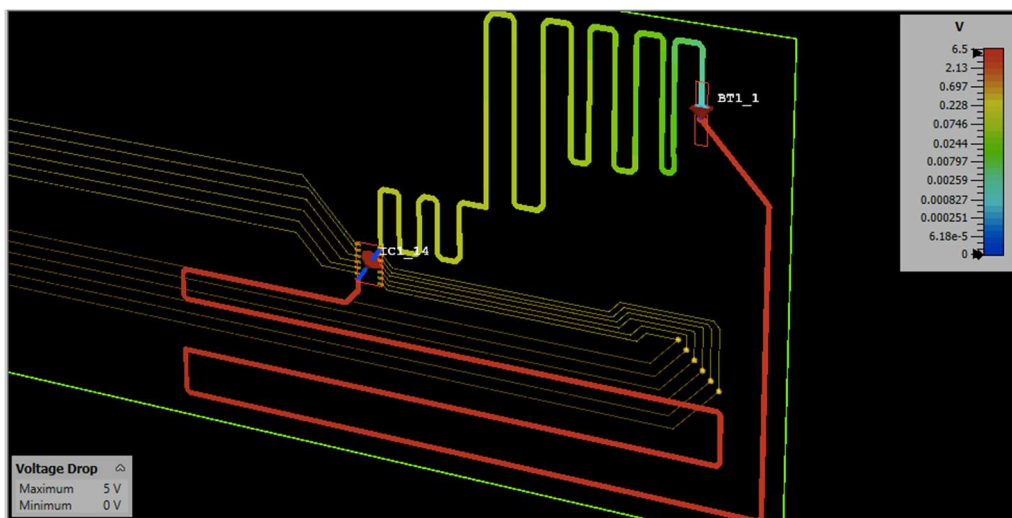


Рис. 56. Картина падения напряжений на линии питания

Данный анализ является важной частью изучения электромагнитной совместимости печатной платы, так как позволяет найти не только номинальные значения падения напряжений на печатной плате, а также и картины полей, на которых можно обнаружить зоны повышенных потерь для проводников, что может позволить упростить процесс модификации дорожек с целью уменьшения потерь.

Использование Microwaves studio для моделирования печатной платы

Завершающим этапом в исследовании ЭМС является построение картин магнитного и электрического полей, а также их измерение на удаленности от проводников. Данное моделирование является самым ресурсоемким, по сравнению с PCB Studio. Так, моделирование может выполняться двумя вычислителями F (частотный) и T (временной (TLM)), первый обладает меньшей точностью, но требует значительно меньших вычислительных мощностей, в то время как для TLM рекомендуется применение GPU (графического ускорителя) для ускорения вычислений. Режим TLM был создан специально для моделирования печатных плат и изучения картин полей на их поверхностях. Обязательно требуется выбрать единицы измерения – «мм» или «mil», иначе импорт может закончиться ошибкой.

Рассмотрим пример такого моделирования (с использованием частотного вычислителя) для печатной платы, которая построена в Altium Designer (рис. 57), при этом если у компонентов присутствуют 3D-модели, то возможно проведение

дополнительного – теплового моделирования и рассеивания тепла воздушными потоками.

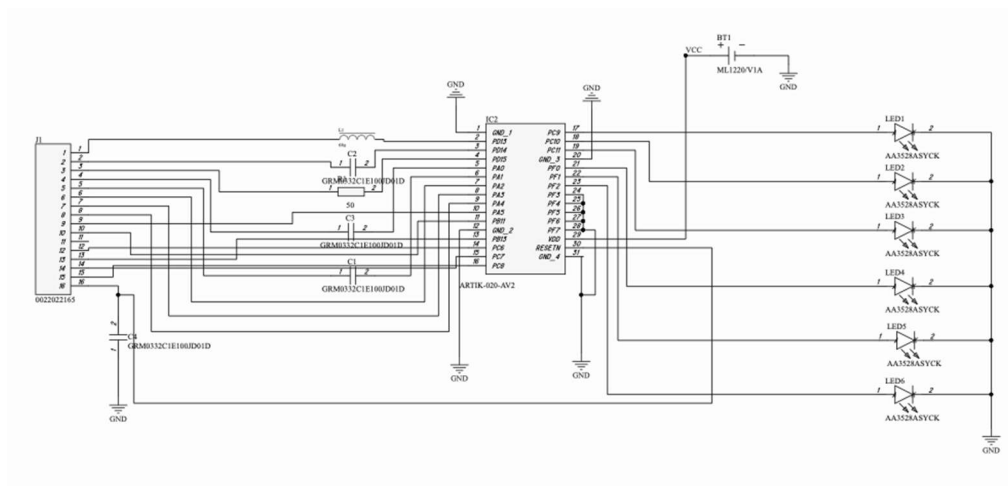


Рис. 57. Исследуемая принципиальная схема

Так, на основе данной принципиальной схемы была сформирована печатная плата, при этом у компонентов присутствуют 3D модели. Для импорта модели в CST MWS Studio необходимо сохранить модель в формате ODB++. Для начала импорта необходимо выбрать: Modeling -> Import/Export -> 2D/EDA Files -> ODB++, после чего выбрать путь до архива с файлами, которые сохранены в соответствующем формате. После выбора файла будет открыто окно настроек импорта файла (рис. 58). В данном окне необходимо настроить все основные параметры печатной платы для моделирования, так при моделировании в micro-waves studio учитываются только пассивные компоненты, а основной акцент делается на излучение, которое исходит от дорожек.

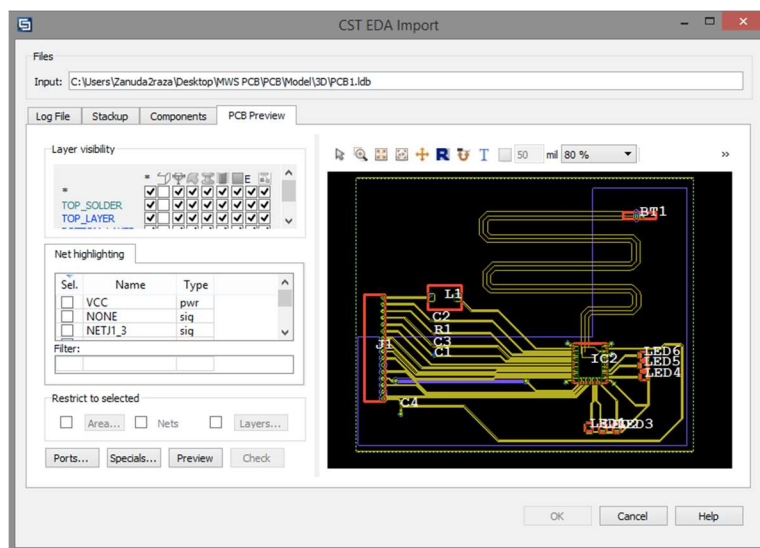


Рис. 58. Окно импорта печатной платы

Первый важный пункт настроек платы для моделирования – исследование верности импорта толщины дорожек и слоев диэлектрика печатной платы. Для этого необходимо открыть вкладку Stackup (рис. 59) и изучить значения материалов. Если при формировании использовались милы, а не мм, тогда необходимо выбрать их, как единицы измерения (Unit). Базовые параметры толщины медной фольги на PCB – 35 мкм. Также стоит учитывать, что обычно слои проводников покрывают маской (Solder), что позволяет уменьшить излучение проводников.

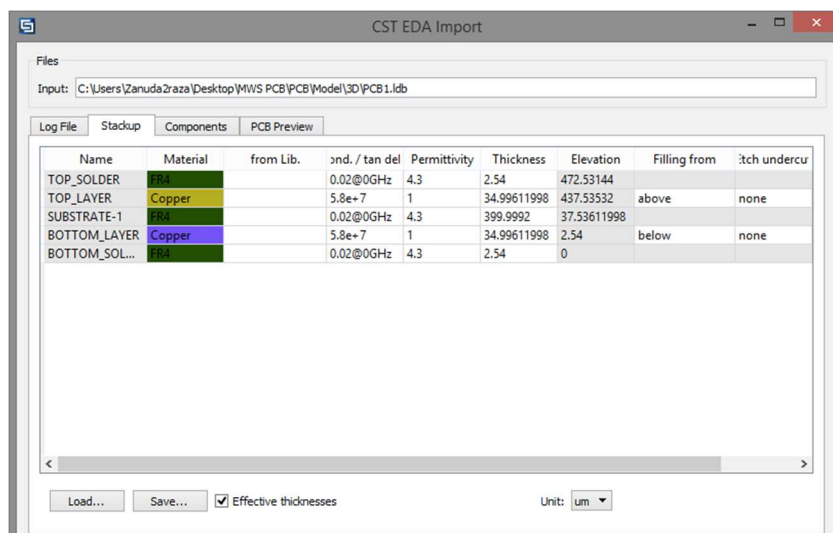


Рис. 59. Настройка характеристик слоев печатной платы

Следующей важной вкладкой является окно настроек компонентов (Components) – рис. 60. Стоит учитывать, что учитываются только пассивные компоненты – резисторы, индуктивность, конденсаторы. В случае, если при импорте номиналы элементов были присвоены неверно, тогда двойным нажатием можно произвести редактирование.

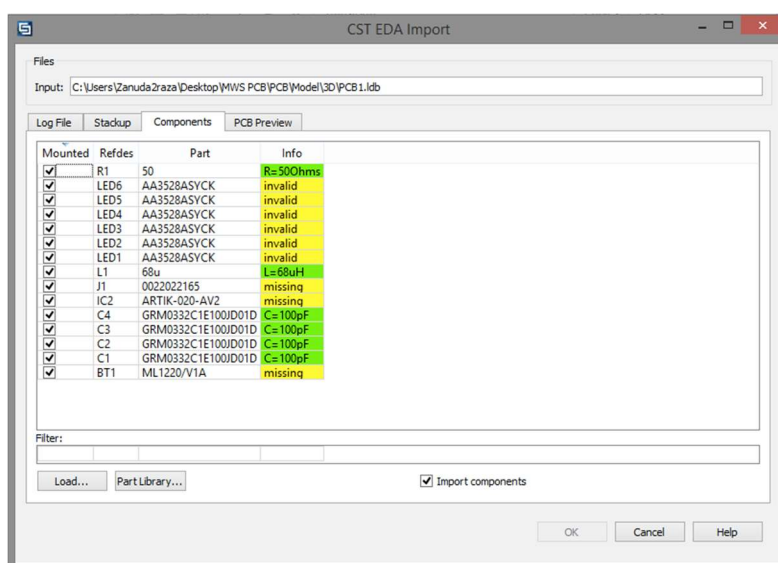


Рис. 60. Окно редактирования компонентов

Следующим пунктом определяются точки запитывания (Ports), при полном комплексном исследовании выбираются все контакты, так как очень важно отследить картины полей на всех слоях, дорожках. Так, в данном случае выбраны только ряд компонентов, а моделирование будет производиться только для шины питания и контакта BT1-1 (VCC). Пример выбранных точек запитывания приведен на рис. 61, при этом обязательно должно быть выбрано 2 контакта у элемента.

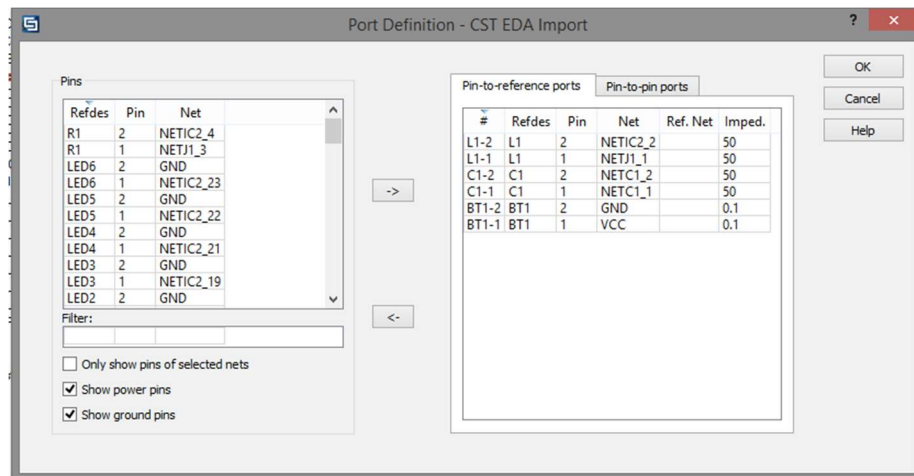


Рис. 61. Выбор точек запитывания цепи

Если у компонентов присутствуют 3D модели, тогда во вкладке Specials - > General -> Import 3D component, необходимо установить галочку (рис. 62).

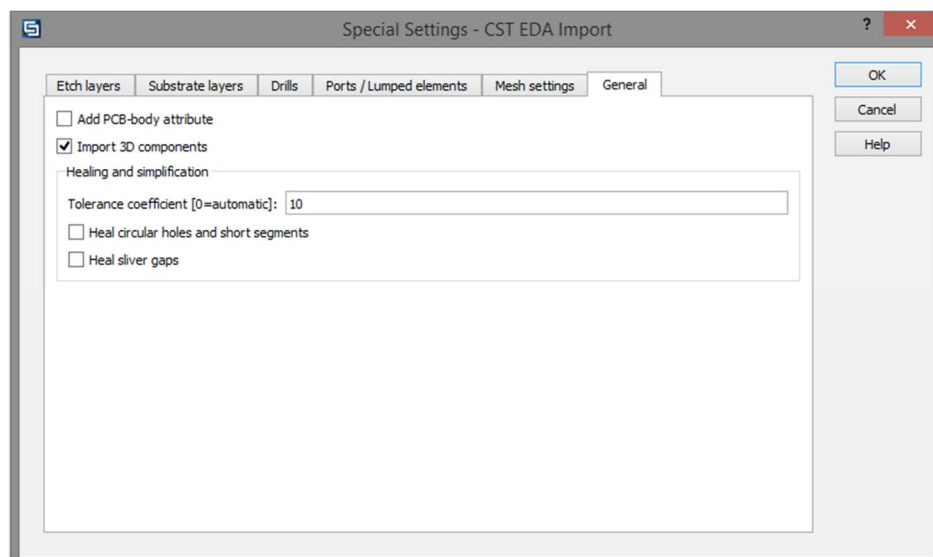


Рис. 62. Настройки импорта 3D моделей

В результате импорта будет показана модель печатной платы (рис. 63).

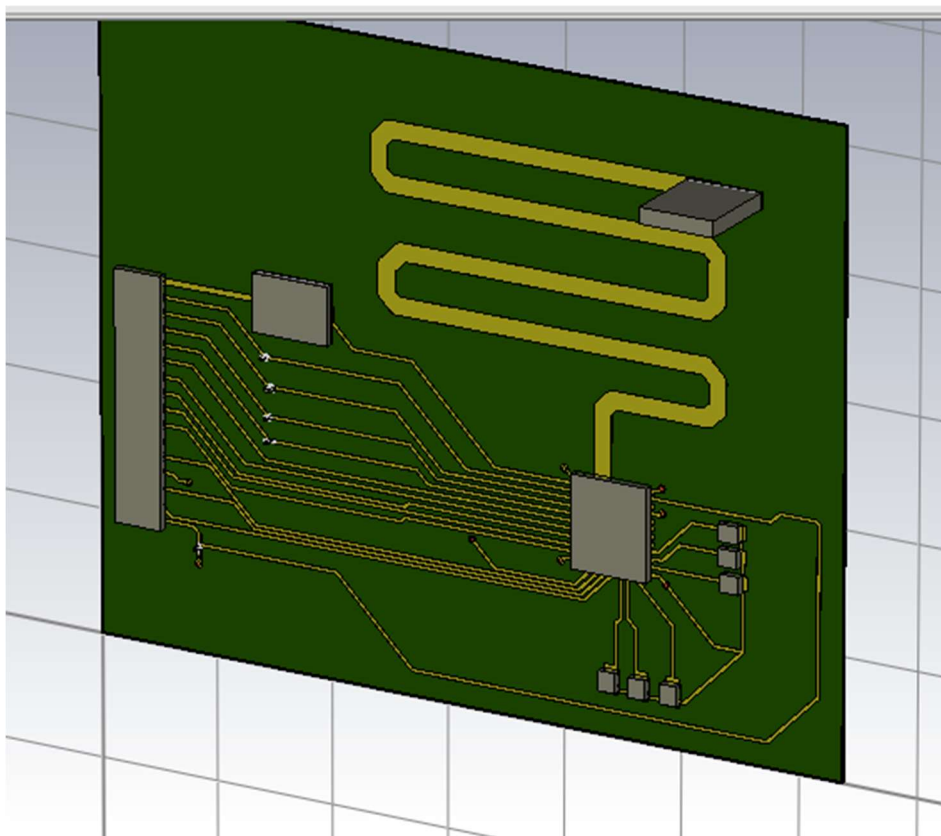


Рис. 63. Модель печатной платы

Далее необходимо приступить к настройкам моделирования, для этого следует перейти на вкладку Simulation, где нужно установить частоты моделирования (Frequency), окружающее пространство (Background) – Normal, границы (Boundaries) – как правило оставляют неизменными, если присутствуют достаточные мощности, можно выбрать открытые (open) или открытые с дополнительным местом (open add space). Далее нужно установить пробники поля (Field Probe) E, H, они устанавливаются с учетом требований к месту, где требуется измерить напряженности поля.

Теперь необходимо выбрать картины полей (Field Monitor), которые будут построены. Для исследования ЭМС можно выбирать следующие:

- 1) Электрическое поле (E-Field) – сохраняет картину электрического поля [В/м]
- 2) Магнитное поле (H-Field) – сохраняет картину магнитного поля [А/м]
- 3) Поверхностные токи (Surface currents) – сохраняет картины поверхностных токов на печатной плате [А/м]. Рекомендуется использование TLM режима!
- 4) Поток энергии (Поток мощности) (Powerflow) – сохраняет картину векторов Пойтинга $[A \cdot B/m^2]$.
- 5) Плотность токов (Current Density) – сохраняет потери в материалах $[A/m^2]$.
- 6) Плотность потерь мощности (Power Loss Density) – сохраняет потери электрических и магнитных полей $[Вт/м^3]$.

7) Плотность электрической энергии / плотность магнитной энергии (El. Mag. Energy Density) – сохраняет плотности энергии (максимальные значения) по всему объему области [J/m^3].

По результатам моделирования можно изучить параметры матрицы рассеивания (S-параметры), картины полей, напряженности поля на установленных пробниках.

Дополнительные возможности CST Studio

Дополнить исследование параметров электромагнитной совместимости печатных плат можно моделированием распределения температур, систем охлаждения печатных плат. Однако реализация данной деятельности является длительным процессом, а также требует высоких вычислительных мощностей. При моделировании систем охлаждения можно установить радиаторы, кулеры и другие устройства рассеивания температур, так в модуле СНТ – переноса тепла интегрирована система CFD, которая может моделировать воздушные потоки, их завихрения и срывы потоков после прохождения системы радиатора. Именно поэтому важно иметь 3D модели компонентов, а также и теплопакеты применяющихся компонентов. Важность данного моделирования состоит в том, что кремниевые полупроводниковые приборы имеют предельные значения температур, после чего происходит необратимый температурный пробой.

Таким образом, исследование ЭМС является трудоемким и комплексным процессом для инженера, а с ростом частот работы электроники еще и труднореализуемым в реальном (физическом) исполнении, поэтому данный процесс можно значительно упростить путем применения программного обеспечения.

3. ЛАБОРАТОРНЫЙ ПРАКТИКУМ

3.1. Лабораторная работа №1 «Исследование времени задержки сигналов после прохождения по дорожкам печатной платы»

Цель работы: исследование причин задержки сигналов, их расчет, проверка соответствия задержки сигналов современным стандартам передачи информации.

1. Краткие теоретические сведения

Задержка сигналов обусловлена тем, что при протекании по дорожкам питания скорость света понижается, так как дорожка наносится на диэлектрическую подложку, как правило, материалом выступает FR-4. Это приводит к предъявлению особых требований к синхронному приему и передаче сигналов в цифровых устройствах.

Для решения данной проблемы все параллельно идущие линии стараются выровнять по длине, так как допустимое значение разности времени прихода сигналов для параллельных дорожек составляет $\pm 2,5\%$ от периода сигнала, который можно вычислить в соответствии с формулой:

$$T = \frac{1}{f}, \quad (1)$$

где f – частота сигнала (тактовая частота).

Когда частоты работы электронных устройств составляли десятки кГц данной задержкой можно было пренебречь, так как длины дорожек обычно невелики. Для расчета времени задержки сигнала при прохождении по дорожке, которая расположена на верхнем слое печатной платы можно воспользоваться формулой:

$$\tau = \frac{l \cdot \sqrt{Er_{eff}}}{c}, \quad (2)$$

где l – длина дорожки, выраженная в [м];

c – скорость света в вакууме, можно принять $3 \cdot 10^8$ м/с;

Er_{eff} – эффективная диэлектрическая проницаемость для микрополосковых линий, вычисляется по формуле:

$$Er_{eff} \approx (0,64 \cdot \varepsilon + 0,36)$$

ε – диэлектрическая постоянная подложки, для FR-4 составляет 4 – 4,5; рекомендуется выбрать 4,3.

Если разность значений τ двух параллельных дорожек, обеспечивающих синхронную передачу информации, отличается на величину большую, чем $\pm 2,5\%$ от периода сигнала, необходимо производить модификацию печатной платы путем укорочения/удлинения отслеживаемых линий. Пример такой ситуации приведен на рис. 64.

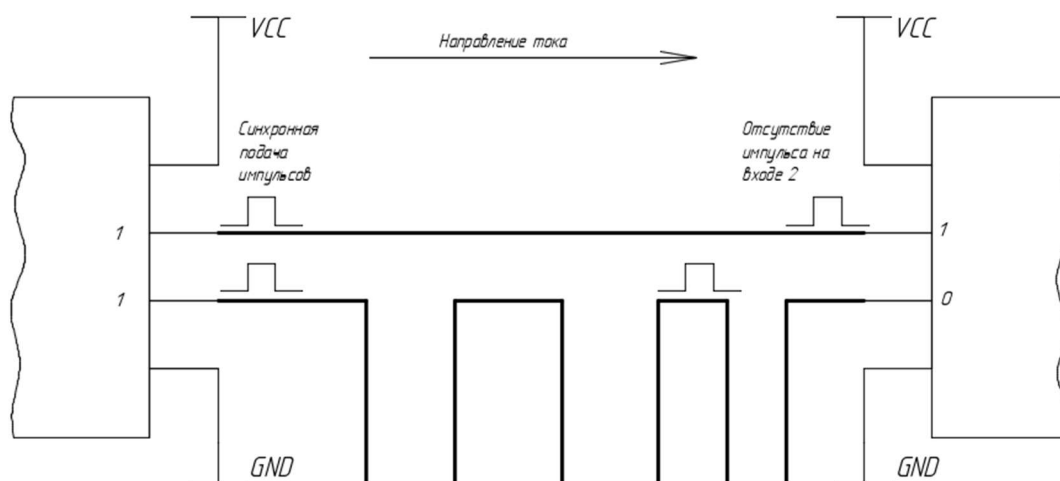


Рис. 64. Ошибка вследствие задержки сигналов

Как видно на рис. 64 импульс на первой дорожке успел дойти до целевого входа, в то время как импульс на второй дорожке все еще находится в пути, результатом чего стало то, что вместо переданных «11» на входе оказывается ошибочная комбинация «10». Особенно данные различия в длительности прохождения сигналами линий важно учитывать при проектировании дифференциальных высокоскоростных линий, так как по ним протекает одинаковая информация, но с противоположными значениями напряжений, примерами таких линий являются USB 3.1.

Также очень часто возникает ситуация, которая была описана в п. 1.1, так как все знают скорость света в [м/с], но никто не сталкивался со значением скорости света в [мил/с]. Поэтому очень важно осуществить перевод из [мил] в [мм].

2. Задание №1

В соответствии с выбранным вариантом задания и соответствующим значением в табл. 2 рассчитать задержку сигнала после прохождения по линии, с заданной длиной в [мил]. Для этого необходимо выполнить перевод длины дорожек в [мм], так $1 \text{ мм} = 39,37 \text{ мил}$, после чего в соответствии с формулой (2) найти задержку сигнала, в качестве материала подложки выбрать FR-4, $\varepsilon = 4,3$.

Вариант	L_1 , мил	L_2 , мил	L_3 , мил	L_4 , мил	L_5 , мил	L_6 , мил	L_7 , мил	L_8 , мил
1	20000	35000	75000	10000	15500	980000	960000	1000
2	1000	1500	4400	890000	900000	1000000	45000	66000
3	333	4560	789000	230000	123000	321000	567	678
4	215500	67800	98700	2300	45600	678000	78900	985
5	7890	999	888	789	10000	9000000	8500000	456
6	229045	56310	243378	349	80955	283519	84799	708922
7	70155	64179	95187	778901	946943	199116	83962	709416
8	313760	259602	2792	88280	418684	44775	68817	63428
9	94101	6744	82994	463485	59994	6180	985673	59527
10	805578	16094	732874	3309	97047	3779	878323	46360

На основе полученных данных составить таблицу со списком значений задержек сигналов, которые протекают по линии.

3. Задание №2

На основе рассчитанных данных необходимо определить, каким современным стандартам передачи информации могут соответствовать представленные линии и на основе каких из них можно осуществить параллельную передачу информации. Так как разность задержек параллельных линий не может превышать $\pm 2,5\%$ от периода сигнала, который можно найти в соответствии с (1), не все шины пригодно использовать для высокоскоростных стандартов передачи информации. Список исследуемых стандартов приведен в табл. 3.

Рассматриваемые стандарты передачи информации Таблица 3

Стандарт передачи информации	Тактовая частота, МГц
DDR1	350
DDR2	800
DDR3	1333
DDR4	3600
USB 3.1	5000
Thunderbolt 3	20000

Рассчитав предельно допустимые отклонения задержки для параллельно приходящих сигналов, проверить соответствие дорожек, которые приведены в задании 1 допустимым отклонениям для DDR1, DDR4, Thunderbolt 3.

4. Задание №3

Теперь произведем моделирование линии задержки с использованием инструмента CST PCB Studio 2D TL. Для каждого варианта в соответствующей папке хранится печатная плата, которая сохранена в формате ODB++, на печатной плате разведены 8 дорожек имеющие разную длину. Необходимо произвести моделирование времени задержки сигнала, а также определить соответствие разности времени прихода импульса одному из значений, рассчитанных в задании №2.

Для того, чтобы настроить моделирование необходимо перейти в компонент PCB Studio, где в открывшемся окне произвести импорт (Import/Export -> ODB++) сохраненного файла, после чего выполнить настройки печатной платы.

1) Определение слоев, так в данном окне необходимо убрать верхнюю и нижнюю маски печатной платы (слои TOP_SOLDER и BOTTOM_SOLDER), а также определить толщину медного проводника в 0,035 мм, в результате настройки слоев должны выглядеть, как на рис. 65.

Layer Name	Type	Number	Material	Thickness	Conductivity	Permittivity	Loss Angle...	Fill	Spacing	Signal Name	Etch Factor	Etch Type
BOTTOM_L...	Signal	2	Copper	0.035	5.8E7	-	-	Below	-	-	1.0	None
TOP_LAYER	Signal	1	Copper	0.035	5.8E7	-	-	Above	-	-	1.0	None
SUBSTRATE-1	Dielectric	-	FR4	0.32004	-	4.3	0.02	-	-	-	-	-
BOTTOM_L...	Signal	2	Copper	0.035	5.8E7	-	-	Below	-	-	1.0	None

Рис. 65. Настройки слоев печатной платы

2) Следующий пункт – определение типов дорожек, так при данном моделировании строго необходимо задать только земляной полигон, который как правило соответствует дорожке с №9, для более точного определения можно навести на него мышкой, после чего должен быть подсвечен полный нижний слой. Далее двойным нажатием определить класс – ground, итоговый вид настроек слоев приведен на рис. 66.

Name	Net Class	Differential Net	Signal Specification	Clock	Comment
NONE_1	single-ended		CMOS	☐	
NONE_2	single-ended		CMOS	☐	
NONE_3	single-ended		CMOS	☐	
NONE_4	single-ended		CMOS	☐	
NONE_5	single-ended		CMOS	☐	
NONE_6	single-ended		CMOS	☐	
NONE_7	single-ended		CMOS	☐	
NONE_8	single-ended		CMOS	☐	
NONE_9	ground			☐	

Рис. 66. Настройка дорожек

3) Все следующие настройки можно пропустить, так как на печатной плате отсутствуют компоненты.

4) Далее необходимо определить точки подключения (Terminals), которые находятся на вкладке Edit -> Terminal, для упрощения установки контактных входов рекомендуется отключить показ нижнего слоя, это делается в правой части главного экрана View Attributes -> Layers -> снять галочку около Bottom layer. Далее можно приступить к установке терминалов, это осуществляется двойным нажатием на начало/конец проводника (рис. 67). Итоговый вид печатной платы приведен на рис. 68.

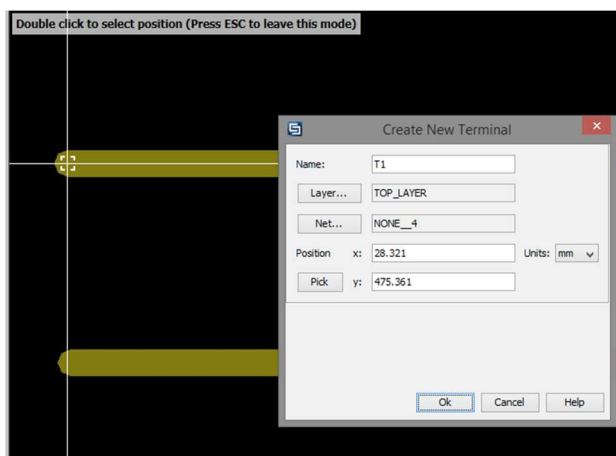


Рис. 67. Установка точек питания

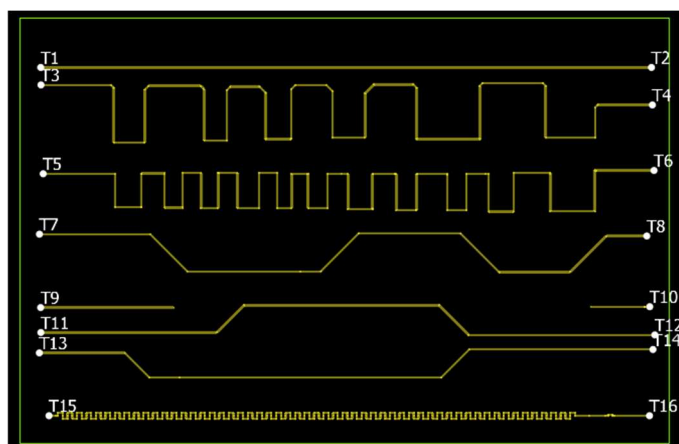


Рис. 68. Плата с установленными точками запитывания

5) Далее следует настроить моделирование 2D (TL), для этого требуется перейти в соответствующее поле и после чего выбрать в левом боковом меню во вкладке NETS линии для моделирования 1-8 (рис. 69), также особо важно выбрать настройки создания мешей (рис. 70), так как требуется режим “Search Distance”; а на вкладке Modeling необходимо определить максимальную частоту работы модели, для всех вариантов – 40 ГГц.

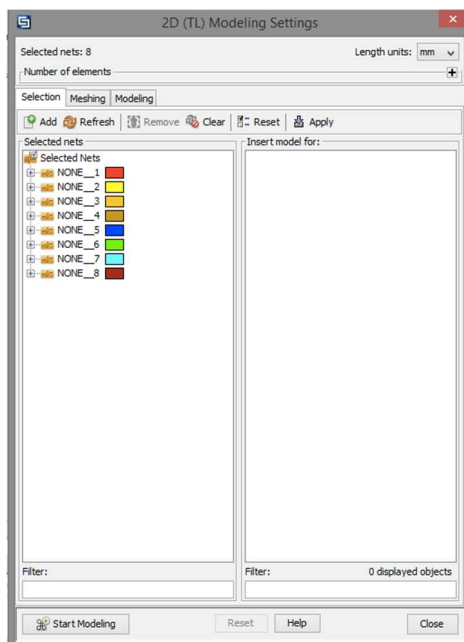


Рис. 69. Окно выбора дорожек для моделирования

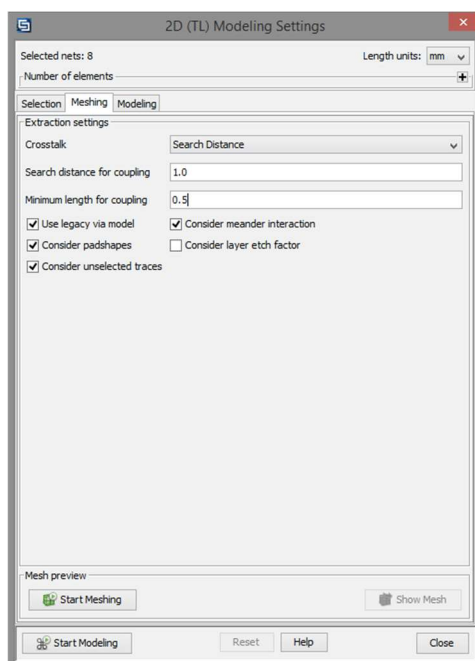


Рис. 70. Окно настройки создания мешей

6) После необходимо нажать на кнопку Start modeling, а по окончании процесса переключиться в окно редактирования схем. Изначально, с большой вероятностью, контактные точки будут перепутаны (рис. 71), поэтому нужно, нажав правой кнопкой мыши Properties -> Layout, выставить верный порядок, как они были установлены на печатной плате, после чего вид будет соответствовать рис. 72.

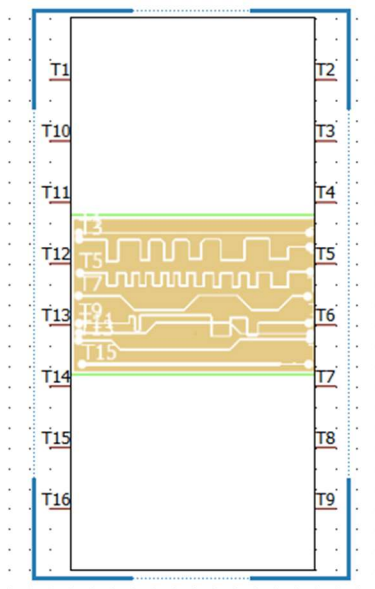


Рис. 71. Ошибочно расставленные контакты

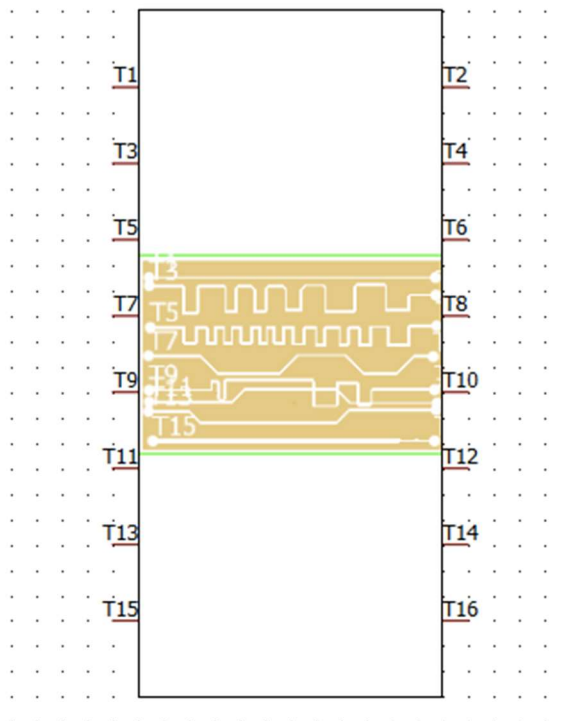


Рис. 72. Расставленные контакты входов/выходов печатной платы

Далее необходимо собрать схему, аналогично рис. 73, номинал выходного резистора определяется в соответствии с табл. 4. Для установки пробника необходимо выбрать проводник, на котором требуется установка, после чего кнопка “Probe” станет активной, важно следить за полярностью. Пассивные элементы находятся во вкладке Block Selection Tree -> Circuit Elements, земля находится в верхнем поле.

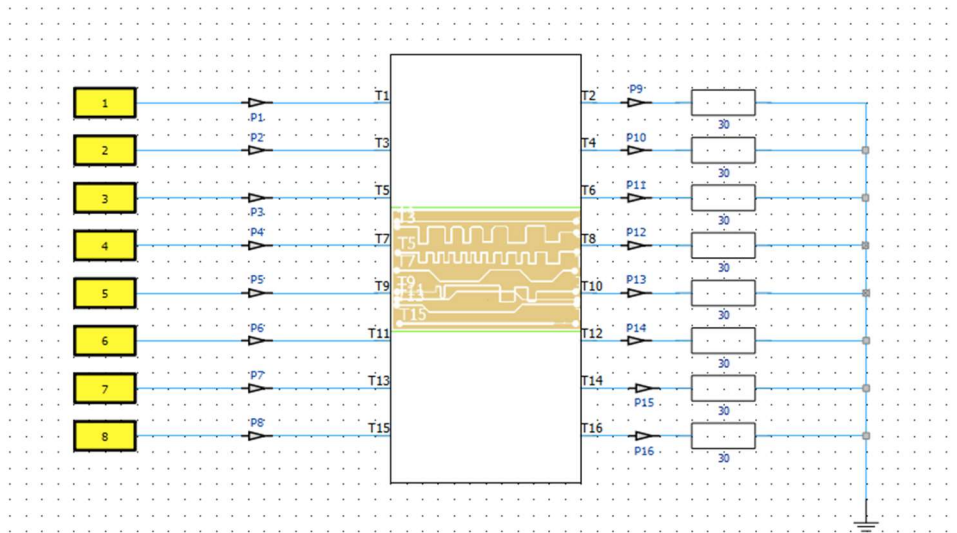


Рис. 73. Пример схемы для моделирования

7) Следующим этапом необходимо задать тип моделирования, для этого требуется нажать на вкладку Tasks -> Transient, в открывшемся окне следует лишь установить максимальное время Tmax – для всех вариантов 30 нс – рис. 74.

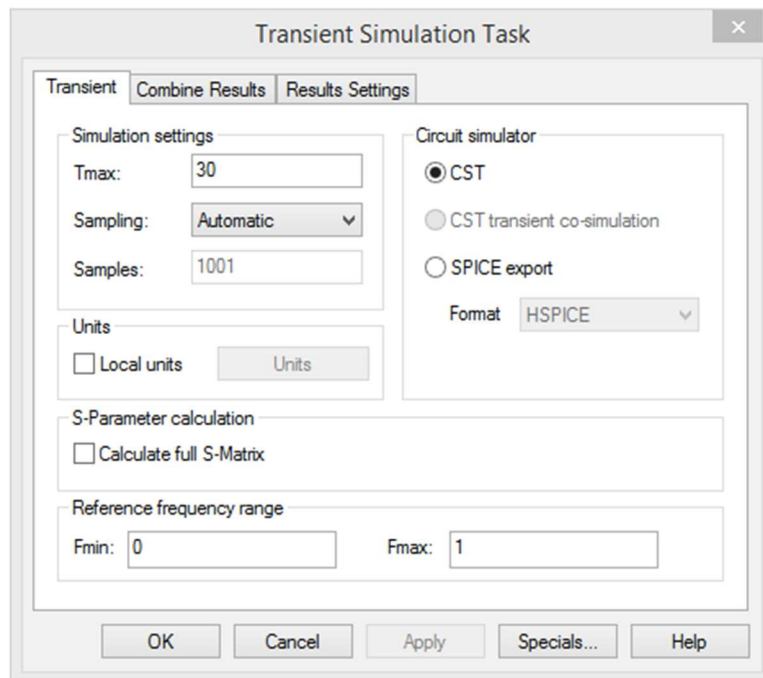


Рис. 74. Пример настройки анализа переходных процессов

8) В левом нижнем углу необходимо настроить тип сигнала, который будет подаваться на входы, тип сигналов определяется в соответствии с вариантом задания, пример настроек для прямоугольного сигнала приведен на рис. 75. Аналогично необходимо проделать для всех 8 портов.

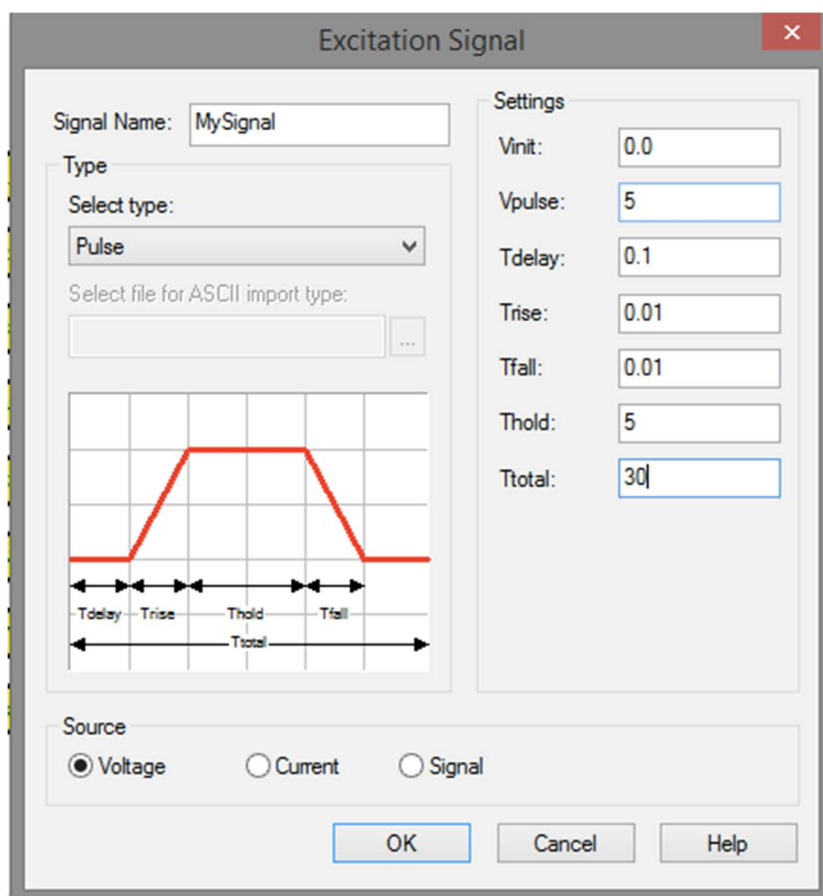


Рис. 75. Пример настройки сигнала

9) После чего можно начинать моделирование, для этого необходимо нажать на кнопку Update.

Если в процессе запуска моделирования высветилось предупреждение об ошибке, требуется: 1) проверить настройки процесса создания мешей; 2) определить наличие заземления; 3) проверить отсутствие маски на печатной плате. В случае отсутствия достаточных вычислительных мощностей можно производить поочередное моделирование дорожек печатной платы или же упростить мешевание, установив 2.01 и 2.0 в полях Search Distance for coupling и Minimum length for coupling соответственно. 4) Отключить отслеживание модальных моделей (Modeling -> Allow Modal Models). Варианты 7, 8, 9, 10 имеют минимальные усложнения и приспособлены для слабых компьютеров.

10) По результатам моделирования будут построены графики напряжений (TD Voltages), токов (TD Currents), а также спектральные характеристики сигналов. Результаты рекомендуется отсортировать по линиям протекания тока, для

этого можно в левой панели воспользоваться вкладкой Results, в которой можно создавать папки, в них можно будет перетащить графики (рис. 76).

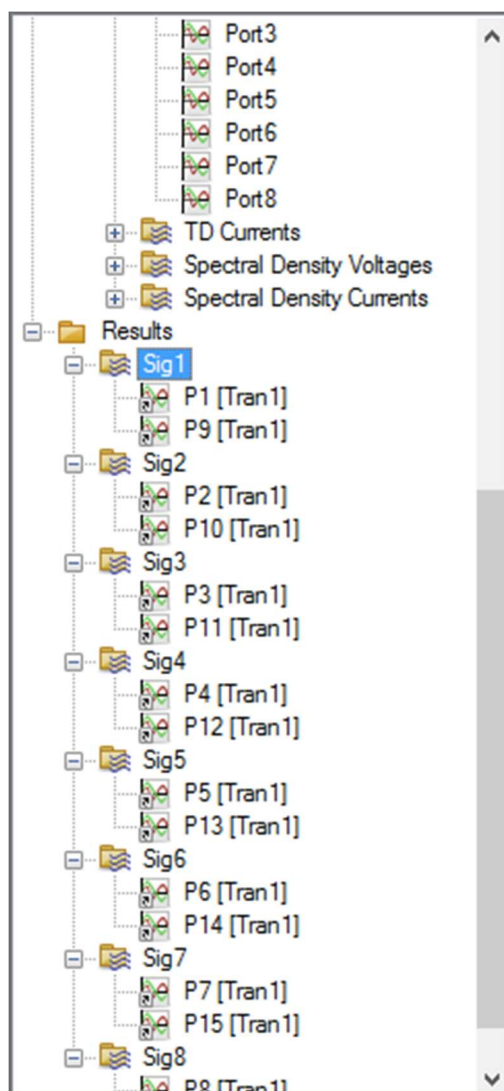


Рис. 76. Пример сортировки результатов

11) Для примера будет приведена задержка для дорожки №1 (P1-P9) и №3 (P3-P11). С использованием стандартных инструментов можно приближать, модифицировать исследуемый график. Так для дорожки №1 (рис. 77) задержка прохождения сигнала по линии составила 5,5 нс, также можно увидеть всплеск напряжения, что вызвано индуктивностями, которые наводятся на плате, а также обратными токами, которые протекают по заземлению.

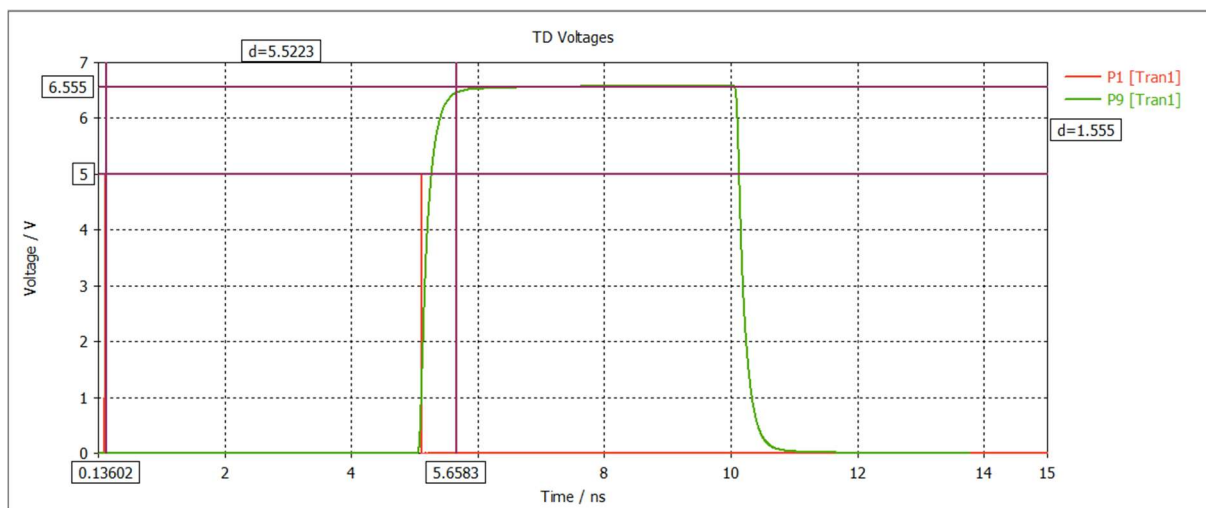


Рис. 77. Задержка сигнала после прохождения дорожки №1

После прохождения сигнала по дорожке №3 задержка составила 12,2 нс (рис. 78), что на 6,7 нс больше, чем после прохождения дорожки №1, таким образом можно сделать вывод, что данные линии передачи нельзя использовать для передачи в высокоскоростных цепях.

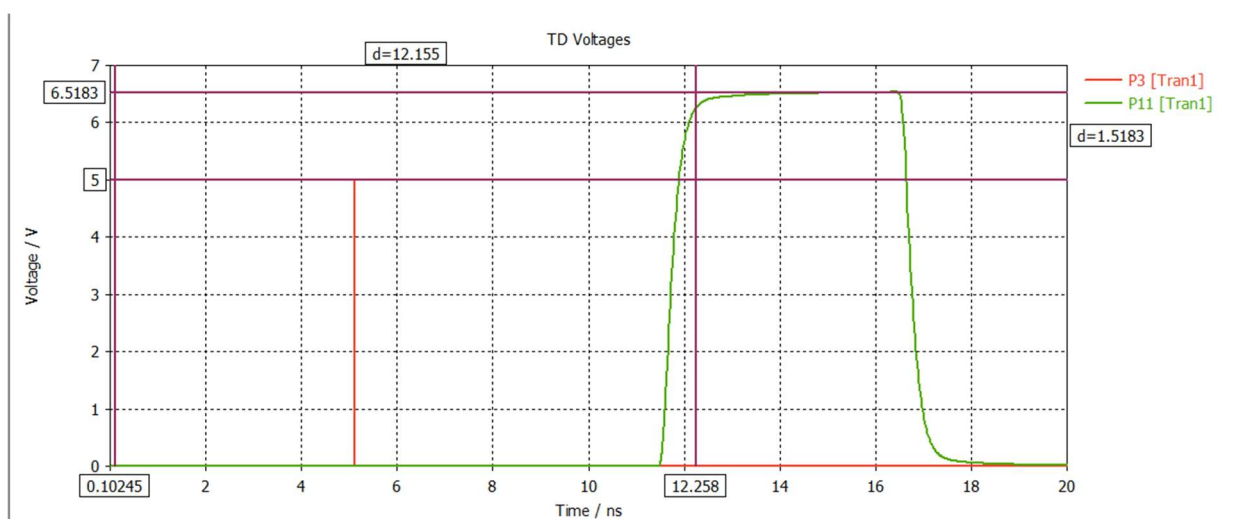


Рис. 78. Результаты прохождения сигнала по дорожке №3

Также в данной цепи присутствовали выровненные линии – 2 и 8, в результате видно (рис. 79), что взаимная задержка сигналов практически отсутствует, целевая спецификация по предельно допустимой разности – DDR3, была достигнута.

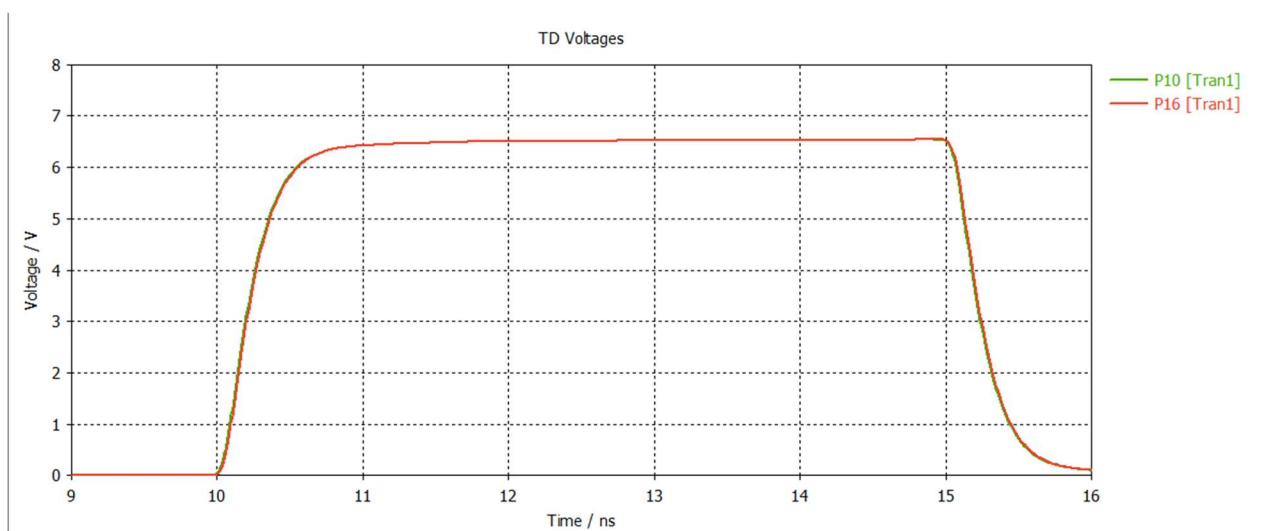


Рис. 79. Выровненные пары соединителей

По аналогичному алгоритму следует произвести анализ печатных плат, которые подготовлены для данного задания. Так, варианты для настройки сигналов приведены в табл. 4, также в таблице указан номинал резистивной нагрузки.

Варианты заданий для моделирования

Таблица 4

Вариант	Тип сигнала	Vinit	Vpulse	Tdelay	Trise/Tfall	Thold	Ttotal	R, Ом
1	Pulse	0	5	0,1	0,2	10	30	90
2	Pulse	0	2,5	0,1	0,01	1	40	50
3	Pulse	0	7	0,1	0,2	4	30	30
4	Pulse	0	10	0,1	0,5	7	30	10
5	Pulse	0	4	0,1	0,01	3	45	60
6	Pulse	0	3,5	0,1	0,3	5	30	10
7*	Pulse	0	1	0,1	0,2	3	30	100
8*	Pulse	0	7,5	0,1	0,25	7	20	50
9*	Pulse	0	8	0,1	1	10	45	50
10*	Pulse	0	1	0,1	0,01	3	50	50

*Варианты 7, 8, 9, 10 имеют минимальные усложнения (изгибы) дорожек печатной платы и предназначены для слабых компьютеров.

Отчет должен содержать расчетную часть – задания 1 и 2, результаты моделирования со значениями временной задержки сигнала после прохождения цепи. По полученным результатам должны быть сделаны выводы, а также определены линии, обладающие максимальной и минимальной задержкой, также если есть возможность определить выровненные пары проводников.

3.2. Лабораторная работа №2 «Исследование целостности сигналов на печатной плате с использованием инструмента SI-TD, SI-FD для цифровых устройств»

Цель работы: исследование влияния расположения дорожек на печатных платах, характеристик пассивных компонентов (RLC) и входных контактов элемента на характеристики цифрового сигнала.

1. Краткие теоретические сведения

Для любого цифрового устройства важна не только скорость срабатывания устройства, но и целостность сигнала, который придет на вход устройства. Очень часто микросхемы, контроллеры соединяют не на прямую, а через конденсаторы и резисторы, что позволяет ограничить ток, который протекает по схеме, отфильтровать помехи. Поэтому очень важно обеспечить сохранность картины сигналов, но для цифровых устройств, по сравнению с аналоговыми, задача упрощается, так как не требуется сберечь форму сигнала, важно обеспечить лишь высокий/низкий уровни.

Для каждого цифрового устройства уровни срабатывания указываются в сопроводительной документации (даташитах), в которых как правило указываются важные параметры и характеристики сигналов.

Процесс моделирования целостности сигналов для цифровых устройств значительно упростился, когда большинство крупных производителей приняли единый формат зашифрованной информации о I/O устройствах – IBIS файлы. Некоторые производители предоставляют разработчикам данные файлы (Texas Instruments, Analog Devices), некоторые только по заказу (Intel, AMD).

IBIS - Input/Output Buffer Information Specification – специализированный формат файла, в котором хранится информация о допусках уровней напряжений, паразитных характеристиках входных ножек компонента, таких, как индуктивность или емкость, сопротивление, к которым, в процессе моделирования, добавляются потери, которые вызывают дорожки на PCB. Процесс подготовки к выполнению SI-TD и SI-FD (целостность сигналов (Signal Integrity)) для обывателя является достаточно простым процессом, требуется разработать печатную плату, определить пассивные компоненты, найти IBIS модель цифрового устройства. Для компаний-изготовителей цифровых устройств этот процесс является намного более сложным и затруднительным, так как для создания IBIS файла требуется изготовить и измерить около 1000 SoC, при этом свести к минимуму нестабильности заземления и питания, а также не допустить раскрытия коммерческой тайны (по этой причине большое количество современной микроэлектроники не имеют SPICE моделей, а имеют только IBIS). Пример просмотра IBIS файла в IBIS Editor приведен на рис. 80.

Как видно из рис. 80 у данного компонента (SN74HCS11-Q1) имеются паразитные емкости и индуктивности входных компонентов. Сопротивление для L и C зависят от частоты, и можно найти в соответствии с формулами:

$$X_c = \frac{1}{j2\pi f}; \quad X_L = j2\pi fL, \quad (3)$$

где j – мнимая единица;

f – частота работы, Гц;

C – емкость конденсатора, Ф;

L – индуктивность, Гн.

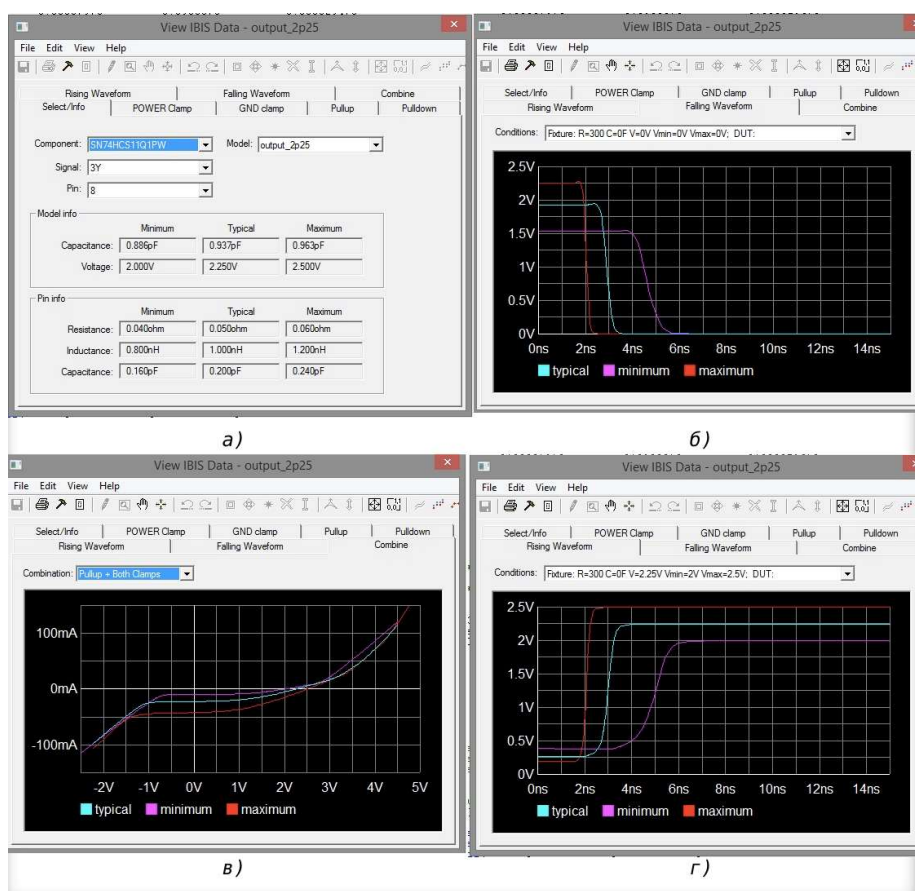


Рис. 80. Пример IBIS модели Texas Instruments 3 AND Gate
 а) – разброс параметров входа-выхода (пинов); б) – картина спада (среза) сигнала;
 в) – вольтамперная характеристика; г) – картина фронта сигнала (задержка начала импульса)

Все это приводит к появлению колебательного контура на входе микросхемы и к значительным искажениям, для устранения которых требуется время.

Так, в даташите рассматриваемого компонента на выходе при воздействии стандартного CMOS сигнала наблюдается картина, приведенная на рис. 81.

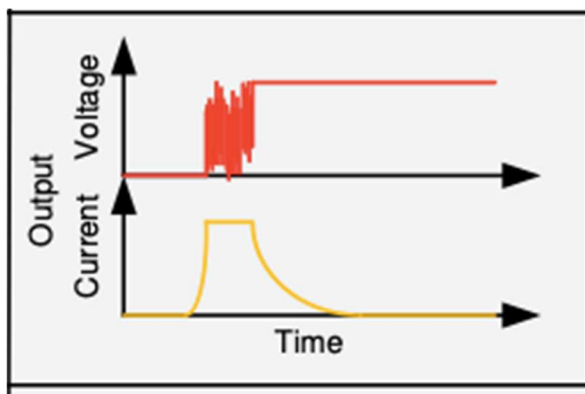


Рис. 81. Картина сигнала на выходе компонента (видно зашумление вначале действия импульса)

Помимо потерь на входах компонентов, потери возникают в материалах изготовления печатной платы, а также из-за взаимного расположения дорожек.

1.а) Появления конденсатора. Пересечение двух дорожек на разных слоях (рис. 82 (а)) приводит к появлению конденсатора с двумя обкладками, площадь которых равна площади пересечения, диэлектрическая постоянная соответствует параметрам подложки, а расстояние между пластинами – толщина диэлектрика. Борьба с данным параметром практически невозможна, так как неизбежно будут возникать пересечения дорожек на разных слоях, тогда можно предложить два пути уменьшения емкости:

а) Увеличение расстояние между «обкладками» – данный вариант не всегда возможно реализовать, так как материалы изначально имеют стандартные значения толщины, а в большинстве современных печатных плат стремятся максимально уменьшить итоговую толщину текстолита. В современных мобильных устройствах с целью уменьшения занимаемого места применяются платы фактора «книжка».

б) Также емкость возможно уменьшить, уменьшив площадь перекрытия пересечения, но этот способ категорически не рекомендуется использовать, так как сопротивление проводника:

$$R = \frac{\rho l}{S},$$

где S – площадь поперечного сечения, соответственно зависящая от ширины проводника.

1.б) Появление «длинного» конденсатора между соседними дорожками с воздушным диэлектриком (рис. 82 (б)). Чтобы избавиться от данного паразитного параметра применяют экранирование дорожек или между ними пускают земляную шину.

Для обоих описанных случаев емкость можно вычислить по формуле:

$$C = \frac{\varepsilon \varepsilon_0 S}{d}, \quad (4)$$

где C – емкость конденсатора, Ф.

ε – диэлектрическая проницаемость материала;

ε_0 – электрическая постоянная, $\varepsilon_0 = 8,854 \cdot 10^{-12}$ Ф · м⁻¹;

S – площадь обкладок, м²;

d – расстояние между обкладками, м.

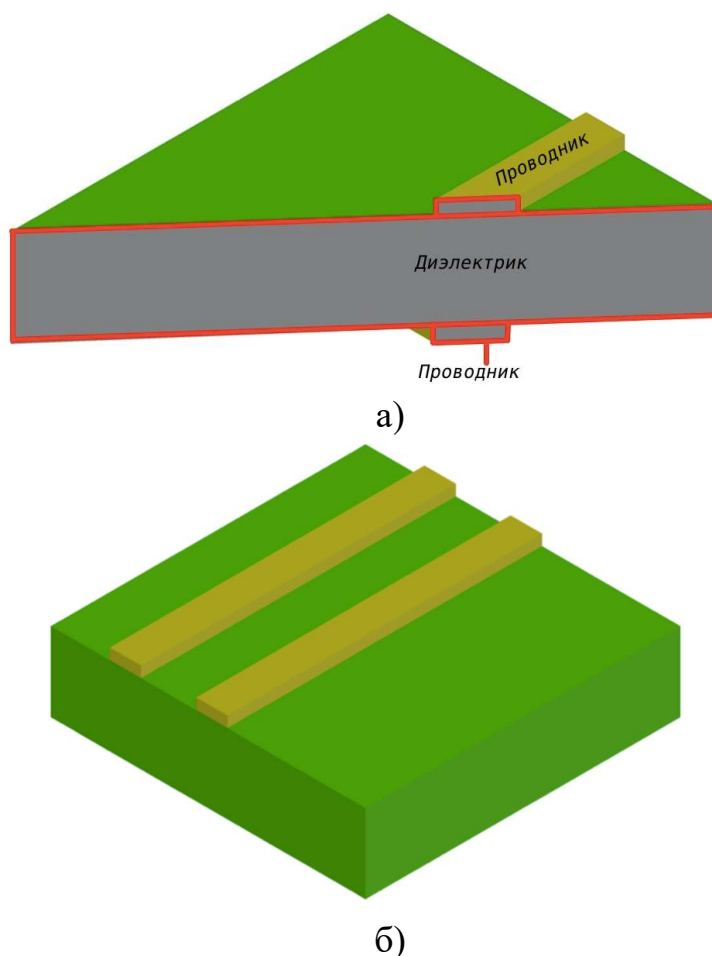
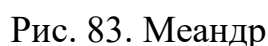


Рис. 82. Возникновение паразитных емкостей:

а) – при пересечении на двух соседних слоях;

б) – параллельные проводники

2) Очень часто на печатных платах формируют планарные катушки индуктивности, так как применение стандартных не имеет смысла ввиду их большого размера, больших номиналов индуктивностей. Самым распространенным видом такой катушки является меандр (рис. 83). Также подобная структура возникает при выравнивании длин проводников (л/р №1).


$$L = 0,0026 \cdot a^{0,0603} \cdot h^{0,4429} \cdot N^{0,954} \cdot d^{0,606} \cdot W^{-0,173}, \quad (5)$$

N – число витков меандра.

60

Варианты для расчета емкости конденсатора в пересечении
(рис. 82-а)

Таблица 5

Вариант	Фигура	Размеры, для S, мм	Материал (ε)	Толщина, мм
1	Квадрат	a=10	FR-4 ($\varepsilon = 4,3$)	0,25
2	Прямоугольник	a=15, b=5	RO4730G3 ($\varepsilon = 2,8$)	0,145
3	Прям. треугольник	a=7, b=7	RO3010 ($\varepsilon = 11,2$)	0,13
4	Круг	r=10 ($\pi=3,14$)	FR-4 ($\varepsilon = 4,3$)	0,51
5	Квадрат	a=22	CLTE ($\varepsilon = 2,8$)	0,078
6	Треугольник	a=10, h=20	FR-4 ($\varepsilon = 4,3$)	2,0
7	Прямоугольник	a=100, b=16	RO1200 ($\varepsilon = 3,05$)	0,076
8	Квадрат	a=200	RO3006 ($\varepsilon = 6,5$)	1,28
9	Круг	r=1,5 ($\pi=3,14$)	FR-4 ($\varepsilon = 4,3$)	3
10	Ромб	$d_1=10$; $d_2=20$	RO4730G3 ($\varepsilon = 2,8$)	0,72

Полученные результаты расчетов занести в отчет.

3. Задание №2

Рассчитать емкость между двух параллельных проводников (рис. 82-б), для этого необходимо воспользоваться формулой (4), в поперечном сечении образуется прямоугольная обкладка, высота для всех вариантов – 0,035 мм; диэлектрическая постоянная $\varepsilon = 1$. Данные для расчета приведены в табл. 6.

Варианты для расчета емкости между параллельными линиями Таблица 6

Вариант	Длина линии, мм	Расстояние между дорожками, мм
1	100	10
2	250	1
3	5	0,254
4	60	0,1
5	45	22
6	90	0,01
7	110	1
8	215	2

Окончание таблицы 6

Вариант	Длина линии, мм	Расстояние между дорожками, мм
9	300	1,5
10	66	0,001

Полученные результаты расчетов занести в отчет.

4. Задание №3

В соответствии с вариантом задания и формулой (5) рассчитать индуктивность меандра.

Варианты для расчета индуктивности меандра

Таблица 7

Вариант	a, мм	h, мм	d, мм	W, мм	N
1	10	2	9	0,1	2
2	5	9	2	0,3	10
3	6	8	7	0,5	5
4	9	3	4	0,9	7
5	11	4	6	1	3
6	3	7	10	1,5	6
7	8	6	5	0,01	8
8	12	5	3	0,25	9
9	1	8	8	0,35	11
10	2	10	1	2	15

Полученные результаты расчетов занести в отчет.

5. Выполнение SI-TD и SI-FD моделирования

Для каждого варианта подготовлены файлы печатных плат в форматах ODB++, для импорта в CST PCB Studio. Нечетным вариантам соответствует печатная плата с использованным логическим элементом 3И (SN74HCS11-Q1), четным – мультиплексор (SN74AHCT157). Варианты изначальных настроек приведены в табл. 7. После таблицы указан перечень исследований, которые необходимо выполнить.

5.1. Инструкция по настройке моделирования для нечетных вариантов

Процесс импорта аналогичен процессу, который был описан в лабораторной работе №1. При импорте печатной платы можно не удалять верхние слои – маску. Процесс настройки имени дорожек полностью аналогичен рис. 6б, так как шина питания указана изначально, можно воспользоваться инструментом Auto-Trapping. В окне настройки компонентов (Check components) необходимо

установить значения в соответствии с вариантом задания. Так, элемент GRM0332C1E100JD01D – керамический конденсатор и ему необходимо задать емкость (Edit->Part type->Capacitor), L1 будет автоматически определен, как индуктивность, которой необходимо присвоить значение в соответствии с вариантом задания, все резисторы имеют одинаковую модель, поэтому сопротивление можно задать одному, у остальных оно автоматически будет определено. Пример настроенных пассивных компонентов приведен на рис. 84.

Особое внимание стоит уделить присваиванию IBIS модели микросхеме. В папке, которая соответствует каждому варианту приведен IBIS файл, который содержит модель, точная модель указана в таблице с вариантами. Так, для того, чтобы определить модель микросхемы необходимо: Edit->I/O Device->Assign Model->SN74HCS11QD1 (для нечетных вариантов). После этого компонент будет выглядеть, как на рис. 85.

BT1, J1-J3 не требуют присвоения модели, так как BT1 – источник питания +5 В, J1-J3 коннекторы для ввода – вывода сигналов на плату и съема с платы.

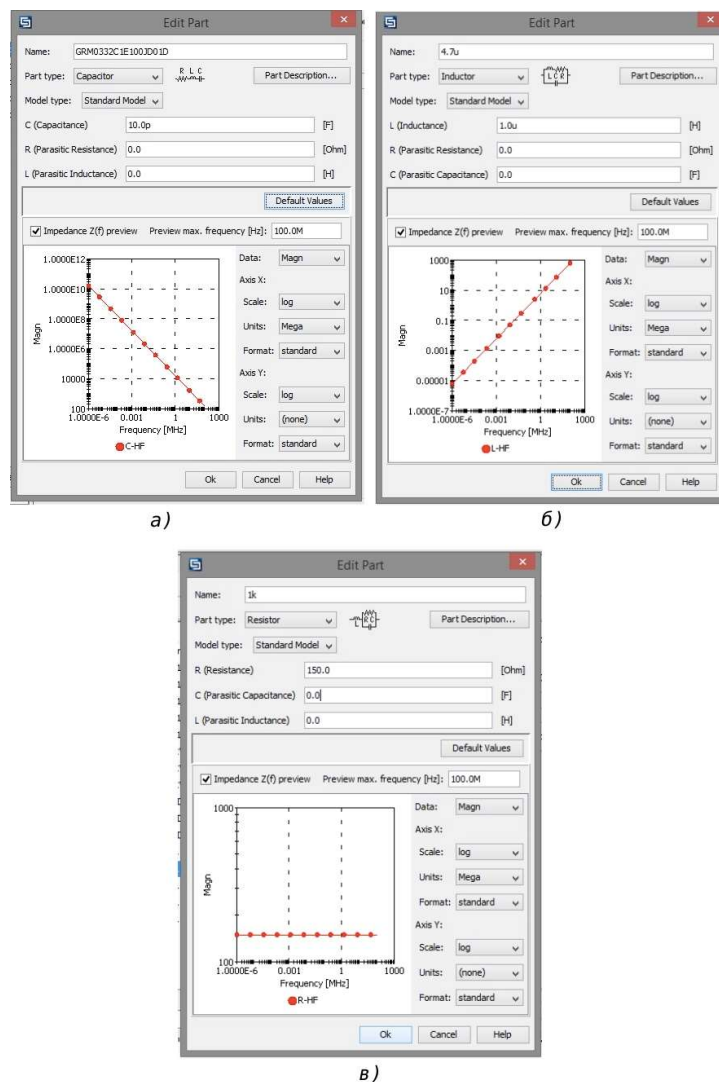


Рис. 84. Пассивные компоненты
а) – конденсатор; б) – индуктивность; в) – резистор

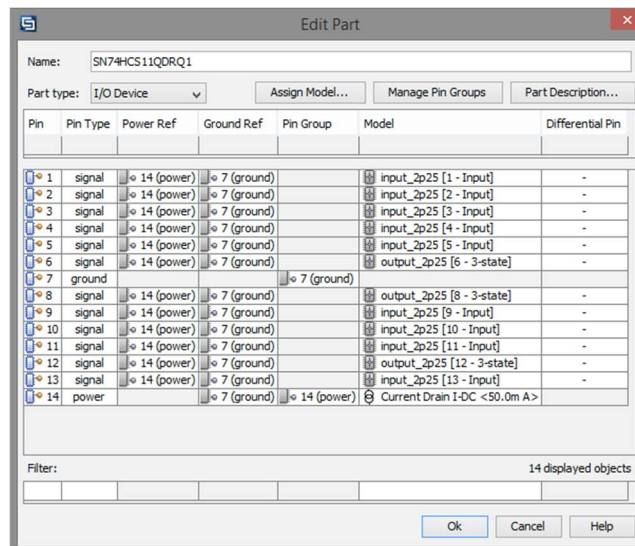


Рис. 85. Подключенная IBIS модель

Первым рекомендуется выполнять **SI-FD** моделирование, так как оно используется лишь для определения S-параметров линий. Для **нечетных вариантов** необходимо выбрать следующие выходы микросхем для моделирования IC1-6(NETC2_1), IC1-8(NETIC1_8), IC1-12(NETC1_1), IC3-6(NETC5_1), итоговое окно настроек моделирования для SI-FD показано на рис. 86.

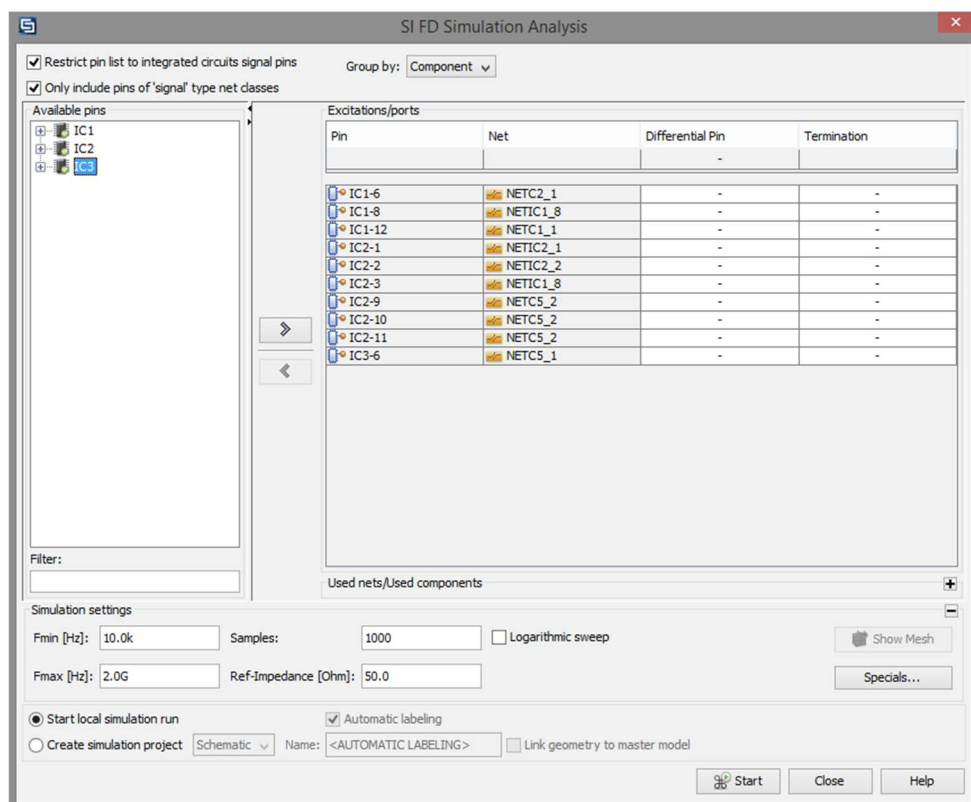


Рис. 86. Настройки моделирования SI-FD

Результатом проведенного моделирования будут S-параметры, по которым можно определить обратные потери и прохождения сигнала из одного порта в другой (рис. 87).

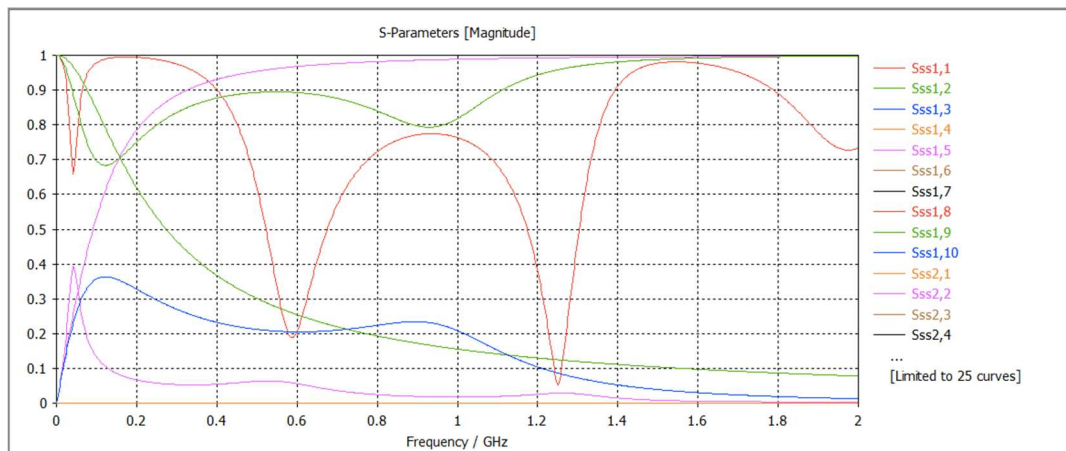


Рис. 87. Пример результатов моделирования

Данный тип моделирования используется только в СВЧ платах, но в качестве примера его также можно рассмотреть и для простых плат.

Теперь рассмотрим **SI-TD** моделирование. Для моделирования необходимо выбрать те же контакты, что и для SI-FD анализа. Первое с чего стоит начать – определить тип возбуждения в цепи, будет указан в таблице с вариантами. В настройках рекомендуется перейти во вкладку **Specials->Result** и выбрать **Fd** напряжения и токи (voltages и currents). Также рекомендуется настроить глазковую диаграмму. Пример настроек моделирования SI-TD приведен на рис. 88.

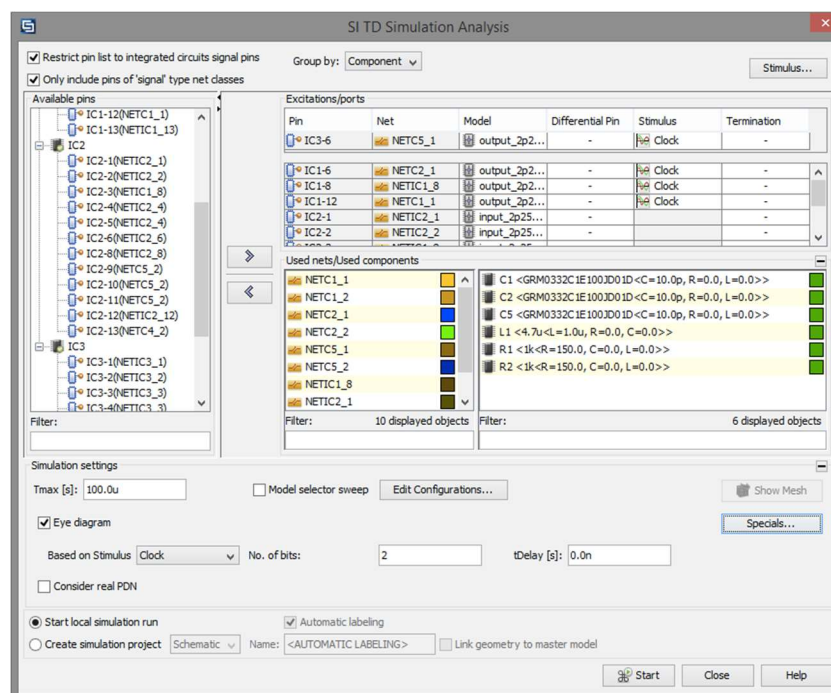


Рис. 88. Настройки моделирования SI-TD

Результаты моделирования для удобства анализа рекомендуется распределить по папкам, с группировкой, так как данные группы соответствуют одной цепи на плате:

1. Port 1, PIC1-8(NETIC1_8), PIC2-3(NETIC1_8)
2. Port 3, PIC1-6(NETC2_1), PIC2-2 (NETIC2_2)
3. Port 5, PIC1-12(NETC1_1), PIC2-1(NETIC2_1)
4. Port 7, PIC2-9(NETC5_2), PIC2-10(NETC5_2), PIC2-11(NETC5_2), PIC3-6(NETC5_1)

На рис. 89 приведены картины напряжений на входах целевой микросхемы по картинам напряжений отчетливо видны искажения, которые вносят пассивные элементы.

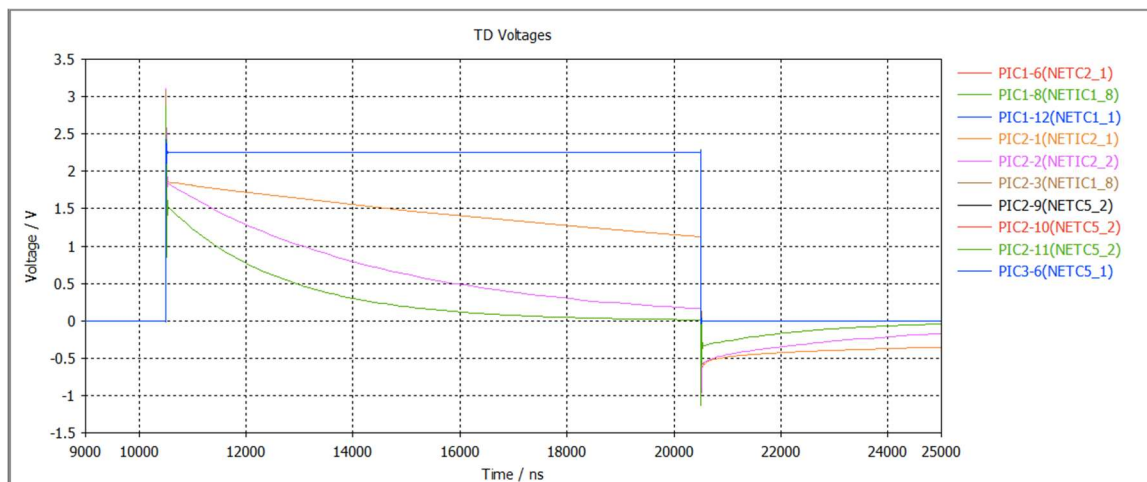


Рис. 89. Результаты моделирования в режиме SI-TD

Важно! Для данной микросхемы конструктивной особенностью является высокая индуктивность и задержка сигнала, что приводит к появлению «всплеска на входе» (рис. 90). Данная ситуация допустима для такого класса устройств, так как главным образом смотрится только высокий и низкий уровни (индуктивность ножки 1 нГн, емкость 0,2 пФ, сопротивление 0,05 Ом).

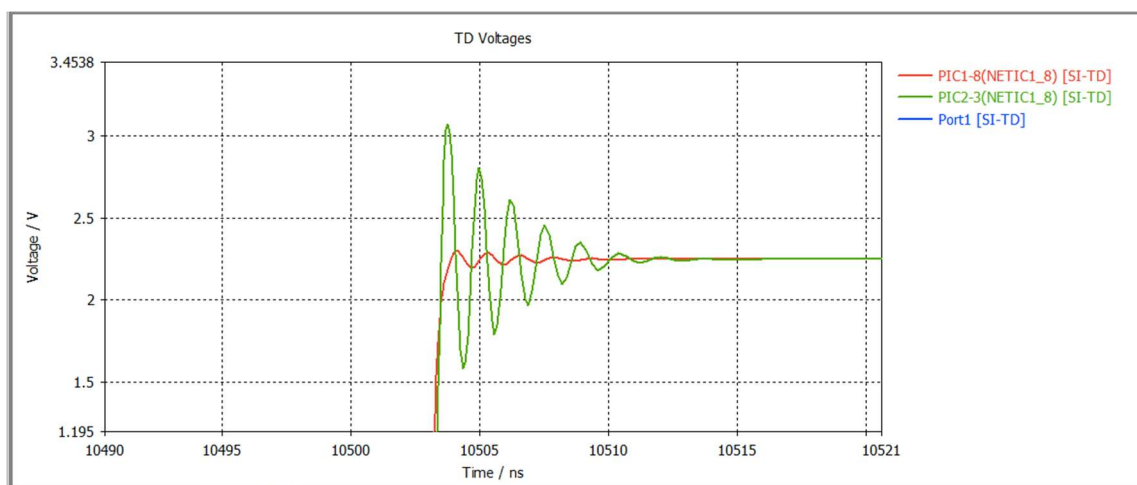


Рис. 90. Особенность работы микросхемы

5.2. Инструкция по настройке моделирования для четных вариантов

Процесс подготовки и настройки моделирования для четных и нечетных вариантов отличается лишь типом активного компонента, для четных вариантов таким компонентом является мультиплексор, который обладает высокими качественными характеристиками. Печатные платы, которые подготовлены для четных вариантов имеют определенную шину питания (можно использовать Auto trapping), слои печатной платы можно не модифицировать. ВТ1, аналогично нечетным вариантам не изменять, J1-J3 – аналогично. GRM0332C1E100JD01D – керамический конденсатор, который настраивается в соответствии с таблицей вариантов (табл. 8), L1 и L2 – катушки индуктивности, номиналы которых указаны в соответствующем столбце табл. 8; ERA-2AEB123X – СМД резистор, настройка компонентов приведена на рис. 84.

Для подключения IBIS модели к U1 и U2 необходимо выбрать Edit->I/O Device->Assign Model->АНСТ157_DB (для всех четных вариантов).

Для моделирования необходимо выбрать следующие типы дорожек (вторая и третья добавятся автоматически!):

1. U1-4 (NETR1_1) -> U2-2 (NETL1_2)
-> U2-3 (NETL1_2);
2. U1-7 (NETR2_1) -> U2-5 (NETR2_2)
-> U2-6 (NETR2_2);
3. U1-9 (NETU1_9) -> U2-10 (NETU1_9)
-> U2-11 (NETU1_9);
4. U1-12 (NETL2_1) -> U2-13 (NETC2_2)
-> U2-14 (NETC2_2).

Итоговая настройка SI-FD должна выглядеть аналогично рис. 91.

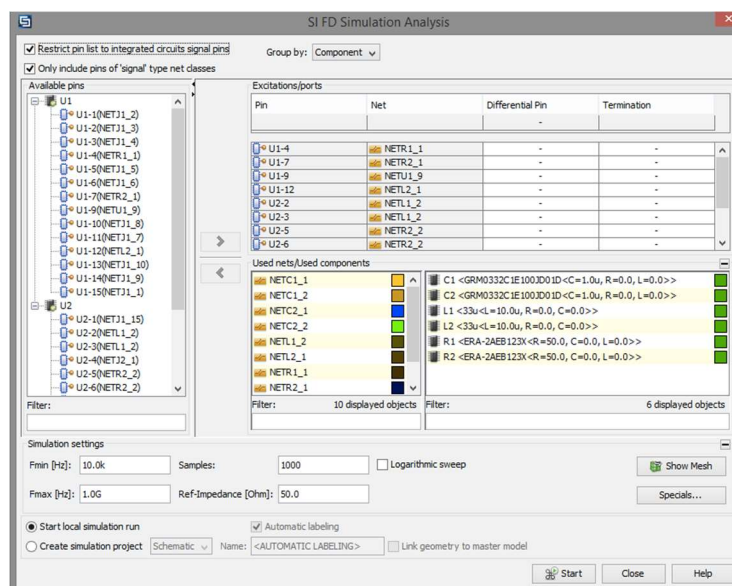


Рис. 91. Настройка SI-FD анализа для четных вариантов

По результатам моделирования будут получены S-параметры рассматриваемой печатной платы.

Для моделирования **SI-TD** необходимо выбрать те же точки подключения, что и в списке выше. Для выходов (слева в списке) необходимо выбрать тип возбуждения (Stimulus) в соответствии с вариантом. Во вкладке Specials -> Results выбрать FD токи и напряжения. Пример вида окна данного типа моделирования приведен на рис. 92.

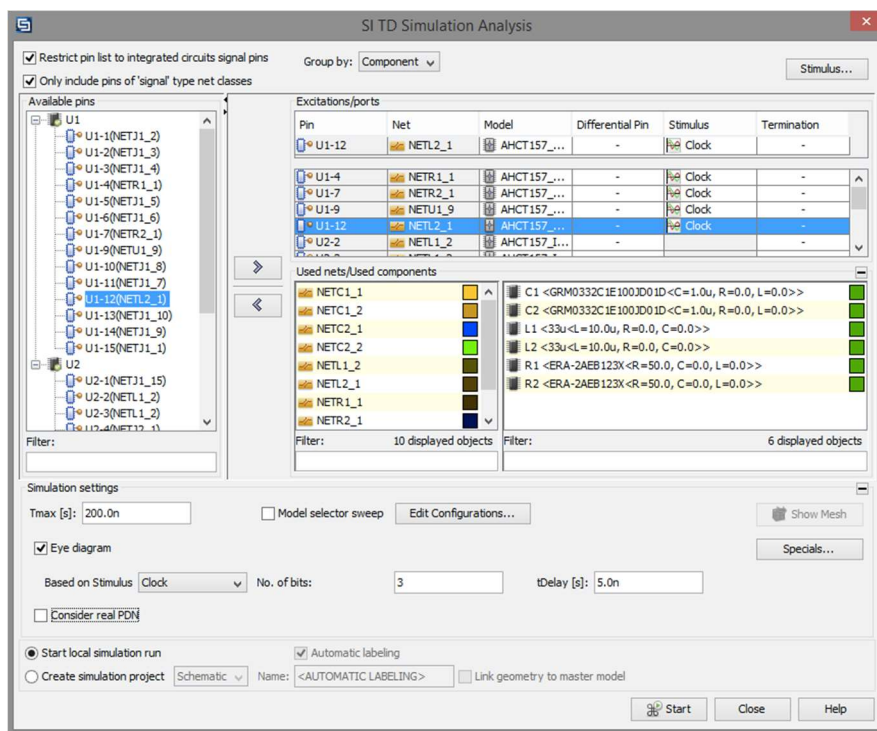


Рис. 92. Настройки моделирования SI-TD

Результаты рекомендуется отсортировать по группам, которые соответствуют выбранным линиям (рис. 93).

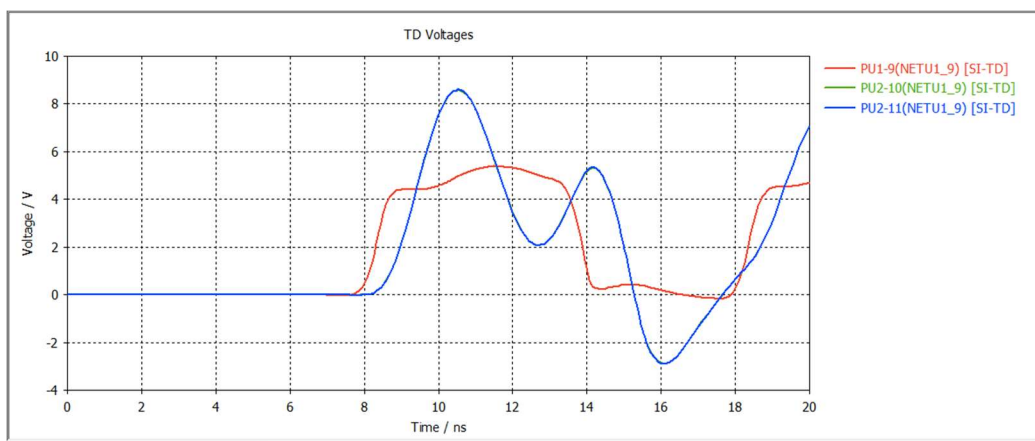


Рис. 93. Потери сигнала от перехода на второй слой печатной платы

По картинам сигналов можно предположить, какие модификации печатной платы можно совершить для улучшения картины целостности сигналов на выходе.

5.3. Задания для моделирования

Для всех вариантов требуется провести SI-FD и SI-TD моделирование, компоненты настраиваются в соответствии с табл. 8. Также в настройках SI-TD необходимо включить глазковую диаграмму, для этого время моделирования рекомендуется для вариантов с типом сигнала Clock – 10 периодов, для DDR сигналов вычисляется в виде длительности периода (Period) умноженное на число импульсов (вся битовая последовательность), число бит 3, задержка должна соответствовать половине длительности импульса.

Варианты заданий

Таблица 8

Вариант	Модель	R, Ом	L, Гн	C, Ф	Тип сигнала	Значения периода	Битовая последовательность
1	SN74HCS11QD1	500	10 p	100 n	DDR_Read	Period: 30n // Pulse: 15n	zzz01100100110 (Tmax = 300 n)
2	АНСТ157_DB	150	400 p	90 p	DDR_Write	Period: 10n // Pulse: 5n	011001100110zz (Tmax = 140 n)
3	SN74HCS11QD1	25	1 u	75 n	Clock	Period: 60n // Pulse: 30n	-----
4	АНСТ157_DB	900	200 n	70 n	Clock	Period: 30n // Pulse: 15n	-----
5	SN74HCS11QD1	750	12 n	1 u	DDR_Write	Period: 100n // Pulse: 50n	01100100110z (Tmax = 700n)
6	АНСТ157_DB	2000	75 u	10 u	DDR_Read	Period: 50n // Pulse: 25n	zzzzzz011001110001 (Tmax = 900 n)
7	SN74HCS11QD1	75	10 p	10 p	Clock	Period: 10n // Pulse: 5n	-----
8	АНСТ157_DB	660	1 n	12 n	DDR_Write	Period: 5n // Pulse: 2,5n	011001011001zz (Tmax = 40 n)
9	SN74HCS11QD1	250	10 n	1 n	DDR_Read	Period: 25n // Pulse: 17,5n	z0110011001 (Tmax = 150 n)
10	АНСТ157_DB	75	33 u	1 u	Clock	Period: 100n // Pulse: 50n	-----

По результатам моделирования сделать выводы о влиянии паразитных характеристик элемента, пассивных компонентов на картину сигнала (сравнивая сигнал на выходе порта, микросхемы, итогового сигнала на входе следующей схемы).

Отчет должен содержать расчетную часть, результаты моделирования, глазковые диаграммы.

3.3. Лабораторная работа №3 «Исследование целостности линий питания на печатной плате (PI)»

Цель работы: исследование цепей питания цифровых устройств, определение сопротивления линии питания (Power Delivery Network (PDN)), изучение способов понижения сопротивления шин питания.

1. Краткие теоретические сведения

Для работы любого цифрового, аналогового активного устройства требуется стабильное питание. При этом рост частот работы современной электроники приводит к необходимости поддержания низкого сопротивления шины питания на всем протяжении динамического диапазона. Еще из школьного курса физики известно, что сопротивление проводника круглого сечения обратно пропорционально его площади поперечного сечения. Однако дорожка на печатной плате представляет собой линию с прямоугольным сечением, на сопротивление которой оказывает влияние материал подложки, на которую нанесен проводник. Очень удобная инструкция по расчету сопротивления таких типов проводников приводятся в стандарте IEC 61188-1-2-2013. В данном случае рассмотрим ситуацию для верхнего слоя печатной платы (рис. 94 -а) и в промежуточном (внутреннем) слое печатной платы (рис. 94 -б), так как данные варианты компоновки являются самыми популярными для расположения шины питания/заземления.

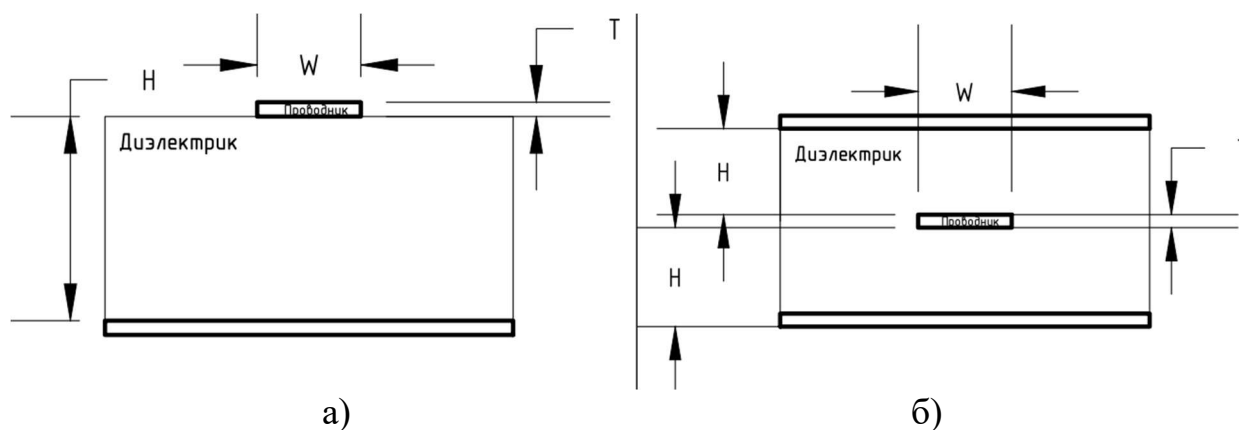


Рис. 94. Микрополосковые линии передачи:
а) – верхний слой; б) – внутренний слой

Так, для данных видов линий передачи важными параметрами являются волновое сопротивление (Ом) и удельная емкость на единицу длины (пФ/мм). Для ситуации, которая изображена на рис. 94 -а) формулы нахождения данных параметров соответственно:

Волновое сопротивление:

$$Z_0 = 87 \left(\ln \frac{5,98H}{0,8W+T} \right) \left(\frac{1}{\sqrt{\varepsilon_r + 1,41}} \right). \quad (6)$$

Удельная емкость:

$$C_0 = \frac{0,67(\varepsilon_r + 1,41)}{\ln \frac{5,98H}{0,8W+T}}, \quad (7)$$

где W – ширина проводника, мм;

H – толщина диэлектрического слоя, мм;

T – толщина проводника, мм (как правило 35 мкм, для LoPro меди до 10 мкм);

ε_r – диэлектрическая проницаемость материала.

Для удобства анализа, ниже приведен график-зависимость волнового сопротивления от ширины проводника (рис. 95), теоретически идеальное значение для линии питания стремится к 0 Ом.

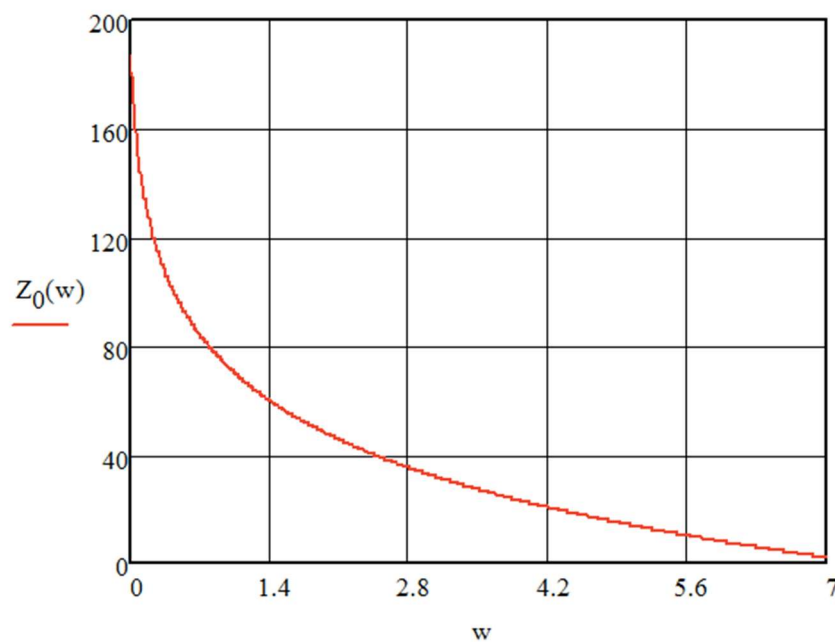


Рис. 95. Зависимость сопротивления от ширины проводника
($H=1$ мм; $T=35$ мкм; $\varepsilon_r = 4,3$)

На основании полученного графика наглядно видно, что с ростом ширины проводника, а соответственно увеличением поперечного сечения происходит уменьшение сопротивления линии.

Для ситуации, когда проводник находится во внутреннем слое печатной платы (рис. 94-б) волновое сопротивление:

$$Z_0 = 60 \ln \left(\frac{1,9(2H+T)}{0,8W+T} \right) \left(\frac{1}{\sqrt{\varepsilon_r}} \right). \quad (8)$$

Удельная емкость:

$$C_0 = \frac{1,41\varepsilon_r}{\ln \frac{3,81H}{0,8W+T}}, \quad (9)$$

где W – ширина проводника, мм;

H – толщина диэлектрического слоя, мм;

T – толщина проводника, мм;

ε_r – диэлектрическая проницаемость материала.

Для данной ситуации сопротивление в зависимости от ширины приведено на рис. 96.

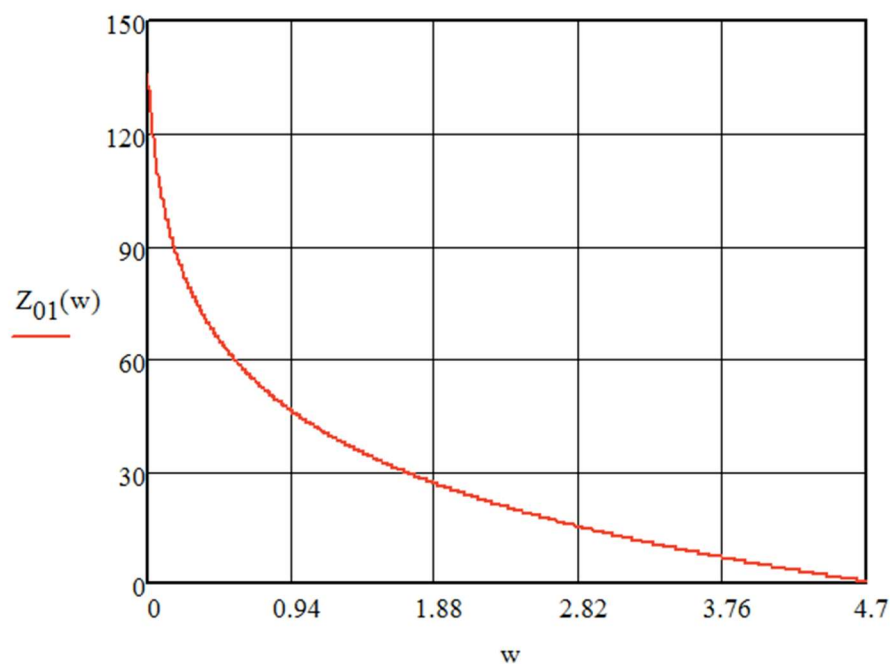


Рис. 96. Зависимость сопротивления от ширины проводника
($H=1$ мм; $T=35$ мкм; $\varepsilon_r = 4,3$)

С ростом частоты работы электроники происходит рост сопротивления шин питания. Однако некоторые могут возразить, генератор же задает постоянный уровень, например, 5 В. Но не стоит забывать очень важный пункт в питании цифровых и активных устройств – пульсации источника питания, которые возникают из-за быстрого срабатывания микросхемы, транзистора и другого активного устройства. Возникающие пульсации могут привести даже к тому, что устройство перестанет включаться, поэтому в шины питания внедряют блокировочный (развязывающий) конденсатор (Decoupling Capacitor), который осуще-

ствит понижение сопротивления на высоких частотах, а также направит переменную составляющую, которая протекает по шине питания на землю. Как правило место установки выбирается как на рис. 97.

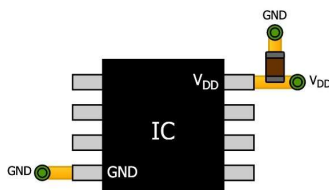


Рис. 97. Пример установки SMD блокировочного конденсатора в шину питания

Но тогда возникает вопрос, насколько близко необходимо установить конденсатор к входу питания микросхемы, так как отверстия в печатной плате формируют индуктивность, а дорожки имеют сопротивление, что формирует колебательный RCL-контур. Ответ был дан в исследовании, которое провела корпорация Texas Instruments, так, по результатам исследования (рис. 98) было обнаружено, что увеличение расстояния на 0,7 дюйма (17,78 мм) от 0,3 до 1 дюйма приводит к тому, что пульсации увеличиваются, особенно при использовании конденсатора в 0,1 мкФ.

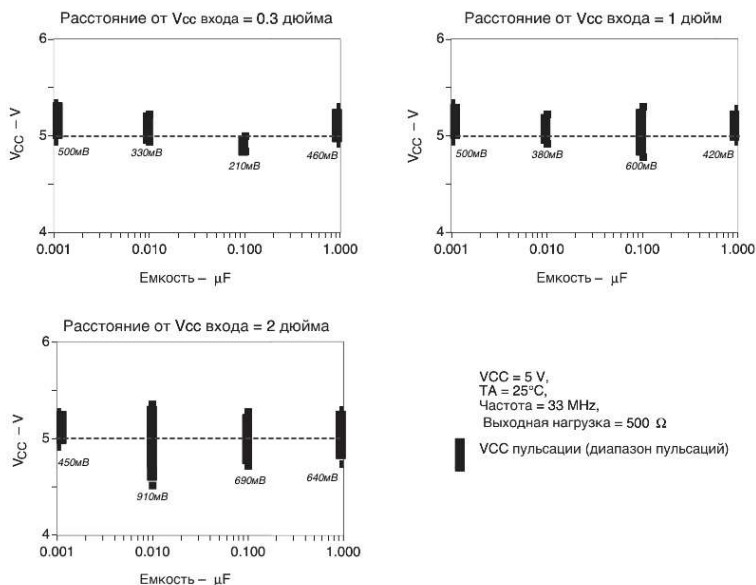


Рис. 98. Исследование TI (The Bypass Capacitor in High-Speed Environments)

По полученным результатам можно сделать вывод, что блокировочный конденсатор необходимо установить, как можно ближе к ножке VCC микросхемы. Но важно помнить и о «тайной» жизни конденсатора, ведь при моделировании мы используем идеальные модели емкости в то время, как реальные конденсаторы представляют собой колебательный последовательный контур. Для

выполнения задачи разделения постоянной составляющей в линии питания используют SMD конденсаторы, так как они обладают низкими значениями ESL и ESR (эквивалентные последовательные индуктивности и сопротивления). Так для некоторых типов корпусов керамических конденсаторов номиналы ESL определены и приведены в табл. 9.

Зависимость эквивалентной индуктивности (ESL) от типа корпуса SMD конденсатора
Таблица 9

Размер корпуса	ESL, пГн
0603 (керамика)	850
0805 (керамика)	1050
1206 (керамика)	1250
1210 (керамика)	1020

Также для осуществления грамотной блокировки переменной составляющей многие разработчики рекомендуют использовать параллельное соединение емкостей, например, 1 мкФ и 0,1 мкФ, чтобы обеспечить достаточно широкий диапазон частот, на котором обеспечивается низкое сопротивление. Если конденсатора становится недостаточно, тогда применяют ферритовые бусины, но применение их, как и резисторов в цепях питания вблизи микросхемы не рекомендуется, так как в процессе работы они сильно нагреваются!

Как правило, требуется убрать именно высокочастотные шумы, поэтому применяют именно развязывающие конденсаторы, пример понижения сопротивления с использованием конденсатора в 220 пФ приведен на рис. 99.

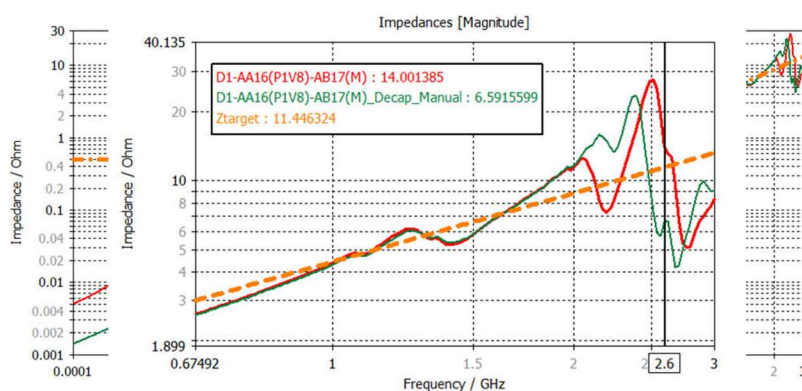


Рис. 99. Использование развязывающего конденсатора для снижения сопротивления. Оранжевая кривая – целевое сопротивление; красная – сопротивление без использования разделяющего конденсатора; зеленая – с применение конденсатора

Использование современных программных продуктов для анализа линий питания значительно упростили поиск «узких» мест с высоким сопротивлением, а, следовательно, и поиск способов решения данных проблем.

2. Задание №1

В соответствии с формулой (6) необходимо найти ширину проводника, при котором будет достигнуто требуемое сопротивление в соответствии с вариантом (табл. 10). Для этого можно воспользоваться несколькими способами – выразить искомую переменную; построить графическую зависимость; воспользоваться пакетами математического анализа, решив уравнение.

Варианты заданий для определения ширины проводника (рис. 94 -а) Таблица 10

Вариант	Z_0 , Ом	T, мкм	Тип диэлектрика	H, мм	ϵ_r
1	50	35	Fr-4	0,1	4,3
2	10	35	RO4730G3	0,145	2,8
3	75	10	Fr-4	2	4,3
4	10	10	Duroid 5880LZ	0,787	1,96
5	8	35	IsoClad 917	1,57	2,17
6	5	35	TSM-DS3	2,29	3
7	7	10	NH9000	0,13	2,94
8	6	10	Флан-2,8	0,5	2,8
9	25	35	IS680XX	1	2,8
10	50	35	N8000Q	1,3	3,3

Полученные результаты занести в отчет, указав способ расчетов (графический, математический, применение математического пакета).

3. Задание №2

По полученным результатам рассчитать удельную емкость, используя формулу (7). Рассчитав емкость, определить сопротивление дорожки длиной 10 мм на частоте $n \cdot 100$ МГц (n – номер варианта):

$$X_C = \frac{1}{2\pi \cdot n \cdot 100 \cdot 10^6 \cdot (10 \cdot 10^{-3} \cdot C_0 \cdot 10^{-9})}, \quad (10)$$

где n – номер варианта;

C_0 – рассчитанная удельная емкость, пФ/мм.

Полученные результаты занести в отчет.

4. Задание №3

В соответствии с формулой (8) построить графики зависимости сопротивления от ширины (W) проводника для трех разных материалов, все необходимые для построения данные приведены в табл. 11, график строить до момента, когда сопротивление станет равным «0».

Данные для построения зависимости волнового сопротивления от ширины проводника

Таблица 11

Вариант	H, мм	T, мкм	ϵ_1	ϵ_2	ϵ_3
1	0,1	35	4,3	2,8	3,3
2	1	35	2,8	1,96	3
3	2	35	2,17	4,3	10
4	0,145	35	3	1,96	5
5	0,787	35	12	1,93	4,3
6	0,9	35	5	1,93	2,8
7	0,5	35	7	4,6	1,93
8	0,1	35	3,3	2,94	4,3
9	0,8	35	12	5	6
10	0,3	35	7	4,3	2

По полученным графикам сделать вывод о влиянии диэлектрической проницаемости на волновое сопротивление линии.

5. Выполнение PI моделирования с использованием CST PCB Studio

Для выполнения моделирования на вашей печатной плате обязательно должны присутствовать шины питания (Power), которые для удобства могут быть определены инструментом Auto trapping, если шины имеют одно из следующих наименований: «V*; +*; Batt*; *Volt; *VCC*». Данный вид моделирования является достаточно быстрым, поэтому для более детального исследования у каждого варианта будет несколько типов одинаковых по конструкции печатных плат, однако имеющих разную ширину проводников шины VCC. Также будут рассмотрены способы улучшения картины сопротивлений путем использования разделяющего конденсатора.

Для каждого варианта в соответствующих папках подготовлены архивы с ODB++ файлами печатных плат с соответствующими именами дорожек.

5.1. Пример выполнения моделирования и анализа результатов

Как было описано выше, у каждого варианта будут присутствовать следующие варианты формирования шины питания: полигоном (Polygon) (рис. 100); проводником средней ширины 2-5 мм (Normal) (рис. 101); сверхтонкий проводник 0,01-0,254 мм, что вызывает максимальное сопротивление на шине питания (Thin) (рис. 102).

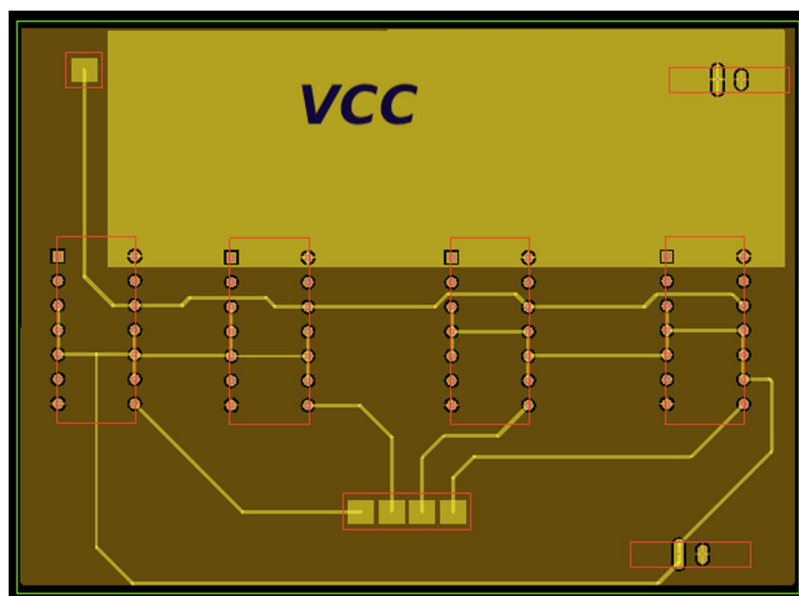


Рис. 100. Широкая (полигональная) шина питания

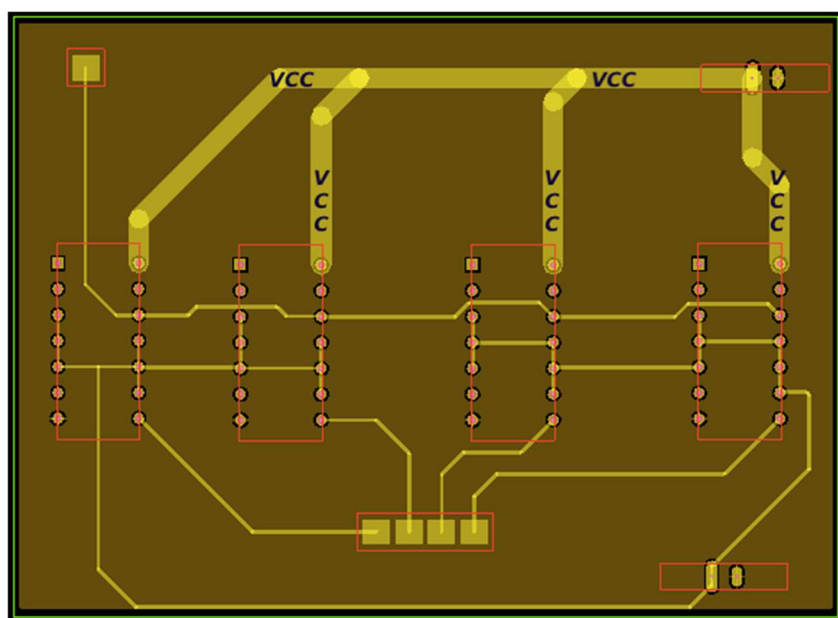


Рис. 101. Шина питания, сформированная проводниками с шириной 2 мм

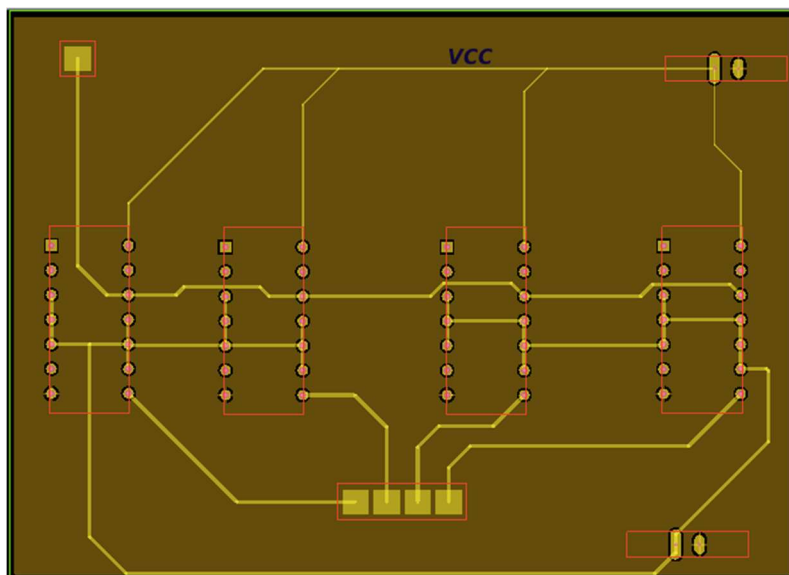


Рис. 102. Шина питания, сформированная проводником 0,1 мм

Процедура импорта печатной платы аналогична предыдущим лабораторным работам, также у шины питания и заземления присутствуют специально определенные имена, которые позволяют выполнить автораспределение.

Следующим пунктом выбираем режим моделирования Power Integrity (PI Analysis) в верхнем меню, после чего в открывшемся окне нужно выбрать контакты для моделирования (рис. 103), а также частоты моделирования (диапазон), число шагов моделирования, изначально выставлено «100», рекомендуется увеличить до «1001» или более.

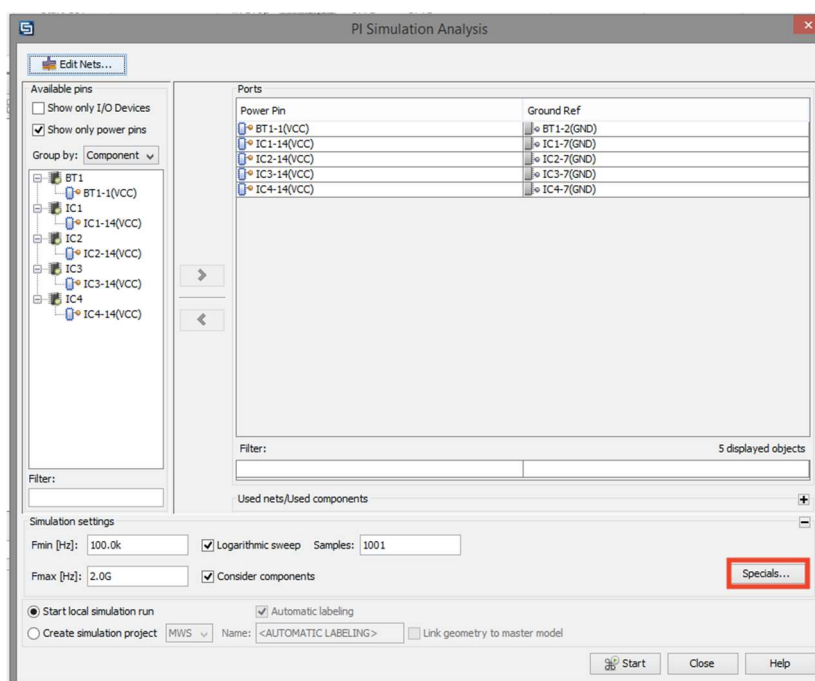


Рис. 103. Настройки PI моделирования

По результатам моделирования будет построен график сопротивлений шин питания для каждого элемента по связи с источником питания. Но для более детального моделирования рекомендуется включить построение градиентной картины полей на слоях печатной платы, для этого необходимо перейти на вкладку Specials (выделено на рис. 103), после чего перейти на вкладку “Spatial Impedance Plots” (рис. 104), где активировать построение графиков на выбранных слоях, рекомендуется на верхнем и нижнем (Top и Bottom), так как на двухслойных платах земля как правило формируется в виде полигона на нижнем слое печатных плат (так во всех вариантах), также при использовании очень многослойных плат земля периодически чередуется со слоями, соответственно, в таких платах графики сопротивлений необходимо строить на слоях, где присутствуют VCC и GND линии.

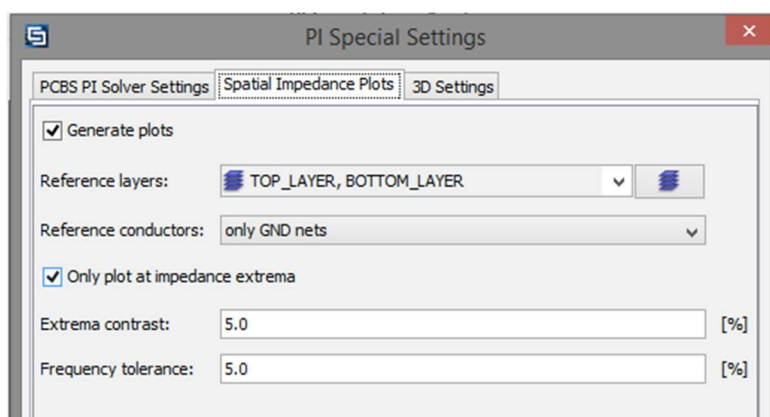


Рис. 104. Настройки построения картин сопротивления

Теперь рассмотрим результаты моделирования для печатных плат с рис. 100-102. Стоит учитывать, что в области низких частот возможны «выстрелы» сопротивлений, которые вызваны емкостными характеристиками шин питания. Так, для печатной платы, приведенной на рис. 100, график сопротивлений будет иметь вид, который приведен на рис. 105.

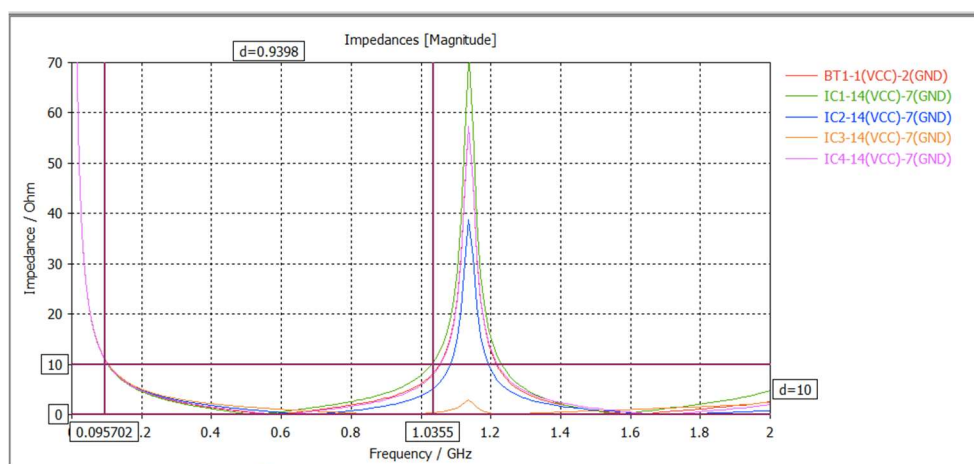


Рис. 105. График сопротивлений при использовании полигонального заполнения шины питания

Как видно по результату, сопротивление ниже 10 Ом наблюдается практически во всем диапазоне частот, за исключением низких частот, а также всплеска сопротивления в диапазоне от 1,0363 ГГц до 1,231 ГГц, когда сопротивление на шине питания первой микросхемы достигло 70 Ом. Для того, чтобы убрать данный всплеск можно установить разделяющий конденсатор, но в данном случае он не требуется, так как диапазон работы данных микросхем лежит в области, которая отмечена на рис. 106.

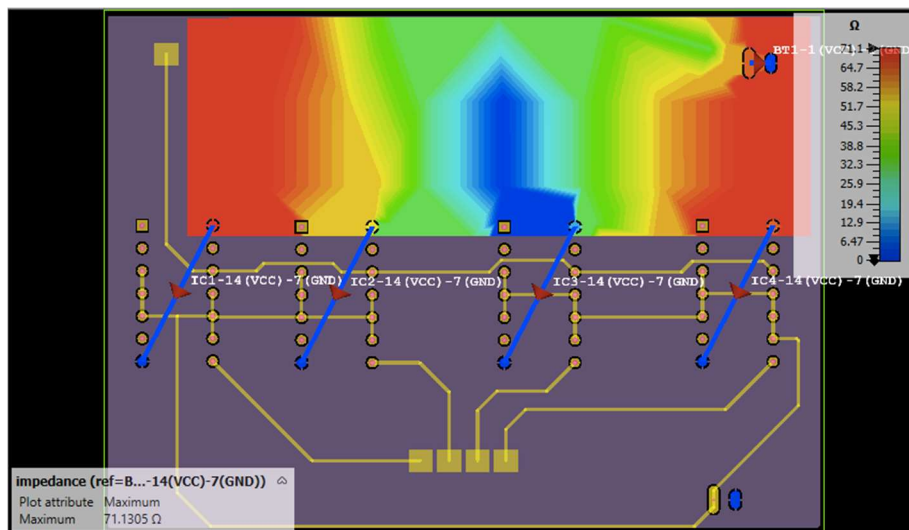


Рис. 106. Картина распределения сопротивлений для случая, рассмотренного на рис. 105

По картине сопротивлений видно, что самые высокие номиналы сопротивлений возникают на краях проводящего слоя, причем если переключиться в просмотр комплексных сопротивлений (Real) можно будет увидеть, что в данной зоне сопротивление носит отрицательный характер, что соответствует сопротивлению конденсатора (емкостный характер).

Для более тонких проводников (рис. 101) график сопротивлений будет, соответственно – рис. 107.

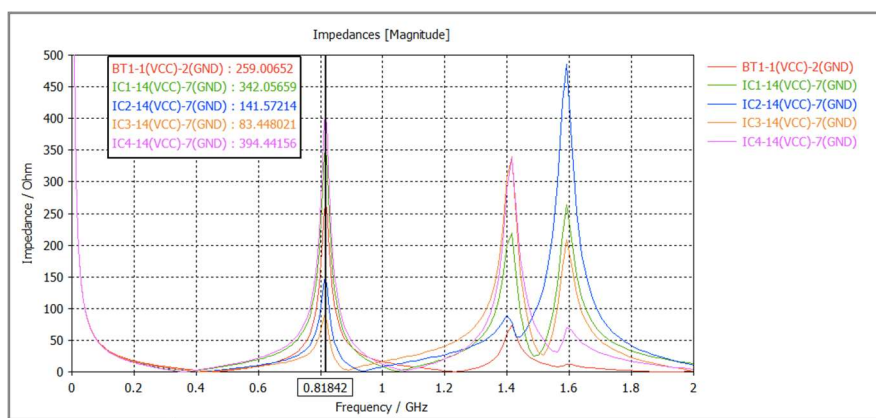


Рис. 107. Картина сопротивлений для средней толщины проводников

По полученным результатам видно, что произошло значительное увеличение сопротивления линии питания. Для сверхтонких проводников – рис. 102, соответствующий график приведен ниже (рис. 108).

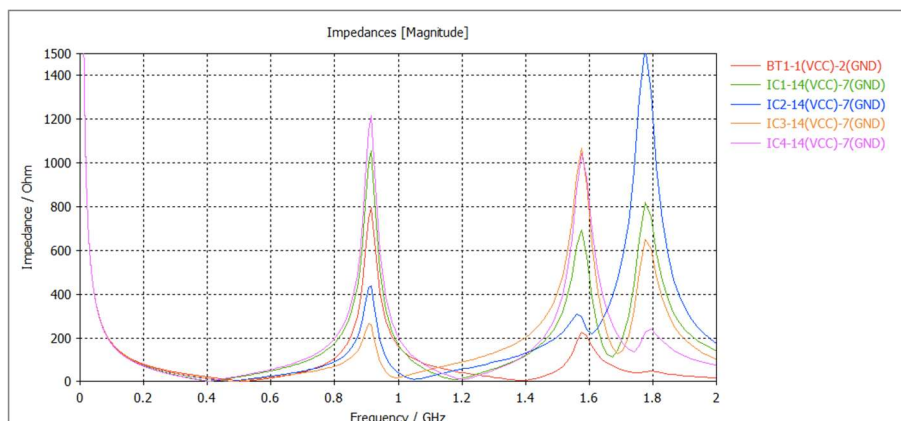


Рис. 108. Графики сопротивления для сверхтонких проводников

Как видно сопротивление увеличилось в десятки раз из-за применения очень тонких проводников.

Теперь рассмотрим влияние разделяющего конденсатора на график сопротивления для средней ширины проводника (рис. 107). Для удобства тестирования данного влияния в PCB Studio существует специальный инструмент, для быстрой установки конденсатора (Edit->Capacitor), устанавливается двойным кликом 1-точка питания (VCC) – 2-точка заземления (GND) (рис. 109).

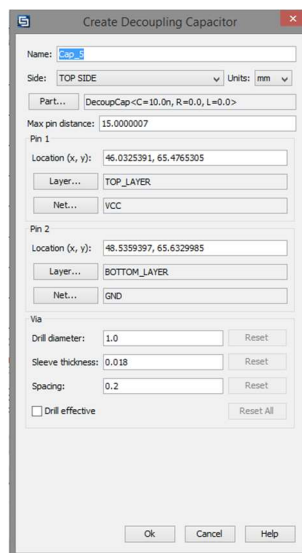


Рис. 109. Настройки разделяющего конденсатора

В качестве разделяющих были выбраны идеальные конденсаторы с емкостью 10 нФ (как правило выбирают один из номиналов: 1 мкФ, 100 нФ, 10 нФ, 900 пФ, 10 пФ), которые были установлены на входе питания каждой микро-

схемы, как на рис. 97. По результатам моделирования сопротивление шины питания значительно уменьшилось (рис. 110), небольшой рост наблюдался только вблизи источника питания, но весь данный рост был полностью скомпенсирован вблизи компонентов.

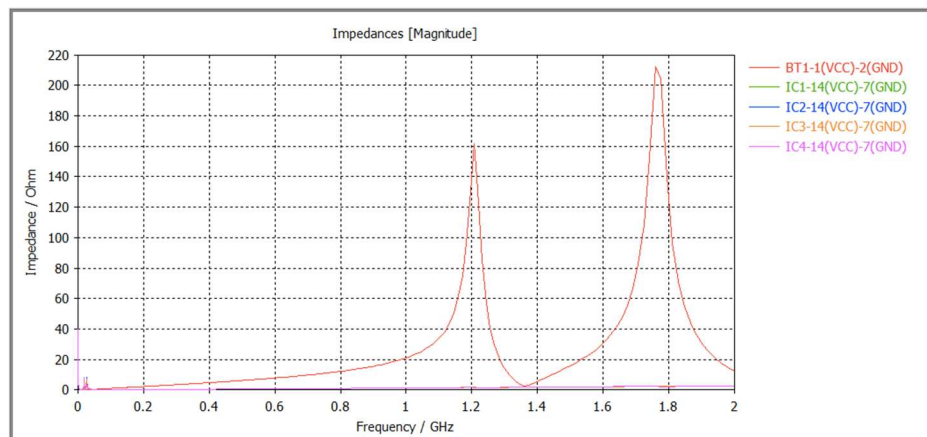


Рис. 110. График сопротивлений после установки конденсаторов 10 нФ

Аналогичное исследование необходимо произвести для всех вариантов, так диапазон частот моделирования для вариантов определен в табл. 12.

Варианты для выполнения моделирования

Таблица 12

Варианты	Fmin, Гц	Fmax, Гц
1	200M	3G
2	100M	2G
3	400M	4G
4	550k	1G
5	750M	1,5G
6	800k	2G
7	50k	2G
8	125M	5G
9	12M	2G
10	120M	5G

По полученным результатам сделать выводы, в отчет занести расчетную часть; графики импедансов; влияние разделительного конденсатора на сопротивление при средней ширине проводника; градиентные картины сопротивлений на слоях печатной платы.

3.4. Лабораторная работа №4 «Исследование падений напряжения и токов в процессе протекания по линии питания IR-Drop»

Цель работы: исследование падения токов на линии питания, влияние рассеиваемой мощности на нагрев линии питания.

1. Краткие теоретические сведения

Исследование падения токов на линии питания является одним из компонентов комплексного исследования электромагнитной совместимости печатных плат, термодинамического излучения. IR-Drop исследование входит наряду с PI анализом в комплекс исследований по изучению цепей доставки питания (PDN). В данных режимах анализа рассматриваются шины питания, на которые подается постоянное напряжение от источника питания, после чего задается целевое напряжение линии питания и допустимое отклонение. Общепринятым значением изменения уровня напряжения на шине питания считается $\pm 10\%$.

Особое внимание уделяется тепловому нагреву печатной платы, так как при протекании тока выделяется тепло, которое может быть определено в соответствии с законом Джоуля-Ленца:

$$Q = I^2 R t, \quad (11)$$

где Q – тепло, Дж;

I – протекающий ток, А;

R – сопротивление линии, Ом;

t – время протекания, с.

Все выделившееся тепло должно быть рассеяно, иначе перегрев может привести к очень неприятным последствиям, как на рис. 111.

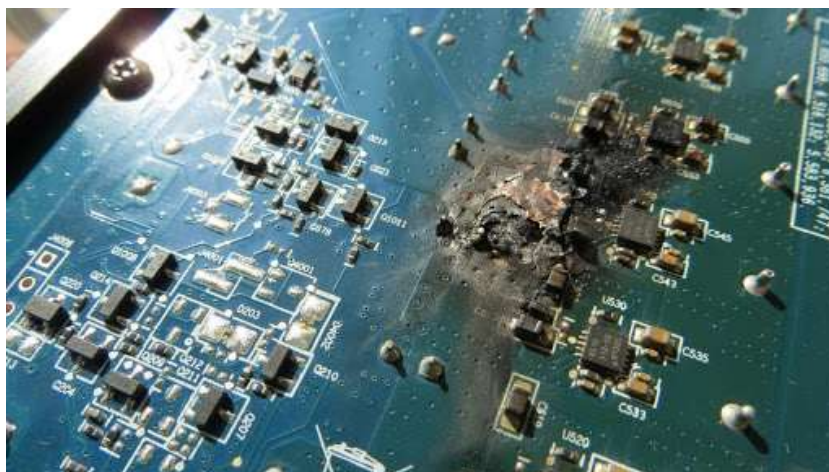


Рис. 111. Прогар линии питания

Также стоит помнить, что при нагреве полупроводников – микросхем, диодов, транзисторов, токи, которые через них протекают резко возрастают, в то время, как для проводников наблюдается обратный эффект. Для проводников очень важным показателем является температурный коэффициент сопротивления, от которого зависит удельное сопротивление проводника:

$$\rho_t = \rho_{\text{ном}(20^\circ\text{C})}[1 + \alpha(t - 20^\circ\text{C})], \quad (12)$$

где $\rho_{\text{ном}(20^\circ\text{C})}$ – табличное значение удельной проводимости материала, Ом·м;
 α – температурный коэффициент сопротивления, 1/К;
 t – температура нагрева проводника, °С.

Так, если принять, что тепло в результате протекания тока полностью переходит в материал дорожки, то в соответствии с законом сохранения энергии оно полностью перейдет в нагрев, и соответственно, выделенная энергия будет потрачена на изменение температуры:

$$Q = cm\Delta T, \quad (13)$$

где Q – полученное тепло, Дж;
 m – масса проводника, кг;
 c – удельная теплоемкость материала, Дж/(кг·К);
 ΔT – изменение температуры, К или °С.

Так как масса проводника достаточно мала, разогрев происходит достаточно быстро, а это может привести к расплавлению и обрыву цепи. Поэтому при проектировании линий питания всегда стремятся использовать полигональное заполнение, так как таким образом обеспечивается минимальное сопротивление.

Особое внимание стоит уделить и тому фактору, что, нагрев активных и пассивных компонентов частично уходит в печатную плату, поэтому их воздействие следует учитывать, как дополнительный запас при проектировании устройства.

Основной целью моделирования падения токов (IR-Drop) является именно нахождение мест резкого изменения уровня питающего напряжения; обнаружение мест с большим уровнем излучения мощности (а в соответствии с физическим определением 1 Дж= Вт·с), чтобы определить места шины питания, которые может быть потребуется изменить. Сейчас со стремлением понизить уровень потребления мощности радиокомпонентами стремятся понизить уровень напряжения на питании, поэтому падение более чем на 10% может привести к остановке работы всего устройства.

Данный вид моделирования реализован практически во всех программных продуктах электромагнитного моделирования, а также доступен в виде дополнительных компонентов для специализированного ПО по разработке печатных плат (PDN Analyzer by CST в Altium Designer).

Одним из важнейших пунктов данного исследования является изучение падения напряжений на шине заземления. В любой электрической цепи обязательно присутствует общая точка, но в профессиональной среде принято употреблять термин заземление или GND. Этот термин получен из практики электротехники, когда в качестве контрольной точки часто используется медный шип, буквально вбиваемый в землю. В первом упрощении заземление всегда имеет нулевой потенциал, что позволяет легко определить напряжение на любой из линий, так как это значение является разностью потенциалов между исследуемой шиной и землей. В тоже время, заземление на самом деле не совпадает с линией с нулевым потенциалом, так как провод заземления из соображений безопасности не передает ток в нормальных условиях, однако в профессиональном лексиконе принято объединять эти понятия между собой.

Существование линии с напряжением в 0 В является достаточно интересным вопросом. Теоретически, у каждого элемента есть нулевой выход – заземление, но не стоит забывать, что у любого проводника присутствует конечное ненулевое сопротивление, индуктивность и емкость. Закон Ома четко позволяет понять нам, что на линии заземления с некоторым сопротивлением при протекании тока будет возникать напряжение, а это уже не дает нам линии с номинальным напряжением в 0 В. Только если сопротивление шины составляет 0 Ом мы можем получить идеальную короткозамкнутую линию с нулевым потенциалом.

Для современной электроники довольно часто можно действительно пренебречь возникшим напряжением, так как, в основном, заземление имеет сопротивление порядка нескольких милли Ом при протекающих токах в районе нескольких десятков миллиампер, что по закону Ома:

$$U = IR \quad (14)$$

приводит к уровню напряжения в несколько микровольт, что в миллионы раз ниже напряжения, которое обычно протекает по шинам питания или по сигнальным дорожкам.

Но всегда стоит помнить, что при неграмотной разработке линии заземления возможно возникновение одной или нескольких проблем:

- 1) Ток, протекающий по земле, исчисляется в амперах, а не милии/микроамперах;
- 2) Сопротивление линии заземления составляет Омы, а не миллиОмы;
- 3) Ситуации, когда результирующее падение напряжений на линии не приближается к нулевому уровню.

Ниже на рис. 112 приведен пример того, как суммируются токи и напряжения на линии заземления – линия 0В.

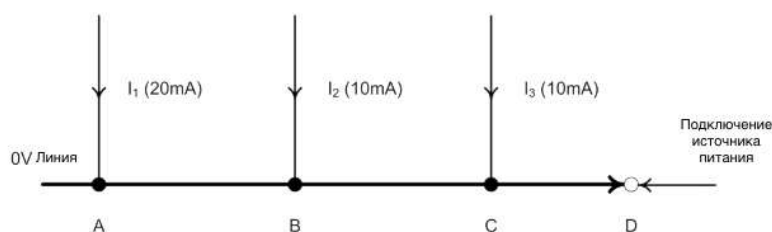


Рис. 112. Напряжения и токи на линии заземления

Для примера произведем расчет напряжений на узлах в линии заземления. Для упрощения расчета будем использовать английскую систему мер. Так примем длину линии в 1 дюйм, а удельное сопротивление – 10 мОм·дюйм. Для рис. 112 расчет напряжений на узлах будет производиться по следующему алгоритму:

$$V_C = (I_1 + I_2 + I_3) \cdot 10 \text{ мОм} = 400 \text{ мкВ} \quad (15)$$

$$V_B = V_C + (I_2 + I_1) \cdot 10 \text{ мОм} = 700 \text{ мкВ} \quad (16)$$

$$V_A = V_B + (I_1) \cdot 10 \text{ мОм} = 900 \text{ мкВ} \quad (17)$$

Полученными номиналами напряжений можно пренебречь и, соответственно, для существующей электроники напряжение линии можно принять равным 0 В.

При разработке гибридной электроники, которая сочетает в себе цифровые и аналоговые линии, принято создавать две отдельные линии заземления – GND и DGND (цифровая земля). Это делается для того, чтобы очистить цифровую часть схемы от дополнительных шумов, которые возникают при работе аналоговых устройств.

Для выполнения всех описанных выше требований заземление принято реализовывать в виде «полигона» – максимально широкого слоя меди на нижнем слое – для двухслойной печатной платы или на одном из внутренних – для многослойной.

Исследование шин питания в режиме IR-Drop позволяет выявить места с аномальными падениями напряжений и высокими плотностями тока на линии питания и заземления.

2. Задание №1

На основе закона Джоуля-Ленца (11) и уравнения теплопроводности (13) определить насколько нагреется медный проводник, если все тепло от протекающего тока полностью остается в проводнике; удельная теплоемкость меди: $c = 383 \text{ Дж/кг} \cdot \text{К}$; также определить приведет ли данный нагрев к достижению температуры плавления проводника, если изначальная температура окружающей

среды - 20°C (293 K), а температура плавления меди - 1085°C (1358 K). Все необходимые для расчетов данные приведены в табл. 13.

Данные для определения нагрева проводника

Таблица 13

Вариант	I, А	R, Ом	t, с	m, г
1	1	20	60	100
2	10	10	120	200
3	3	30	10	90
4	500м	1	1	400
5	150м	750м	2	750
6	2	900м	5	10
7	4	5	8	50
8	7	2	90	90
9	400м	7	600	75
10	900м	90м	10	65

Примечание: если температура проводника изменится более чем на 1065 градусов, значит медь начнет плавиться.

Полученные результаты занести в отчет.

3. Задание №2

В соответствии с алгоритмом, который приведен для рис. 112 – уравнения (15), (16), (17), произвести расчет напряжения на узлах заземления, если для всех вариантов удельное сопротивление 10 мОм·дюйм, длина проводника 1 дюйм, общая схема стекания токов на землю – рис. 113; варианты для расчета – табл. 14.

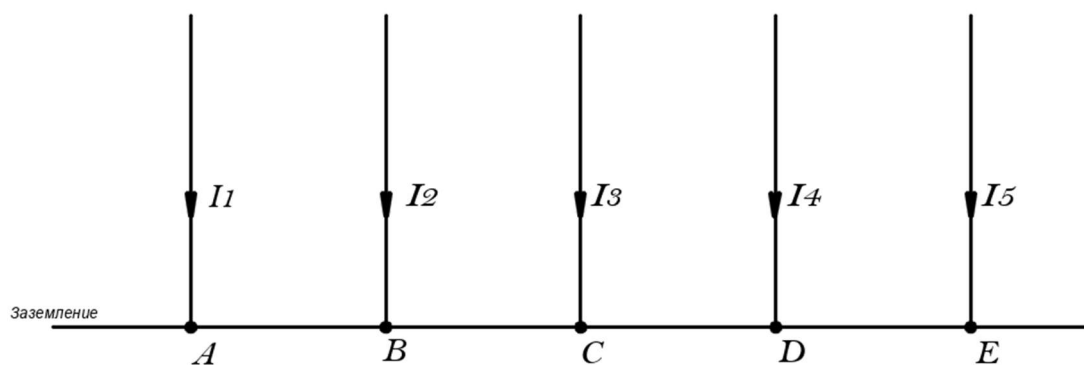


Рис. 113. Картина линий для задания №2

Данные для расчетов напряжений на узлах в заземлении Таблица 14

Вариант	I1, мА	I2, мА	I3, мА	I4, мА	I5, мА
1	10	20	30	40	50
2	50	40	30	20	10
3	60	40	20	10	30
4	10	30	90	270	300
5	300	250	200	150	100
6	50	100	150	200	250
7	90	110	90	110	90
8	60	60	60	60	60
9	80	85	90	95	100
10	90	99	101	111	121

Полученные расчеты занести в отчет

4. Пример выполнения моделирования IR-Drop

Для моделирования обязательно требуется указать линии питания и заземления; источник питания и потребление активных элементов (IBIS файлы).

Для определения класса шины питания и заземления можно воспользоваться инструментом Auto-Trapping. Далее необходимо произвести определение источника напряжения, для этого компонент BT1 – Battery 1 определить, как I/O устройство → Model → источник напряжения (Voltage Source), для примера установлено 5В, в моделировании устанавливается в соответствии с вариантом (табл. 15). Для источника питания можно указать его паразитные характеристики:

1) R-Source – внутреннее сопротивление источника, так как применяется источник напряжения – его внутреннее сопротивление минимально. Если Вам известно внутреннее сопротивление укажите его, если нет – можно использовать стандартное значение 1 мОм;

2) R-pin – сопротивление точки подключения, как правило, мало, можно пренебречь и использовать 0 Ом;

3) L-pin – индуктивность точки подключения, можно пренебречь и установить равными 0 Гн.

Пример настроенного источника питания приведен на рис. 114.

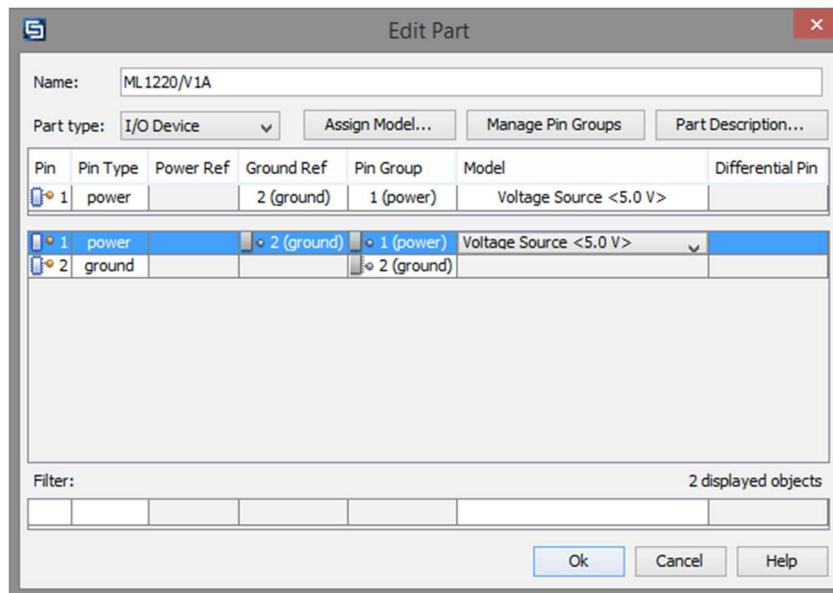
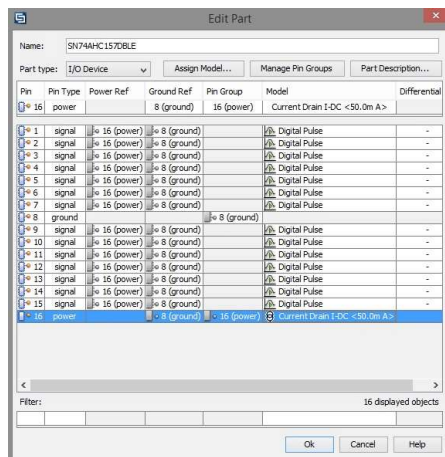
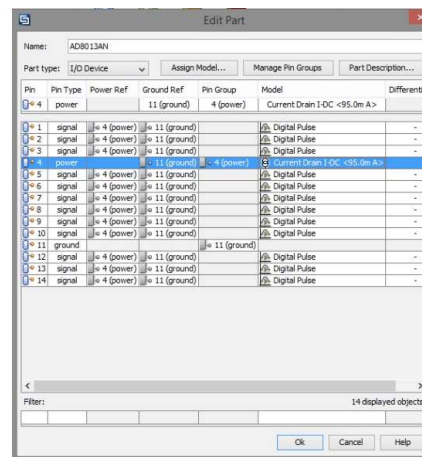


Рис. 114. Настроенный источник питания

В IBIS моделях как правило не прописаны уровни потребления тока, поэтому в данном моделировании их можно принять идеальными, то есть просто определив в виде I/O устройства, а напротив входа power необходимо указать ток потребления, который можно посмотреть в даташитах на устройство. В примере для моделирования используется четыре микросхемы, три из которых – SN74AHC157DBLE – потребление 50 мА (рис. 115-а); одна – AD8013AN – потребление 95 мА (рис. 115-б).



а)



б)

Рис. 115. Настроенные интерактивные компоненты:

а) – SN74AHC157DBLE; б) – AD8013AN

Определив источник питания, линии заземления и передачи постоянной составляющей, потребителей, можно перейти к настройке моделирования IR-Drop (рис. 116).

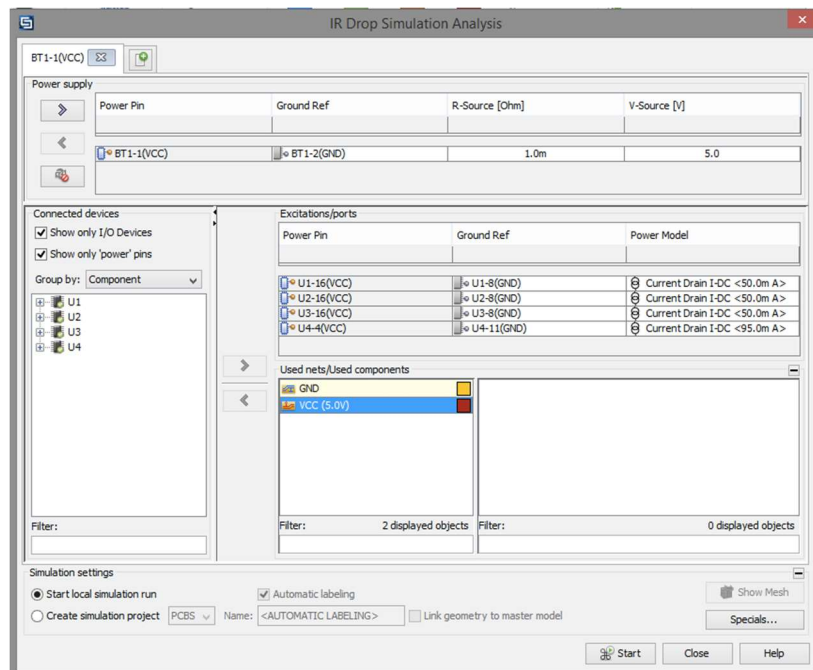


Рис. 116. Настроенный режим моделирования IR-Drop

В верхней части экрана необходимо определить источник питания, также в данном окне в поле R-Source и V-Source можно провести горячую настройку данных показателей. В поле Excitations/ports указать компоненты-потребители, а также присутствует возможность горячей настройки уровня потребления. В данном режиме моделирования для отслеживания уровня падения в 10% (Tolerance) важно указать номинальное (ожидаемое) напряжение на шине питания – VCC, в данном случае указано 5В – рис. 116.

Результаты моделирования имеют две компоненты – 0D и 2D/3D результаты. В открывшемся окне 0D результатов (рис. 117), если был указан номинал напряжения по шине питания, важным является пункт Fail/Pass – который показывает величину падения напряжения – больше или меньше 1% в данном случае. Зеленая галочка соответствует допуску падения напряжений.

Index	Component	Power Pin	Power Net	Ground Pin	Ground Net	Voltages[V]	Drop at P...	Drop at ...	Currents[A]	Nominal ...	Toleranc...	Fail/Pass
0	bt1	bt1_1	VCC	bt1_2	GND	4.99975	0.00025	0.0	0.245	5.0	1.0	✓
1	u1	u1_16	VCC	u1_8	GND	4.99661	0.0029	0.0004891	-0.05	5.0	1.0	✓
2	u2	u2_16	VCC	u2_8	GND	4.99749	0.00203	0.0004801	-0.05	5.0	1.0	✓
3	u3	u3_16	VCC	u3_8	GND	4.99755	0.00198	0.0004714	-0.05	5.0	1.0	✓
4	u4	u4_4	VCC	u4_11	GND	4.98502	0.00458	0.0003956	-0.095	5.0	1.0	✓

Рис. 117. Окно 0D результатов

Также по полученной таблице можно определить падение напряжений на земле (Drop at Ground Pin), питания (Drop at Power Pin). В поле Vias – напряжения на слоях. В подпункте Power Losses – потери мощности при протекании токов.

Особый интерес для нас представляют 2D/3D результаты.

1) Плотность токов [A/m^2] – для просмотра данного результата рекомендуется использовать вид отображения – стрелки (Arrows). По полученному результату можно увидеть уплотнение токов в местах сужения проводника (рис. 118). По полученным картинам можно определить места излишнего уплотнения, для модификации платы, например, в данном случае, либо использовать 3 – 4 тонких проводника либо увеличить толщину линии.

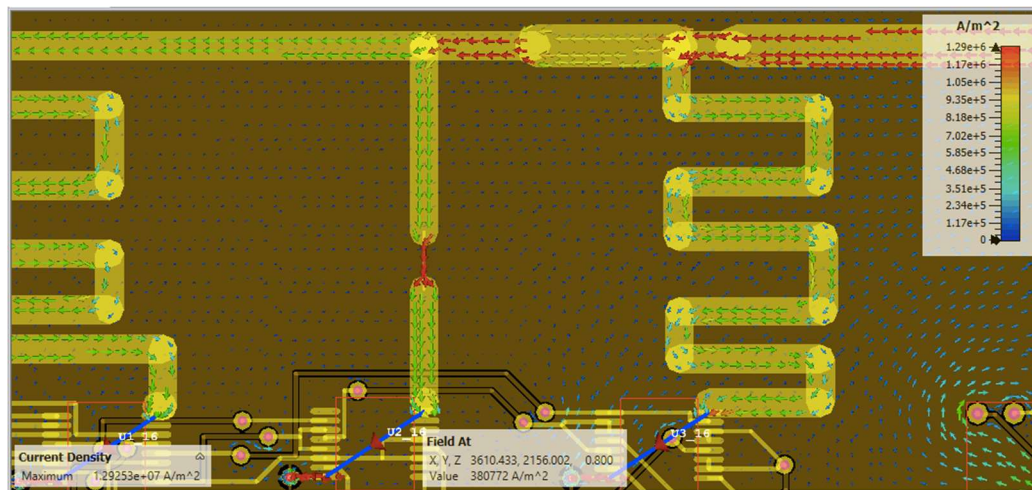


Рис. 118. Уплотнение тока в тонкой зоне (красные стрелочки)

2) Рассеянная мощность [Вт] – для просмотра рекомендуется использовать вид контуров (Contour). Данный результат показывает рассеянную мощность при протекании токов (рис. 119). Если в настройках указать экспорт температурных потерь, данный результат можно экспортировать в температурное вычисление.

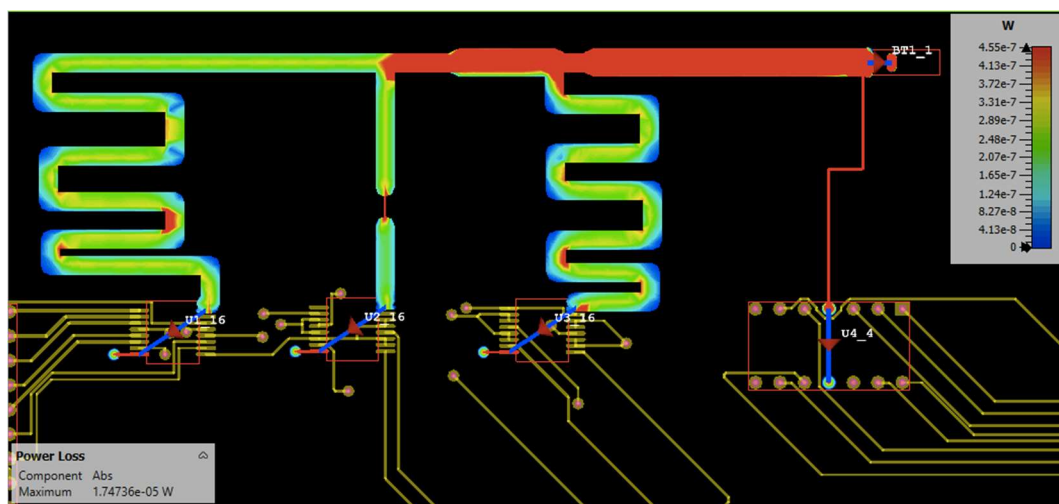


Рис. 119. Рассеянная мощность

3) Поверхностная плотность токов [$\text{A}/\text{м}$] – используется для определения мест заужения проводников и огибания токами отверстий, элементов (рис. 120). Рекомендуется отображение стрелочками (Arrows).

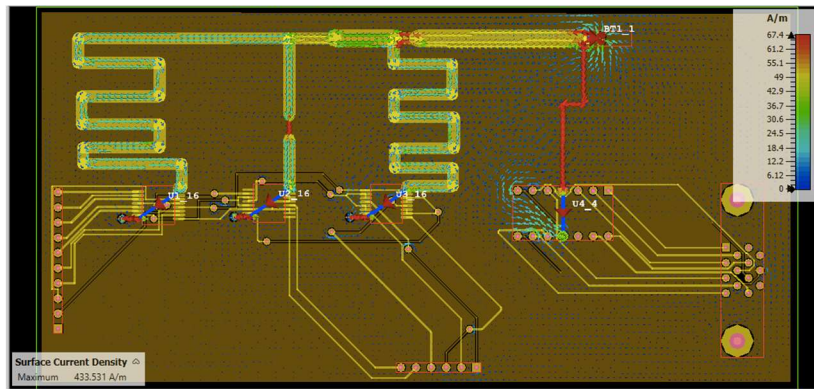


Рис. 120. Картина поверхностных токов

4) Напряжение [V] – уровень напряжения на шине питания и заземления (рис. 121).

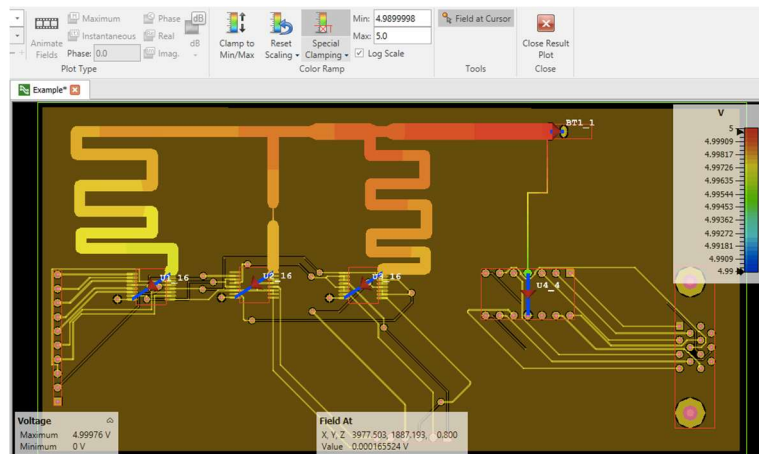


Рис. 121. Уровень напряжения на шине питания 5В

5) Падение напряжения относительно максимума питания [V]. Например, для заземления вычисляется 5В – падение по земле (микровольты) = 4,999 В. Для анализа удобно пользоваться шкалой отображения. Для шины питания пример полученных результатов приведен на рис. 122.

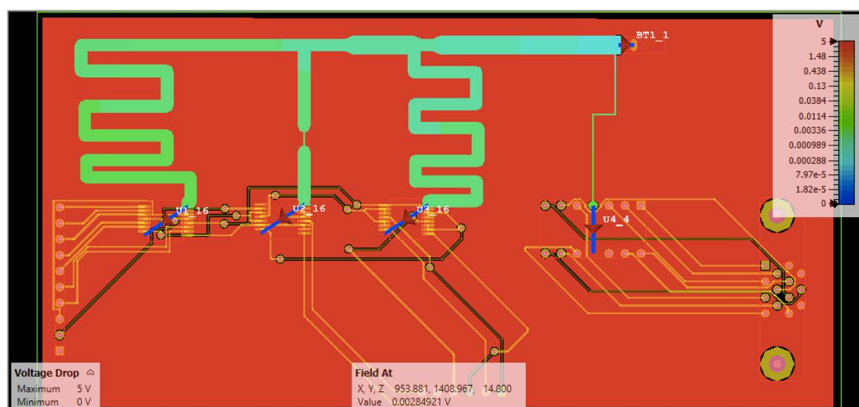


Рис. 122. Картина падения напряжений

Для всех вариантов требуется провести моделирование в соответствии с табл. 15. Все платы имеют определенные наименованиями шины питания и заземления; 4 активных компонента, потребление указано в таблице с наименованием элемента. Номинал источника питания указан в таблице, внутреннее сопротивление 1 мОм.

Варианты для выполнения моделирования

Таблица 15

Вар.	BT1, В	Комп-т 1	I_1 , мА	Компонент 2	I_2 , мА	Компонент 3	I_3 , мА	Компонент 4	I_4 , мА
1	5	SN7400	20	54AC11194 (pin 1; 20)	100	ADM660AR	100	WD1943-00AD	80
2	7	DAC0800	700	MC3453L	90	TL851N	140	CA2850C	140
3	5,5	MC12149D	30	AD9398KSTZ (pin 10; 90; 100)	175	ADC0805LCN	16	ADC0848BCN	10
4	12	MN1A7T0200 (pin F6; F7; F9; G5; G9; H5; H9; J6; J7; J8)	50	TR1402-00A	120	WD1100-06PE	215	WD8206DT	150
5	5,9	LM111FK	190	NE555D	15	SN54LS320J (pin 11; 16)	100	SN7694AN	75
6	5,5	SN7400	20	54AC11194 (pin 1; 20)	100	ADM660AR	100	WD1943-00AD	80
7	6,5	DAC0800	700	MC3453L	90	TL851N	140	CA2850C	140
8	5	MC12149D	30	AD9398KSTZ (pin 10; 90; 100)	175	ADC0805LCN	16	ADC0848BCN	10
9	13	MN1A7T0200 (pin F6; F7; F9; G5; G9; H5; H9; J6; J7; J8)	50	TR1402-00A	120	WD1100-06PE	215	WD8206DT	150
10	7	LM111FK	190	NE555D	15	SN54LS320J (pin 11; 16)	100	SN7694AN	75

По полученным результатам сделать выводы, занести в отчет.

3.5. Лабораторная работа №5 «Исследование влияния материалов изготовления на характеристики печатной платы путем использования CST Microwaves Studio»

Цель работы: произвести исследование влияния материала изготовления печатных плат на излучаемое поле.

1. Краткие теоретические сведения

Первые печатные платы, которые были прообразом современных, использовали в качестве диэлектрической подложки бумагу, а проводником была медь или бронза. С ростом частот работы и требованиям к увеличению термостойкости и термоемкости появились требования к использованию стеклотекстолитов. Любая печатная плата должна иметь в своей основе диэлектрик, важными параметрами которого являются диэлектрическая проницаемость и магнитная постоянная.

Классическая печатная плата, которая работает в диапазоне частот до 10 ГГц, изготавливается из стеклотекстолита Fr-4, обладающий $\varepsilon = 4,3$ с нанесенным медным проводником толщиной 35 мкм. В то время, как для СВЧ устройств применяют более дорогостоящие материалы, например, диэлектрики фирмы Rogers.

Сложные современные печатные платы, например, материнские платы компьютеров, могут иметь от 6 до 16 слоев, что делает очень важным еще один параметр – механическую жесткость и прочность диэлектрика. Особым видом современных печатных плат являются гибкие печатные платы – шлейфы (гибкие печатные кабели). В основе шлейфов лежит полимерная подложка, которая способна изгибаться в двух степенях свободы, так, из гибких печатных плат можно составить даже ленту Мебиуса.

Как проводник на печатных платах используется слой меди толщиной 18 или 35 мкм, так как медь обладает очень стабильными и хорошими характеристиками в большом диапазоне частот. Медь выбирают не только за ее физические, а также и за ее химические свойства, которые позволяют упростить процесс изготовления проводящих дорожек.

Благодаря применению различных материалов можно достичь абсолютно разных результатов по излучению полей, так как все материалы обладают различными параметрами. Для удобства отслеживания данных характеристик можно использовать специальное программное обеспечение.

2. Пример выполнения моделирования излучения в CST Microwaves Studio

Приведенные примеры моделировались с использованием TLM вычисления, которое специально создано для расчета электромагнитной совместимости печатных плат. Данный режим моделирования позволяет повысить точность вычисления, обладает более эффективным использованием памяти, однако требует

больших вычислительных мощностей. В данном случае ввиду небольших размеров печатной платы моделирование занимает порядка 10-15 минут.

Для удобства исследования в макросы CST Studio интегрирован компонент ЭМС, который обладает всем необходимым функционалом для изучения ЭМС печатной платы. Для полного и детального исследования рекомендуется проводить моделирование для открытых (open) границ или границ с дополнительным пространством (open add space). Важно! Для построения норм излучения для определения класса устройства А или В по нормам EN/IEC и FCC необходимо задать построение диаграмм направленности, для удобства это можно сделать: Macros -> Solver -> Monitors and Probes -> Broadband Field Monitors, где выбрать диаграммы направленности (Farfield) и задать требуемый частотный диапазон и шаг.

1) Комплексное исследование картин излучения начинается с установки сферы из пробников полей вокруг печатной платы: Macros -> Result -> EMC -> Define Probes in 2D plane or 3D volume, после произведенных настроек радиуса сферы и выбранных типов пробников поля (рекомендуется указать все) вокруг печатной платы будет сформирована сфера из пробников (рис. 123).

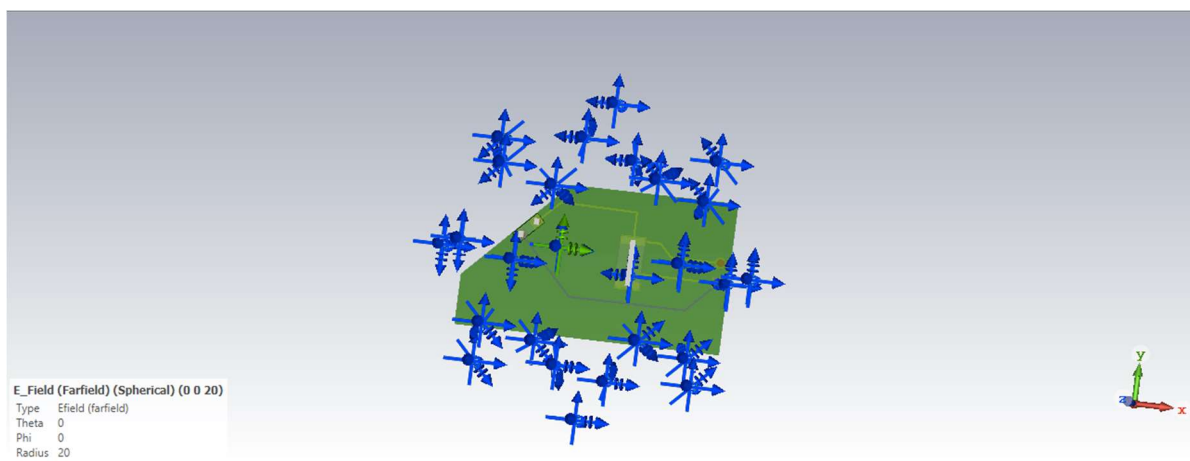


Рис. 123. Сформированная сфера пробников

2) Выбор частот моделирования и мониторов полей. Частоты выбираются в соответствии с требуемыми частотами работы устройства, для построения полных требований EN/IEC и FCC требуется выполнение моделирование от 0 Гц до 15 ГГц. Для F-вычислителя можно выбрать весь список мониторов, указанных в п. 2.2.2; для TLM вычислителя:

- 1) E-field;
- 2) H-Field;
- 3) Surface current;
- 4) Power flow;
- 5) Current Density;
- 6) Power loss Density;

Для обоих вариантов необходимо построить диаграммы направленности – для этого рекомендуется или вручную указать большое число пробников или воспользоваться макросом (описано выше).

3) Запустить моделирование и далее можно приступить к исследованию полученных результатов. Для примера будут рассмотрены четыре печатные платы с одинаковой конструкцией, но с разными вариантами исполнения – стандартное (медь+Fr-4); никель в качестве проводника; Ro4730G3 в качестве диэлектрика; стандартная плата, которая помещена в алюминиевый корпус (глухое экранирование!).

После завершения моделирования, в связи с тем, что установлено большое количество пробников полей, (рис. 123) необходимо выполнить обнаружение пиков E и H полей, для этого можно воспользоваться: Macros -> Result -> EMC -> Peak Field Values from Probes (использовать все пробники (Include All Probes), построить E-field и H-field). Далее необходимо исследовать соответствие стандартам безопасности для А – устройство может использоваться только вне помещений; В – использование внутри помещений; чтобы выполнить данное исследование: Macros -> Result -> EMC -> Calculate Broadband EMC-norm (рекомендуется EN/IEC – европейские стандарты; FCC - США).

Для анализа результатов также рекомендуется использовать S-параметры системы; картины полей.

Рассмотренный пример показывает влияние характеристик изготовления на излучение, так, рис. 124 – пиковые значения E-поля; рис. 125 – пиковые значения H-поля; рис. 126 – соответствие нормам ЭМС (для полностью экранированной конструкции излучения нет). В наименовании графиков используются следующие наименования Standard – подложка Fr-4, проводник – медь; Nickel – проводник никель, подложка Fr-4; RO4730G3 – проводник медь, подложка – Rogers RO4730G3; Shield – плата помещена в алюминиевый корпус без отверстий.

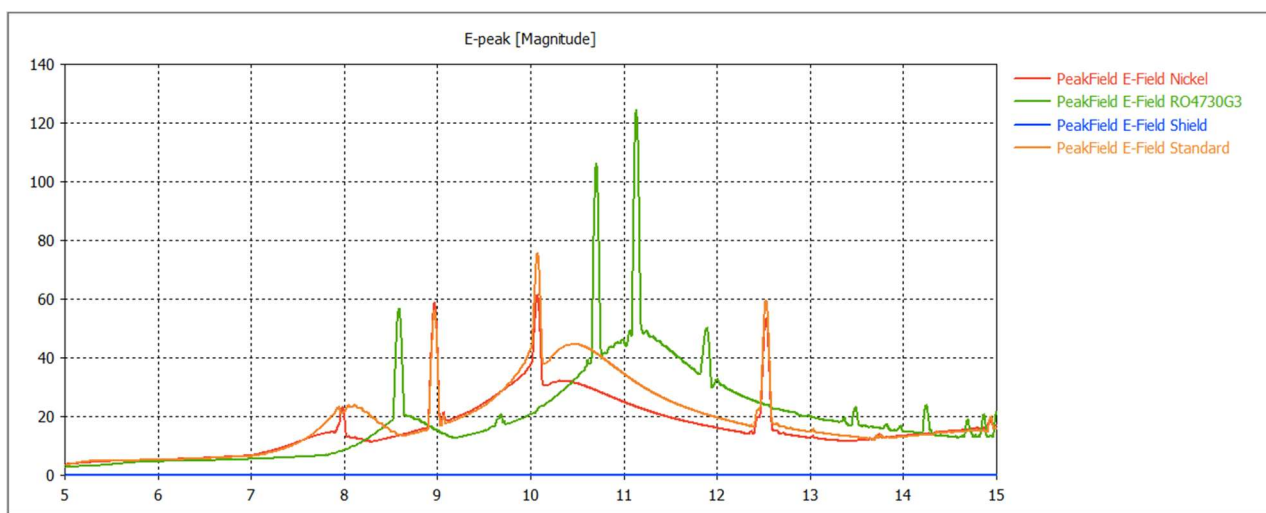


Рис. 124. Пиковые значения напряженности E-поля на пробниках (В/м)

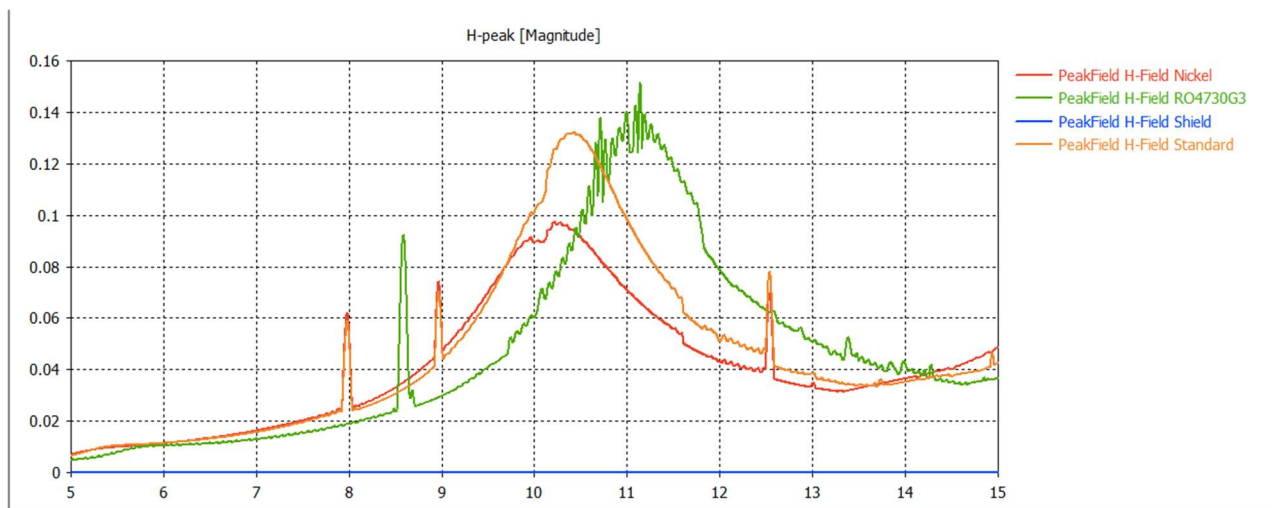


Рис. 125. Пиковые значения напряженности Н-поля на пробниках (А/м)

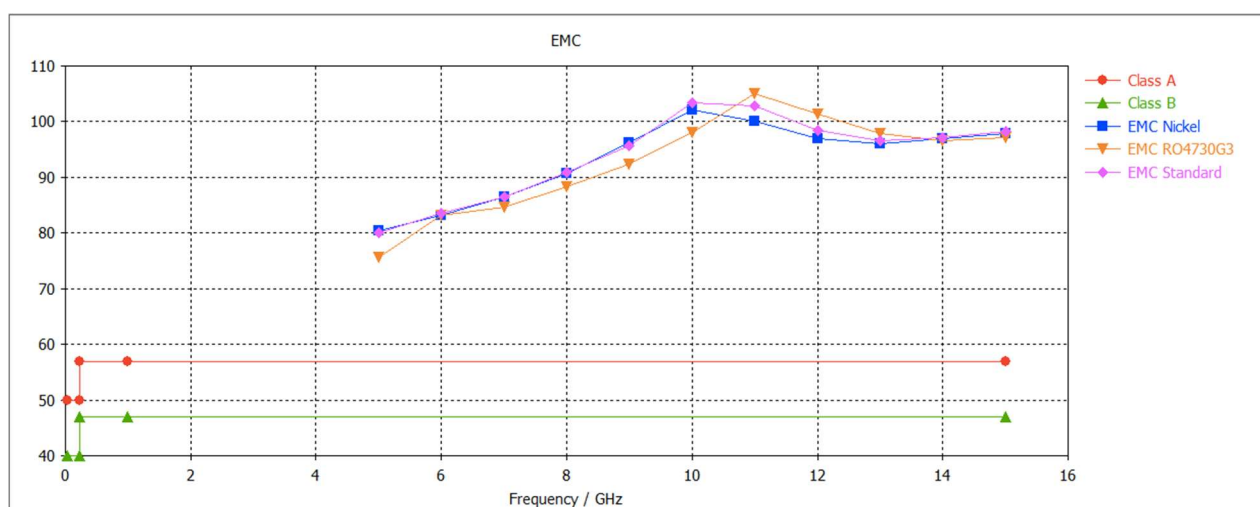


Рис. 126. Соответствие нормам EN/IEC по излучению

По полученным результатам можно сделать вывод о влиянии полного экранирования и материалов изготовления на излучение полей.

3. Лабораторные задания и рекомендации по их выполнению

Для каждого варианта подготовлены к моделированию 3 печатные платы: Normal – стандартные материалы; Conductor – изменен проводник; Dielectric – изменена диэлектрическая подложка. Требуется используя дерево навигации определить материал, который используется, в соответствии с вариантами – табл. 16 – установить частоту моделирования; сформировать сферу из пробников с соответствующим радиусом, который указан в таблице (для формирования воспользоваться инструкцией описанной выше); изучить соответствие нормам излучения (стандарт указан в таблице), для этого построить диаграммы направлен-

ности (рекомендуется воспользоваться макросом). В отчет занести картины полей, пиковые значения Е и Н полей на пробниках, по полученным результатам сделать выводы.

Примечание: изначальное моделирование настроено на F-вычислитель, если имеется возможность использовать GPU ускорение рекомендуется перейти в TLM режим.

Варианты для выполнения моделирования

Таблица 16

Вариант	Частотный диапазон, Гц	Радиус сферы пробников, мм	Стандарт соответствия излучения
1	8 Г... 12 Г	25	FCC
2	1 Г... 5 Г	25	EN/IEC
3	100 М... 400 М	25	FCC
4	1 Г...5 Г	25	EN/IEC
5	250 М...500 М	25	EN/IEC
6	5 Г...9 Г	25	FCC
7	7 Г...11 Г	25	EN/IEC
8	700 М...1000 М	25	FCC
9	0,5 Г...3 Г	25	EN/IEC
10	750 М... 1000 М	25	EN/IEC

3.6. Лабораторная работа №6 «Исследование влияния расстояния между дорожками на излучаемые поля»

Цель работы: исследование влияния взаимного расположения дорожек на электромагнитное излучение на печатных платах.

1. Краткие теоретические сведения

С ростом частоты работы радиоэлектронных устройств становится невыгодно использовать катушки индуктивности, которые формируются в виде дросселя в отдельном корпусе. В данный момент нельзя при использовании базовых пассивных компонентов получить небольшие номиналы индуктивностей, а сопротивление катушки прямо пропорционально рабочей частоте. На помощь в решении данной ситуации приходят различные формирования с использованием дорожек, так, один из типов планарных катушек – меандр был рассмотрен в лабораторной работе №2, однако другими вариантами являются индукторы, как на рис. 127.

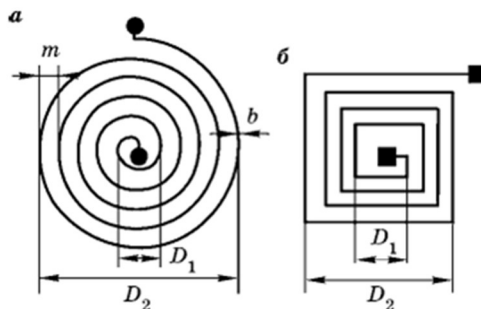


Рис. 127. Планарные катушки индуктивности

Помимо сформированных на печатных платах планарных катушек индуктивности особое внимание стоит уделять расстоянию между дорожками на печатных платах, и это важно не только со стороны взаимной емкости (лабораторная работа №2), а также по взаимным наводкам электрического и магнитного полей, пробоя токов. В аналоговых системах взаимная наводка приводит к формированию дополнительных шумов, что ухудшает отношение сигнал/шум, улучшить которое можно применением дополнительных каскадов фильтров, а это приводит к необходимости использовать дополнительное место, дополнительные дорожки, которые тоже вносят потери в целостность сигнала. Для большинства печатных плат существует стандарт, который ограничивает минимальное расстояние между проводниками. Например, стандарт IPC – табл. 17 устанавливает следующие минимальные зазоры между проводниками.

Зазоры электрических проводников			
Напряжение (DC или максимум AC), В	Внутренне расположение, мм	Расположение на поверхности (высота <3050 м над уровнем моря), мм	Расположение на поверхности (высота >3050 м над уровнем моря), мм
0-15	0,05	0,1	0,1
16-30	0,05	0,1	0,1
31-50	0,1	0,6	0,6
51-100	0,1	0,6	1,5
101-150	0,2	0,6	3,2
151-170	0,2	1,25	3,2
171-250	0,2	1,25	6,4
251-300	0,2	1,25	12,5
301-500	0,25	2,5	12,5

Однако помимо норм стандартов стоит учитывать, что технологические нормы изготовителя печатных плат могут не позволить сформировать очень малый зазор, так как формирование слишком тонкого фото трафарета является дорогостоящим процессом и требует или очень высокоразрешающего принтера или лазера, также всегда стоит помнить о возможном браке в виде тонких медных проводников между дорожками. Поэтому одним из самых простых способов улучшения характеристик ЭМС между дорожками является применения правила 3W (рис. 128).

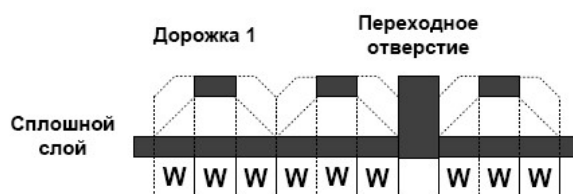


Рис. 128. Правило 3W

Но не всегда возможно применить такое расстояние между проводниками на верхних слоях, поэтому можно перевести такие дорожки на внутренние слои печатной платы, что позволяет значительно уменьшить расстояние (табл. 17), однако каждое переходное отверстие приводит к повышению индуктивности в цепи, ухудшению прочности платы и уменьшению свободного пространства для расположения дорожек.

2. Моделирование излучения поля для различных типов расположения проводников

Для примера рассмотрим печатную плату, на которой сформирована планарная катушка индуктивности, а также проведены 4 дорожки, формирующие пары с разными расстояниями между проводниками. Для расчета параметров планарных индукторов удобно использовать специализированное программное обеспечение, так как их расчет является достаточно трудоемким процессом, пример расчета индуктивности приведен на рис. 129.

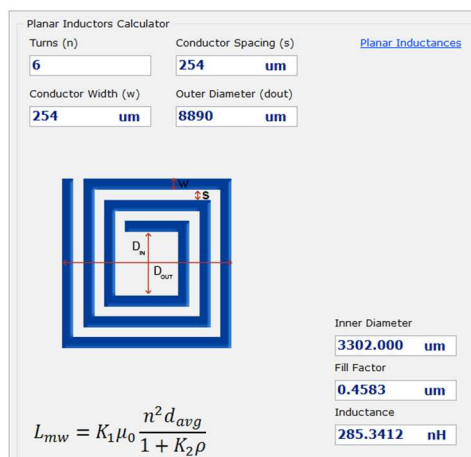


Рис. 129. Пример расчета планарных катушек индуктивности

Особый интерес для индукторов представляет излучение Н-поля и плотности магнитной энергии. Для близко расположенных дорожек особый интерес представляют взаимные наводки полей, что приводит к возникновению токов.

Рассмотрим поля, которые наблюдаются около планарного индуктора, для Е-поля (рис. 130), по полю видно, что силовые линии замыкаются на дорожках, переходя от одной к другой, причем напряженность электрического поля снижается по пути к центру индуктора.

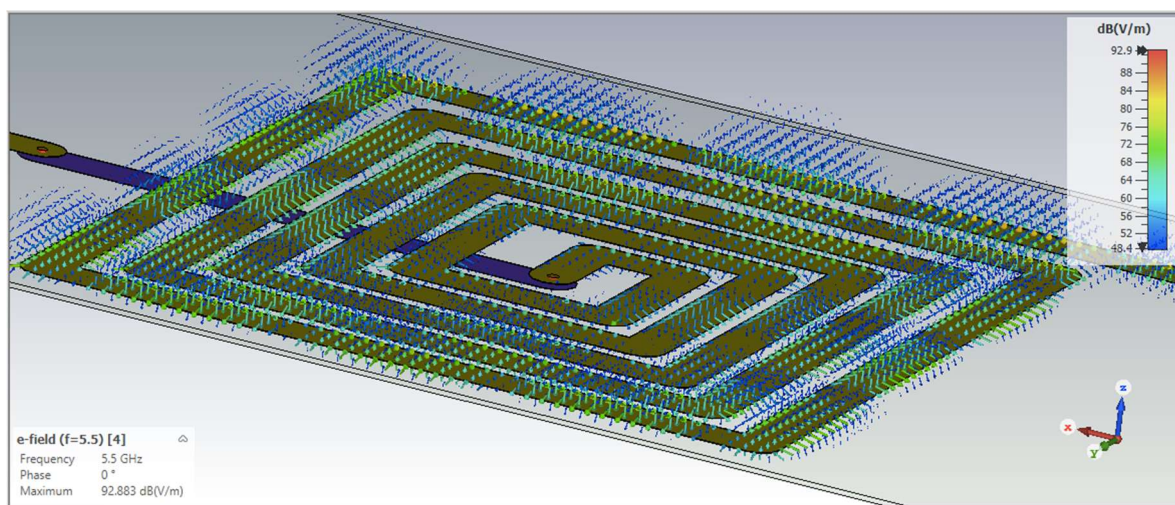


Рис. 130. Е-поле планарного индуктора

Для магнитного поля (рис. 131) видно, что линии поля огибают дорожки, что приводит к запасанию магнитной энергии, так как при прекращении протекания тока через индуктор произойдет возникновение тока в проводнике.

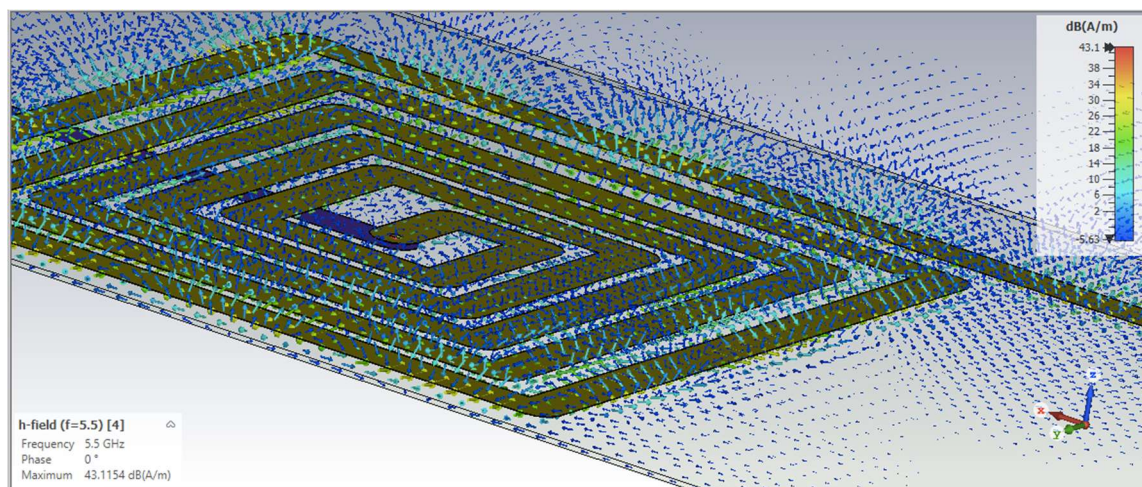


Рис. 131. Н-поле планарного индуктора

Для остальных мониторов поля важно исследовать места скопления токов, излучения энергии, так как по полученным картинам можно легко определить вихри полей вблизи проводящих дорожек. Для картины плотности магнитной энергии (Mag. Energy Dens.) особое внимание следует уделить уплотнениям вблизи мест изгиба дорожек под углом 90 градусов. Также особое внимание следует уделить пробникам поля Н и Е компоненты, так как они показывают частоты, на которых наблюдается усиленное излучение полей.

Особое внимание для двух параллельных проводников следует уделить картинам Е, Н – полей, а также поверхностным токам, которые дадут понять, как протекают токи и сигналы, а также определить наводки, возникающие в цепи. Для близкорасположенных проводников (0,2 мм) видно, что концентрация полей Е (рис. 132), Н (рис. 133) и поверхностных токов (рис. 134) уплотняется в пространстве между проводниками, чем формируется «волновод», соответственно, и возникают токи в параллельно идущей (ненагруженной) дорожке, что приведет при синхронном функционировании к возникновению шумов.

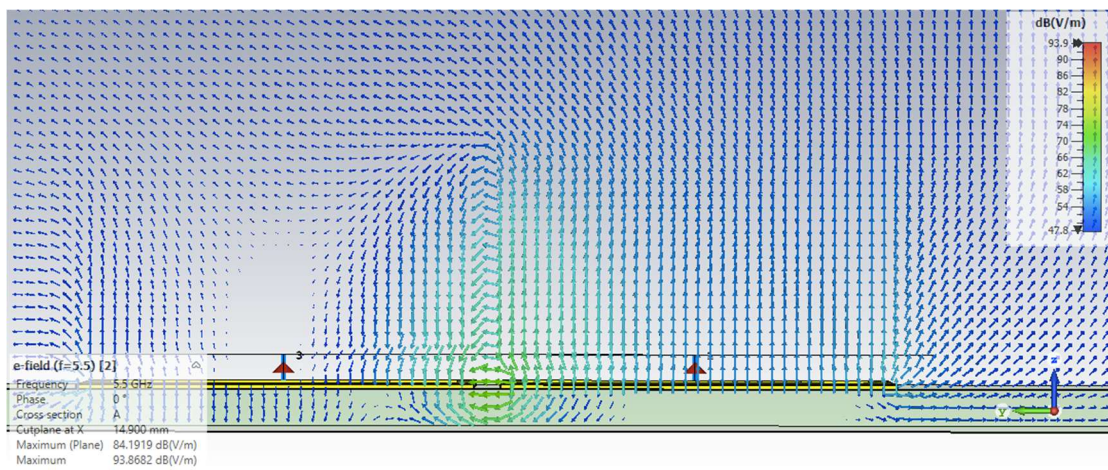


Рис. 132. Картина Е-поля для близкорасположенных дорожек (сигнал протекает по правой дорожке)

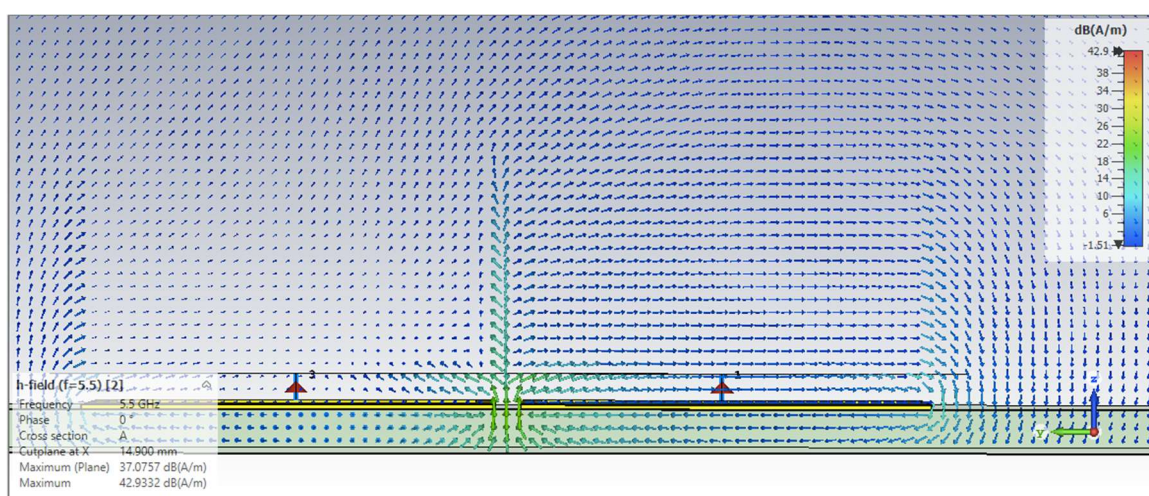


Рис. 133. Картина Н-поля для близкорасположенных дорожек

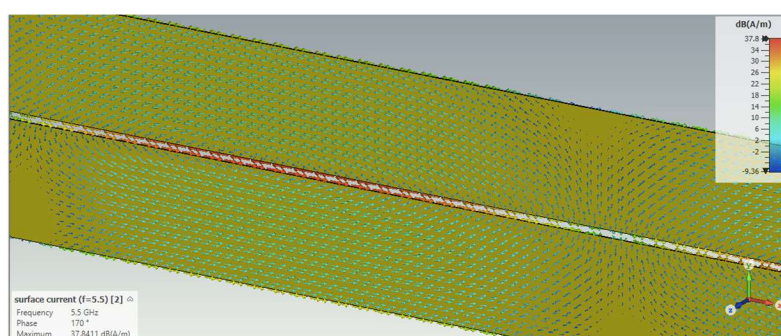


Рис. 134. Поверхностные токи для близкорасположенных дорожек

Для того, чтобы было проще оценить отличия между картинками полей при близкорасположенных дорожках и для дорожек, у которых выполняется правило 3W (в данном случае 6,3 мм). Для картины Е-поля (рис. 135), по которому видно, что напряженность поля между дорожками значительно уменьшилась, а соответственно и снизились взаимные наводки; для Н-поля также можно сделать вывод о снижении напряженности поля и взаимного влияния между дорожками

(рис. 136); для поверхностных токов (рис. 137) видно, что токи протекают именно по дорожкам, а не стремятся уплотниться в зоне между проводниками, как в копланарном волноводе.

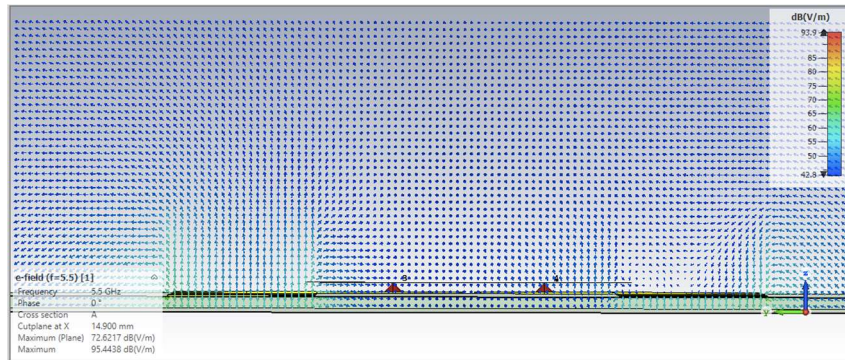


Рис. 135. Картина Е-поля для дорожек, расположенных на расстоянии более $3W$

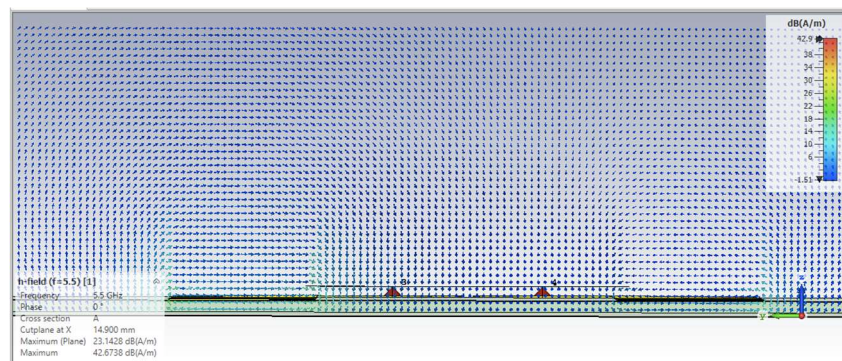


Рис. 136. Картина Н-поля для дорожек, расположенных на расстоянии более $3W$

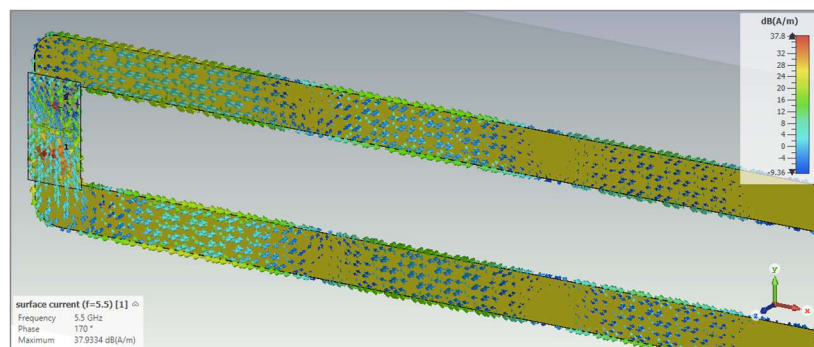


Рис. 137. Поверхностные токи для разнесенных дорожек

Таким образом, по полученным результатам в процессе данного моделирования можно сделать вывод о влиянии взаимного расположения дорожек на плате, планарных индукторов, а также картин полей на плате. Пробники полей, которые помещены между дорожками показывают, насколько сильно происходит излучение от дорожки или планарного компонента.

3. Задания для выполнения моделирования

Для каждого варианта подготовлены печатные платы, одна из которых содержит планарный индуктор, а две другие представляют собой параллельные дорожки с разным расстоянием между ними, для одной пары выполняется правило 3W (рис. 128). По результатам моделирования изучить картины полей и занести их в отчет, также в отчет занести показатели пробников поля, которые установлены на плате. Диапазон частот для моделирования выбрать в соответствии с вариантами, приведенными в табл. 18. Для картин поля можно выбрать любую частоту из диапазона.

Варианты для моделирования

Таблица 18

Вариант	Частотный диапазон, Гц
1	10 М...30 М
2	95 М...120 М
3	500 М...600 М
4	1 Г...3 Г
5	2 Г...4 Г
6	50 М...100 М
7	250 М...350 М
8	700 М...1000 М
9	1 М...20 М
10	4 Г...10 Г

Отчет должен содержать результаты моделирования, картины полей и выводы по полученным результатам.

3.7. Лабораторная работа №7 «Исследование планарных антенн на печатной плате»

Цель работы: исследование антенн, которые формируются на печатной плате с целью передачи сигналов на расстояние.

1. Краткие теоретические сведения

В современных устройствах повсеместно можно встретить технологии беспроводной связи, которые основаны на Bluetooth или Wi-Fi, однако установка крупных антенн потребует увеличения габаритов корпуса. На помощь разработчику приходят планарные антенны, которые формируются непосредственно на печатной плате (рис. 138), это позволяет снизить геометрические размеры корпусов устройств, так как данные антенны занимают немного места, повысить КПД линии передачи, так как длина линии питания для антенны небольшая, а также не используются коаксиальные линии, в которых возникают потери.

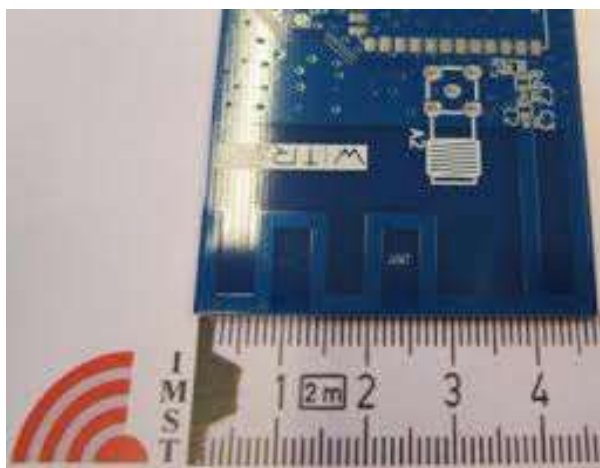


Рис. 138. Планарная антенна

При формировании планарных антенн также появляется возможность выбрать место их расположения из соображения оптимальной компоновки элементной базы на печатных платах, однако для обеспечения должного уровня защиты компонентов от излучения антенны требуется применение экранирования. Для расчета таких антенн, как правило, используется специализированное программное обеспечение, например, Antenna Magus (рис. 139), которая является компонентом CST Studio. Так в версии 2019.3 присутствует 142 модели планарных антенн (Planar Antennas), которые автоматизировано можно рассчитать и передать для моделирования в CST Studio или, используя знания о геометрических размерах, сформировать на печатной плате в Altium Designer.

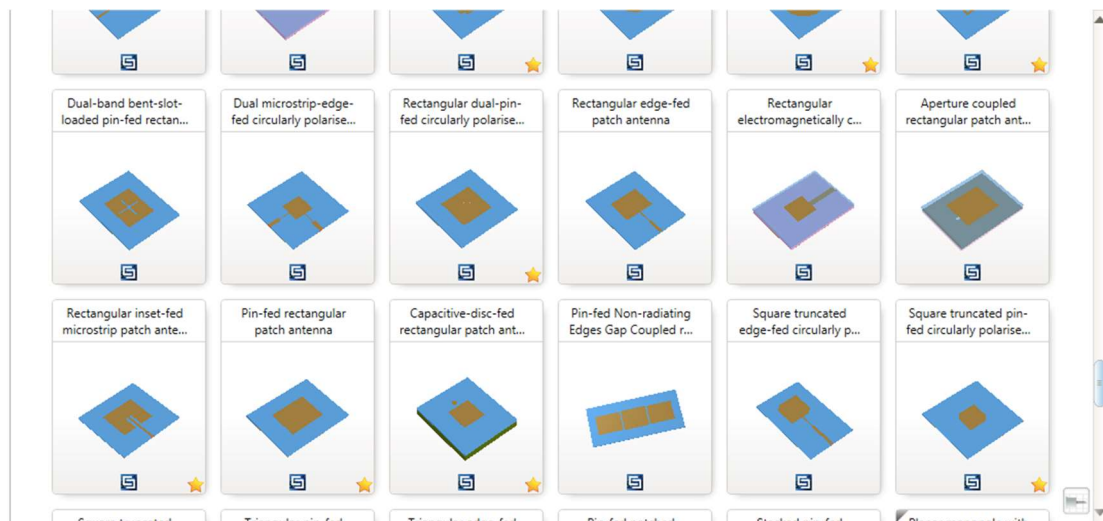


Рис. 139. Планарные антенны в Antenna Magus

Для исследования и моделирования антенн требуется вспомнить их основные показатели и характеристики, по которым можно определить частоты резонансов и диаграммы направленности.

1) S-параметры, матрица рассеяния. Для любой антенны особо важными являются значения параметров на главной диагонали S_{nn} , которые называют обратными потерями (RL – return losses). Для большинства антенн рекомендуется выставлять порт питания при моделировании с номером 1, чтобы обратные потери обозначались параметром S_{11} . На основе данных результатов возможно определить полосу работы антенны, которая определяется по уровню -10 дБ, данный диапазон частот принято записывать, как BW10dB. Элементы главной диагонали матрицы рассеивания также очень удобно переводятся в коэффициент стоячей волны по напряжению (КСВН (VSWR)):

$$S_{nn}(\text{дБ}) = 20 \lg \left(\frac{\text{КСВН} - 1}{\text{КСВН} + 1} \right). \quad (18)$$

В специализированном программном обеспечении для моделирования СВЧ устройств и изначально вычисляется именно матрица S-параметров, а затем на ее основе происходит обработка результатов.

2) Диаграмма направленности антенны позволяет определить направленность излучения антенны по отношению к идеальному изотропному излучателю, который имеет диаграмму направленности в виде сферы. Различают несколько основных видов отображения диаграммы направленности: КНД (коэффициент направленного действия (Directivity)), коэффициент усиления (Gain). Оба данных коэффициента определяют излучаемую мощность в заданном направлении. Разница заключается в том, что коэффициент усиления относит эту мощность к входной мощности, в то время коэффициент направленного излучения – к общей излучаемой мощности, как правило, данные коэффициенты равны между собой или имеют малые отличия, которыми можно пренебречь. Однако на практике

очень удобно использовать реальный коэффициент усиления (Realized Gain), так как он учитывает несогласованность импедансов антенны и линии передачи:

$$G_{realized} = (1 - \Gamma)^2 G, \quad (19)$$

где G – коэффициент усиления антенны,

$\Gamma = \frac{Z_c - Z}{Z_c + Z}$ – коэффициент отражения из-за рассогласования импедансов,

Z_c – волновое сопротивление линии передач – формула (6), л/р №3,

Z – импеданс антенны.

При построении диаграмм направленности они как правило сохраняются в полярных координатах.

2. Пример выполнения моделирования антенны с использованием CST Studio

В данном случае рассматривается прямоугольная микрополосковая патч-антенна (рис. 140).

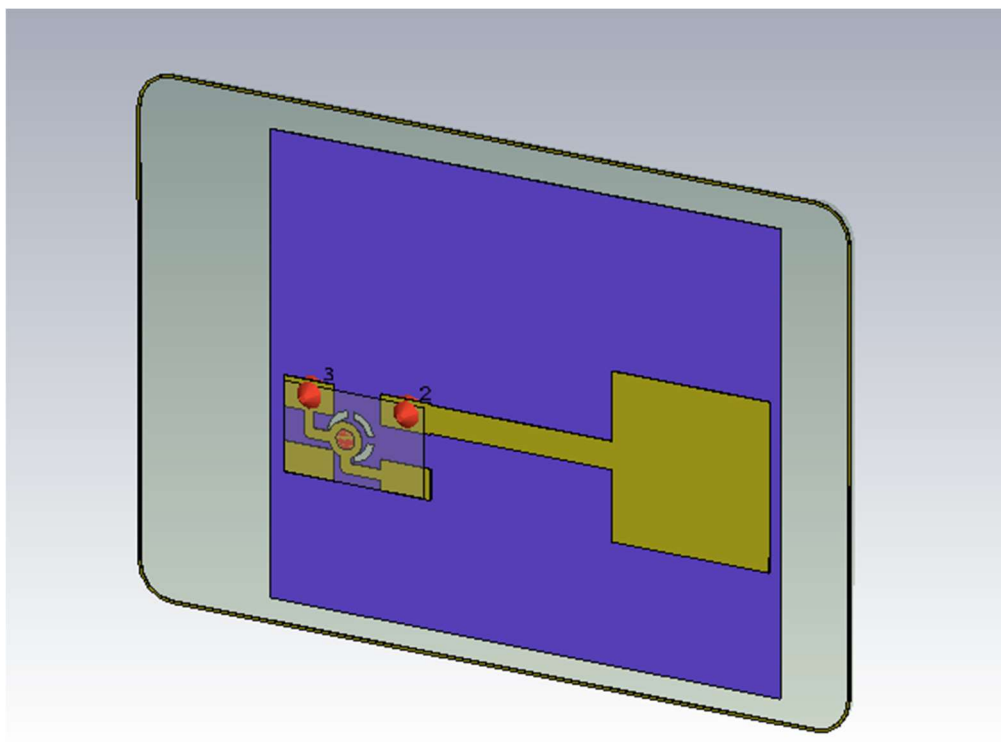


Рис. 140. Рассматриваемая в примере антенна

Первое с чего следует начать – произвести необходимые настройки, для этого необходимо установить частоту моделирования, чтобы это осуществить, необходимо перейти на вкладку моделирования и в пункте частота установить диапазон частот для моделирования (Simulation -> Frequency). Следующим пунктом необходимо проверить нормальные условия окружающей среды (во вкладке

моделирование – окружающая среда (Simulation -> Background -> Normal)), установить граница моделирования на открытые с дополнительным пространством (Boundaries -> Open (Add Space) (рис. 141)).

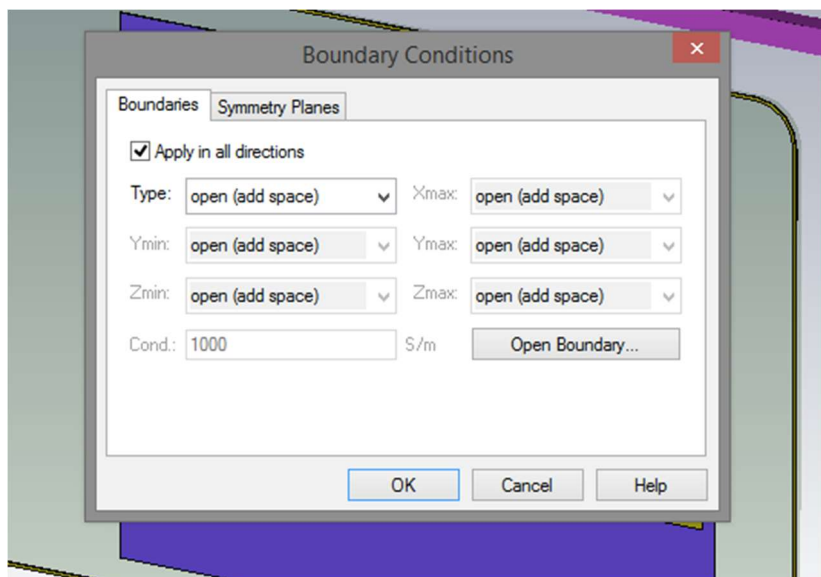


Рис. 141. Границы моделирования

В настройках вычислителя необходимо выбрать порт питания или произвести моделирование с возбуждением всех портов. После этого можно запустить моделирование для определения частот резонансов (если не известны заранее), чтобы при повторном моделировании построить диаграммы направленности. После первого моделирования исследуем график S_{11} , по полученному результату определим полосы резонанса по уровню -10 дБ (рис. 142), для построения КСВН необходимо перейти в пункт обработки результатов (Post-Processing) -> расчеты на основе S-параметров (S-parameter calculation) -> рассчитать КСВН (Calculate VSWR).

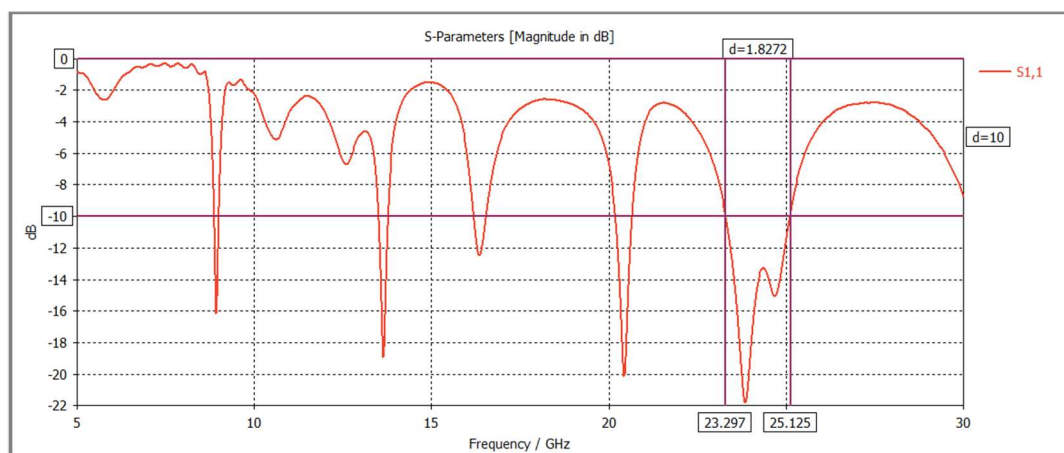


Рис. 142. График S_{11} , линиями выделена рабочая полоса BW10dB

По результатам видно, что приведенная выше антенна имеет 5 резонансных зон, однако наименьший уровень соответствует частоте 23,85 ГГц ($K_{свн} = 1,177$), именно для данной частоты и построим диаграмму направленности. Для этого перейдем в пункт моделирования – мониторы поля (Field Monitors) -> диаграмма направленности (Farfield/RCS), укажем целевую частоту, после чего произведем повторное моделирование.

Полученным результатом будет диаграмма направленности (Farfield), которая изначально отобразится в 3D виде (рис. 143).

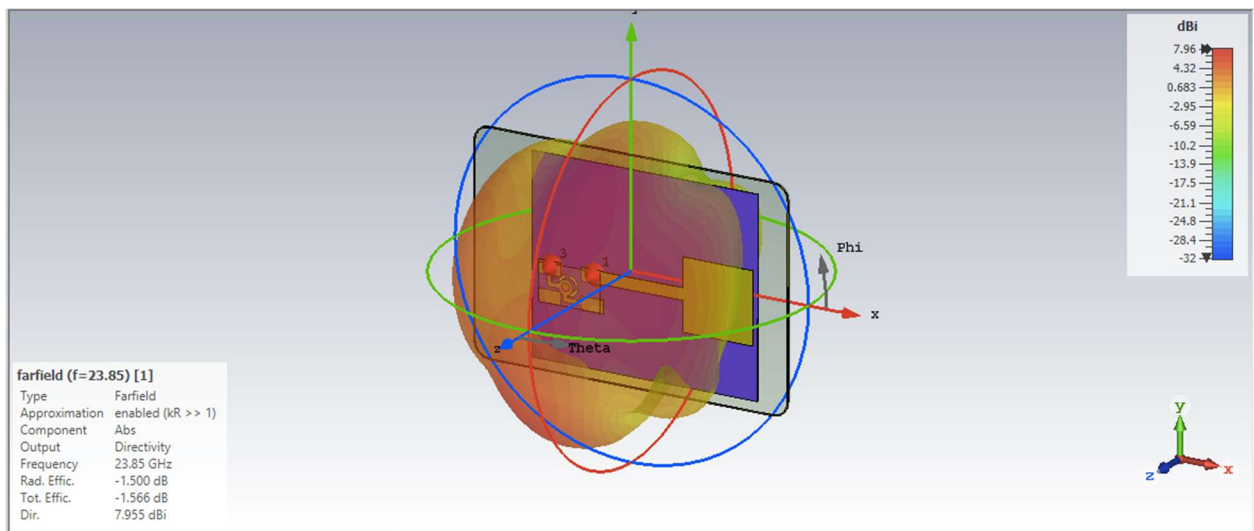


Рис. 143. КНД антенны

При отображении 3D диаграммы направленности особое внимание стоит уделить характеристикам, которые приведены в левом нижнем углу:

1) Frequency – частота, на которой построена диаграмма направленности, 23,85 ГГц;

2) Rad. Effic. – эффективность излучения, в данном случае результат отображен в децибелах (дБ) для того, чтобы увидеть в размах необходимо в верхней панели просмотра результатов переключиться в линейную шкалу (Linear Scaling), $\eta_{rad} = -1,5 \text{ дБ} = 0,7079$;

3) Tot. Effic. – КПД антенны, изначально отображен в дБ, $\eta_{tot} = -1,566 \text{ дБ} = 0,6973$;

4) Dir. – максимальное значение КНД антенны, в данном случае $D = 7,955 \text{ дБ} = 6,245$.

Также для полного анализа построим диаграммы направленности в полярных координатах при угле $\varphi = 0^\circ$ (рис. 144) и $\varphi = 90^\circ$ (рис. 145).

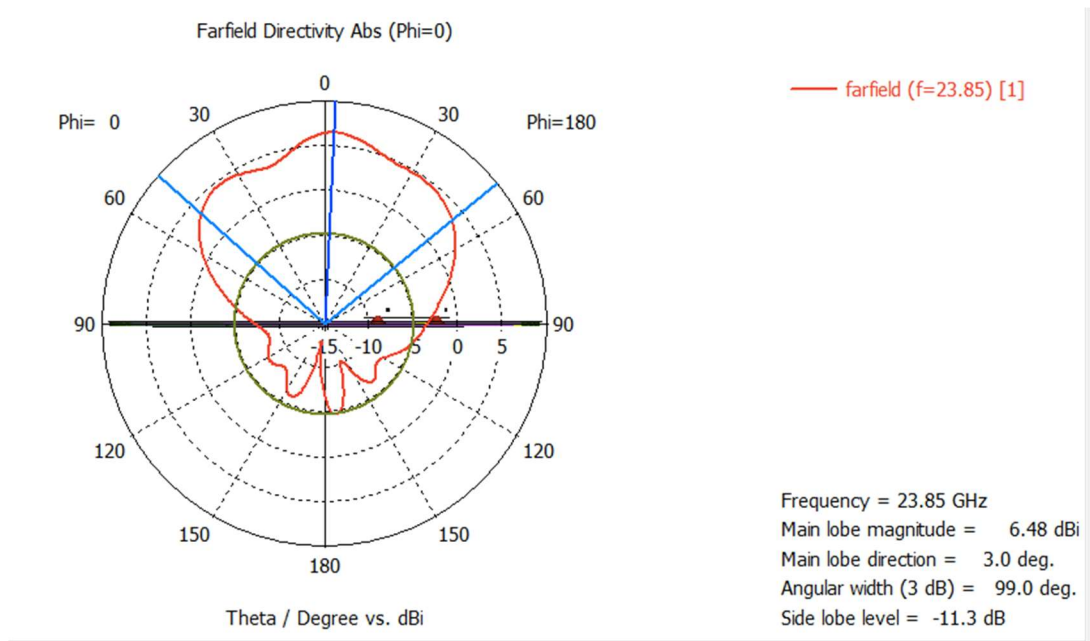


Рис. 144. Диаграмма направленности в полярных координатах, $\varphi = 0^\circ$

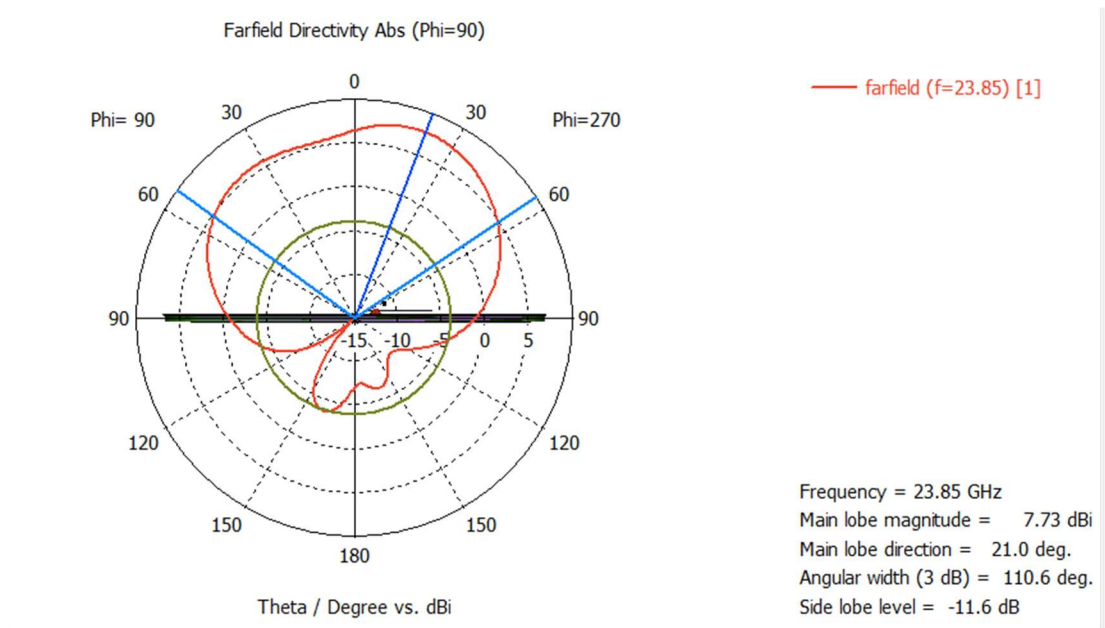


Рис. 145. Диаграмма направленности в полярных координатах, $\varphi = 90^\circ$

Особое внимание следует уделить результатам:

- 1) Frequency – частота построения диаграммы направленности;
- 2) Main lobe magnitude – КНД главного лепестка диаграммы направленности (дБ);
- 3) Main lobe direction – направление главного лепестка (градусы);
- 4) Angular width (3 dB) – ширина главного лепестка по уровню половины мощности (3 дБ);

5) Side lobe level – уровень боковых лепестков (дБ).

Проанализировав все вышеприведенные параметры, можно сделать вывод о характеристиках излучателя.

3. Задания для выполнения моделирования

Для каждого варианта подготовлена печатная плата со сформированной планарной антенной, требуется произвести моделирование и определить основные характеристики антенны, такие как, частоту резонанса, полосу пропускания по уровню 10 дБ (пример отмеченной рабочей полосы антенны приведен на рис. 142), построить КСВН; после чего добавить монитор поля – диаграмма направленности и произвести повторное моделирование. Выбор диапазона частот моделирования сделать в соответствии с табл. 19.

Варианты для выполнения заданий

Таблица 19

Вариант	Название антенны, рус. яз.	Название антенны международное	Диапазон частот, ГГц
1	Двухдиапазонная планарная G-антенна	Printed G-shaped dual- band monopole	0...7
2	Планарный петлевой диполь	Printed folded dipole	2...6
3	Микрополосковый прямоугольный патч- излучатель	Microstrip rectangular patch antenna	20...30
4	Микрополосковая планарная круглая антенна	Microstrip-fed planar elliptical monopole	2...10
5	Микрополосковый прямоугольный патч- излучатель	Microstrip rectangular patch antenna	14...35
6	F-планарная антенна	Printed inverted-F an- tenna (IFA)	1...10
7	Планарный петлевой диполь	Printed folded dipole	1...10
8	Микрополосковый прямоугольный патч- излучатель с улуч- шенными характери- стиками	Rectangular inset-fed microstrip patch	20...40
9	Планарная антенна Уда-Яги (волновой канал)	Printed Microstrip-fed Yagi-Uda Dipole Ar- ray	30...50
10	Планарный петлевой диполь	Printed folded dipole	5...20

Отчет должен содержать вид антенны, S-параметры, диаграммы направленности.

3.8. Лабораторная работа №8 «Исследование экранирования печатных плат»

Цель работы: изучить цели и основные методы экранирования печатных плат.

1. Краткие теоретические сведения

Экранирование является самым простым способом улучшить характеристики электромагнитной совместимости на печатных платах, однако прибегать к данному способу рекомендуется только в крайних случаях, когда другими способами улучшить характеристики невозможно. Для экранирования, как правило, применяются алюминиевые экраны, которыми накрываются или отдельные дорожки, группы компонентов или вся печатная плата. Применение экранов значительно усложняет процесс изготовления печатной платы, повышает ее стоимость.

Если после применения всех рекомендаций по разработке схем и печатных плат, ваша система излучает слишком много шума в виде Е-поля и Н-поля или слишком восприимчива к внешним помехам, которые поступают из вне, применяют экранирование. На практике экранирование представляет собой размещение проводящей поверхности вокруг критических участков на печатной плате так, чтобы электромагнитные поля были значительно ослаблены комбинациями отражения и поглощения от материала.

Важным пунктом в выборе метода и типа экранирования является диапазон частот, в котором должна достигаться высокая эффективность. Для всего частотного диапазона от самых низких частот до сверхвысоких в роли экрана применяют цельнометаллический корпус (блоки питания), но, если требуется обеспечить экранирование лишь в высокочастотном диапазоне (> 30 МГц), достаточно будет тонкого проводящего покрытия, которое наносится на пластиковый корпус в виде пленки.

Чтобы определить эффективность экранирования, необходимо найти отношение полей до установки экрана и после. Эффективность экранирования различных материалов очень сильно отличается в зависимости от того, какую составляющую требуется экранировать: магнитную или электрическую.

Эффективность экранирования принято разделять на классы:

- 1) эффективность ниже 20 дБ – минимальное экранирование;
- 2) эффективность от 20 до 80 дБ – средняя эффективность экранирования;
- 3) эффективность от 80 до 120 дБ – выше средней;
- 3) эффективность свыше 120 дБ – недостижима экономически эффективными мерами.

Простейший, идеальный электрический экран представляет собой коробку без отверстий, в основе которого лежит материал с нулевым сопротивлением,

другое название данной конструкции – клетка Фарадея, и данную конструкцию невозможно реализовать на практике.

Майкл Фарадей описывал попытку построения такого экрана в сборнике своих трудов [3] следующим образом:

«У меня была построена камера, которая представляла собой куб размерами 12 футов (*1 фут равен 30,48 см*), с проходящей вдоль и поперек нее в разных направлениях жестко закреплёнными полосками оловянной фольги, чтобы все это имело хорошую металлическую связь. Я жил внутри этого куба и проводил испытания электрических полей с использованием электрометров и другие тесты, и при этом я не смог выделить влияние полей, которые были снаружи куба, который был сильно заряжен так, что с внешнего корпуса срывались большие искры с каждой его поверхности»

Любой реальный экран в отличие от идеального не может обеспечить бесконечного затухания электромагнитных полей по следующим причинам:

1) Материал изготовления экрана не идеален ввиду неравномерностей и погрешностей в процессе изготовления;

2) Неидеальная пайка и крепление экрана приводит к появлению отверстий, через которые может как излучаться, так и проникать поле под экран.

Эффективность экранирования можно представить в виде суммы трех компонентов: потери на отражение, поглощение и повторное отражение:

$$SE_{(dB)} = R_{(dB)} + A_{(dB)} + B_{(dB)}, \quad (20)$$

где $SE_{(dB)}$ – эффективность экранирования, дБ;

$R_{(dB)}$ – потери на отражение, дБ;

$A_{(dB)}$ – потери на поглощение, дБ;

$B_{(dB)}$ – потери на повторное отражение, дБ.

1) Потери на отражение ($R_{(dB)}$) зависят от отношения волнового сопротивления к сопротивлению экрана, которое зависит от проводимости материала, его проницаемости и частоты. Потери на отражение уменьшаются при увеличении частоты для Е-поля и увеличиваются для Н-поля. В ближней же зоне, то есть на расстоянии менее $\lambda/2\pi$, расстояние между источником излучения и экраном также будет оказывать влияние на потери на отражение. С ростом расстояния это влияние начинает уменьшаться, так как волновое сопротивление для плоской волны постоянно.

2) Потери на повторное отражение ($B_{(dB)}$) незначительны в большинстве случаев, если потери на поглощение превышают 10 дБ, и больше зависят от толщины экрана и его коэффициента поглощения.

Обратной величиной к коэффициенту поглощения является глубина скин-слоя (δ), которая является мерой магнитного параметра, стремящейся ограничить переменный ток на поверхности проводника. Глубина скин-слоя вычисляется по следующей формуле:

$$\delta = \sqrt{\frac{2}{2\pi f \mu_0 \mu_r \sigma}}, \quad (21)$$

где δ – глубина скин-слоя, м;

σ – удельная проводимость материала, См/м;

f – частота, Гц;

μ_0 – магнитная проницаемость вакуума;

μ_r – магнитная проницаемость материала.

Однако использование данной формулы является достаточно неудобным, так как все значения выражены в значениях системы СИ, поэтому на практике применяют модифицированную формулу:

$$\delta = 6,61 \cdot (\mu_r \cdot \sigma_r \cdot f)^{-0,5}, \text{ см}, \quad (22)$$

где δ – глубина скин-слоя, см;

μ_r – магнитная проницаемость материала;

f – частота, Гц;

σ_r – удельная проводимость материала относительно меди (таблица 20) = $\frac{\sigma_{\text{вещества}}}{\sigma_{\text{меди}}} = \frac{\sigma_{\text{вещества}}}{5,96 \cdot 10^7}$

Характеристики некоторых материалов

Таблица 20

Материал	σ_r	μ_r	$\sigma_r \cdot \mu_r$	σ_r / μ_r
Серебро	1,05	1	1,05	1,05
Медь	1	1	1	1
Золото	0,7	1	0,7	0,7
Алюминий	0,61	1	0,61	0,61
Латунь	0,26	1	0,26	0,26
Бронза	0,18	1	0,18	0,18
Олово	0,15	1	0,15	0,15
Свинец	0,08	1	0,08	0,08
Никель	0,2	100	20	$2 \cdot 10^{-3}$
Нержавеющая сталь (430)	0,02	500	10	$4 \cdot 10^{-5}$
Мю-металл (1 кГц)	0,03	20	600	$1,5 \cdot 10^{-6}$
Супер перм-аллой (1 кГц)	0,03	100	3	$3 \cdot 10^{-7}$

В соответствии с формулой (22) глубина скин-слоя для меди при частоте 30 МГц составит 0,012 мм. Что приводит к доминированию потерь на поглощение.

Картины потерь на поглощение и отражение в материале экрана можно отобразить, как на рис. 146.

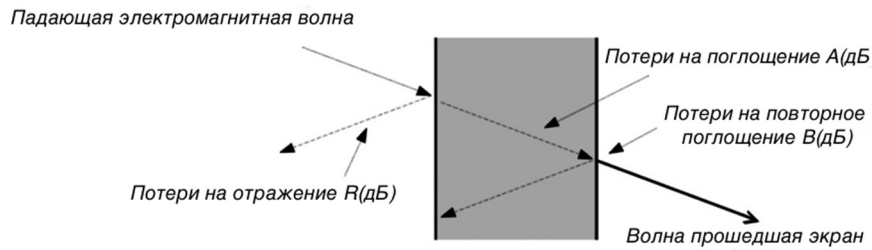


Рис. 146. Картины отражений и потерь на экране

На рис. 147 показаны суммарные потери на отражение и поглощение для алюминиевой фольги толщиной 0,05 мм ($\sigma_r = 0,61$; $\mu_r = 1$) и листовой стали толщиной 0,5 мм ($\sigma_r = 0,1$; $\mu_r = 60$) в зависимости от частоты.

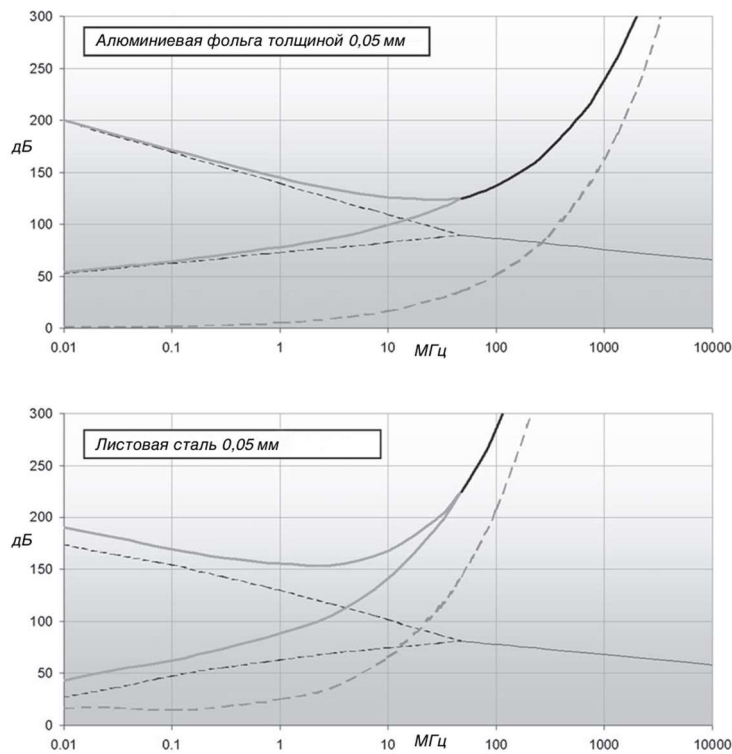


Рис. 147. Потери на поглощение и отражение для алюминия и стали

Большинство видов потерь можно предсказать заранее, воспользовавшись следующими формулами:

Потери на отражение:

$$\text{Е-поле: } R_{(дБ)} = 322 - 10 \log_{10} \left(\frac{\mu_r}{\sigma_r} \right) \cdot (r^2 \cdot f^3), \quad (23)$$

$$\text{Н-поле: } R_{(дБ)} = 15 - 10 \log_{10} (\mu_r / \sigma_r) \cdot 1 / (r^2 \cdot f), \quad (24)$$

$$\text{Плоская волна: } R_{(дБ)} = 168 - 10 \log_{10} (\mu_r / \sigma_r) \cdot (f), \quad (25)$$

Потери на поглощение:

$$A_{(dB)} = 0,1314 \cdot t_{mm} \cdot \sqrt{\mu_r \cdot \sigma_r \cdot f}, \quad (26)$$

где μ_r – магнитная проницаемость материала;

f – частота, Гц;

σ_r – удельная проводимость материала относительно меди;

t_{mm} – толщина экрана, мм.

Особое внимание следует уделять отверстиям в экране, которые необходимы для охлаждения и контроля за индикаторами внутри корпусов. Утечка электромагнитных волн через отверстия на корпусе зависит от самого крупного размера отверстия (d) и минимальной длины волны (λ) из диапазона частот, который необходимо подавить экранированием. Если $\lambda \leq 2d$, тогда экранирование будет практически отсутствовать, а частота, при которой прекращается эффективная работа экрана называется частотой среза, соответствующая ей длина волны – критической.

Для более низких частот ($\lambda > 2d$) эффективность экранирования будет линейно возрастать на 20 дБ за декаду (рис. 148) до предельных значений для материала. Если сравнить рис. 147 и 148, то с практической точки зрения особое внимание стоит уделять именно отверстиям на корпусе, так, для частоты в 1 ГГц, чтобы обеспечить экранирование в 20 дБ разрешенный размер отверстия составляет 16 мм.

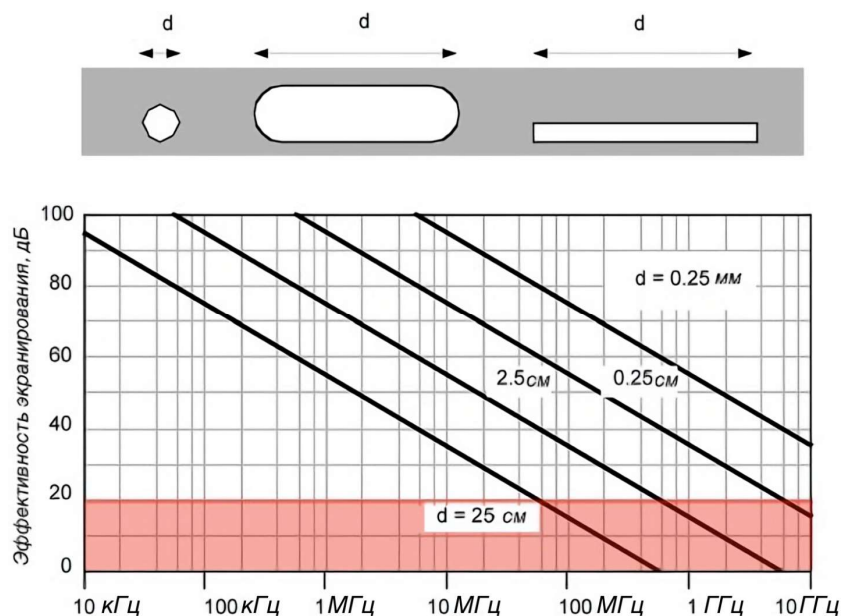


Рис. 148. Влияние отверстий на эффективность экранирования, красная зона – эффективность ниже 20 дБ

Вышеупомянутая теория по экранированию не должна восприниматься слишком буквально, так для упрощения рекомендуется предполагать, что экран

является идеальным, а также что барьер находится в дальней зоне относительно источника поля и/или плоской падающей волны. Особо внимание стоит обращать лишь на размеры отверстий и на расстояние между ними. Ввиду трудности расчетов значительно проще произвести моделирование, чтобы определить основные характеристики экранирования на печатной плате.

2. Пример выполнения моделирования эффективности экранирования

Для изучения эффективности экранирования необходимо подготовить и произвести моделирование печатной платы до установки экрана и после. В CST Studio мы можем оценить эффективность экранирования путем использования пробников поля, которые формируют вокруг исследуемой платы сферу (рис. 149). После моделирования необходимо определить максимальные значения пробников для Е и Н полей.

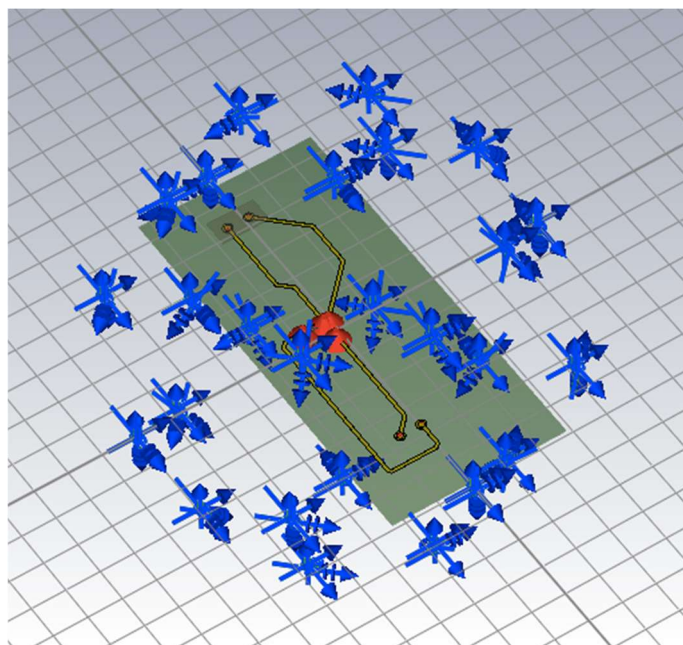


Рис. 149. Сфера из пробников вокруг неэкранированной платы

Для определения пиковых значений, которые записаны в пробниках поля можно воспользоваться: Macros -> Results -> EMC -> Peak Field Values from Probes. После чего необходимо произвести сравнение результатов моделирования для экранированной и неэкранированной печатной платы. Если мы будем сразу сравнивать значения в дБ, тогда эффективность экранирования будет определяться разностью напряженности полей до и после экранирования, а если напряженности поля представлены в В/м (для Е-поля) или в А/м (для Н-поля), тогда необходимо воспользоваться формулой:

$$SE_{(dB)} = 20 \lg \left(\frac{F_{nosh}}{F_{sh}} \right), \quad (27)$$

где $SE_{(dB)}$ – эффективность экранирования, дБ;

F_{nosh} – напряженность поля до экранирования, В/м или А/м;

F_{sh} – напряженность поля после экранирования, В/м или А/м.

Так, по результатам обработки, эффективность экранирования для Е-поля приведена на рис. 150, причем минимальные уровни на частотах 3,288 ГГц и 4,084 ГГц вызваны наличием вентиляционных отверстий, через которые излучается Е-поле.

Для магнитного поля (H) – рис. 151 можно увидеть высокую эффективность экранирования, намного превышающую 20 дБ, за исключением частот 3,288 ГГц и 4,084 ГГц, вызванных вентиляционными отверстиями в экране.

В качестве экрана применялся алюминиевый лист толщиной 0,1 мм; пробники поля располагались на сфере радиусом 60 мм.

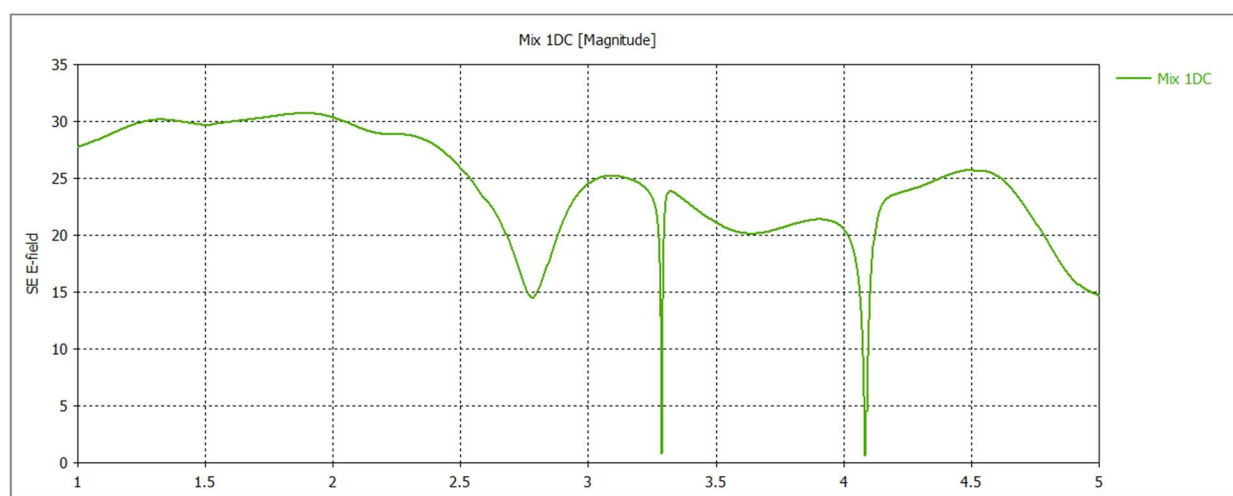


Рис. 150. Эффективность экранирования для Е-поля в дБ

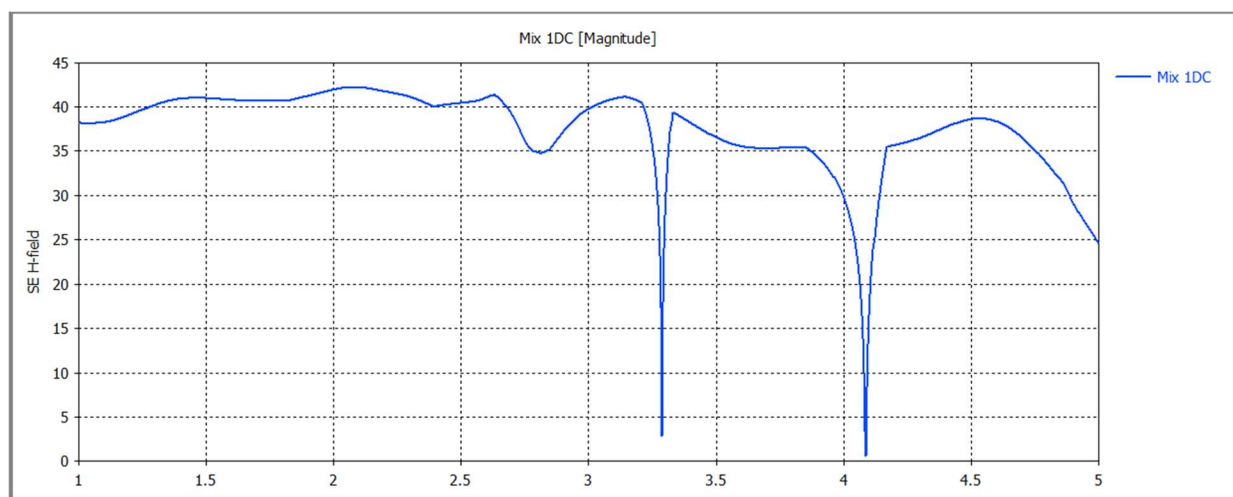


Рис. 151. Эффективность экранирования для Н-поля в дБ

Благодаря просмотру картины полей мы можем увидеть утечку Е-поля через отверстие охлаждения (рис. 152), чтобы этого избежать необходимо уменьшить отверстия охлаждения или заменить их сеткой с периодически чередующимися отверстиями $\lambda > 2d$.

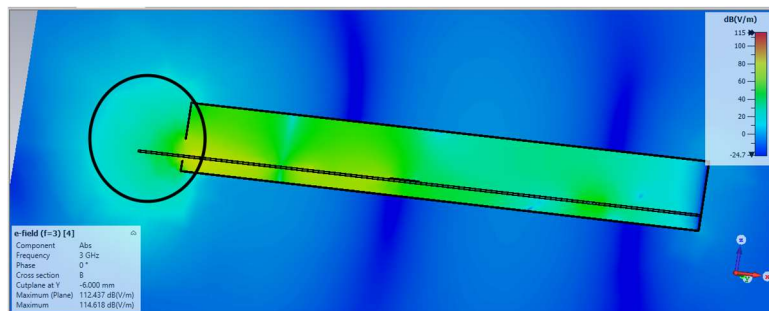


Рис. 152. Утечка Е-поля через отверстие охлаждения

Таким образом, специализированное программное обеспечение позволяет рассчитать эффективность экранирования электромагнитных волн, а также увидеть место, где происходит утечка волн, что приводит к резкому ухудшению эффективности экранирования.

3. Задания для выполнения моделирования

Для каждого варианта подготовлены печатные платы для моделирования, для которых уже установлены пробники поля и настроены параметры моделирования, требуется произвести моделирование и определить эффективность экранирования. Варианты моделирования приведены в табл. 21.

Варианты для выполнения моделирования

Таблица 21

Вариант	Диапазон частот, ГГц	Радиус сферы пробников поля, мм	Порт питания
1	1...5	30	P1(J1-1)
2	3...7	40	P8 (IC1-2)
3	2...6	32	P6 (IC1-7)
4	8...11	30	P5 (IC1-13)
5	10...13	29	P4 (J2-2)
6	6...10	30	P7 (IC1-1)
7	1...4	33	P2 (J1-2)
8	15...20	30	P1(J1-1)
9	7...11	29	P8 (IC1-2)
10	5...11	30	P1(J1-1)

На основе моделирования определить максимальные значения полей на пробниках (Macros -> Results -> EMC -> Peak Field Values from Probes) и определить эффективность экранирования, по результатам чего построить график эффективности экранирования от частоты.

4. Общие рекомендации по улучшению электромагнитной совместимости печатных плат

Для того чтобы улучшить характеристики электромагнитной совместимости печатных плат, а также для улучшения целостности сигналов необходимо помнить и стараться выполнить ряд простых правил.

Правило №1 – использование максимально возможной ширины проводника.

Очень часто изначально в программах установлена ширина проводника в 10 мил (0,254 мм) и многие инженеры не меняют ее, что делает данное значение, наряду с 6 мил (0,15 мм), самым распространённым в мире. Использование такой ширины проводника может привести к следующим проблемам:

1) Падение напряжения при протекании тока, так как в соответствии с законом Ома ширина проводника обратно пропорциональна сопротивлению. Чем больше Омическое сопротивление, тем выше значение падения напряжения.

2) Нагрев проводника, так как при более высоком уровне сопротивления, в соответствии с законом Джоуля-Ленца, будет выделяться большее число тепла при протекании того же уровня тока. Так, ток в 7-12 А приведет к расплавлению медного проводника шириной в 6-10 мил, и что самое опасное, может привести даже к возгоранию.

3) Паразитная индуктивность линии также зависит от ширины проводника, так, чем меньше сечение проводника, тем больше его индуктивность. Так, любой отрезок линии передач можно представить в виде эквивалентной схемы из соединения паразитных активного сопротивления, индуктивности и емкости. Данные параметры оказывают влияние на высоких частотах.

4) Механическая прочность более узкого проводника хуже, нежели чем широкого, так как меньше площадь контакта с диэлектрической подложкой.

Все эти проблемы легко решить, если использовать проводники с максимально возможной шириной дорожки. Пример тонкого проводника приведен на рис. 153, а использование более оптимального – широкого на рис. 154.

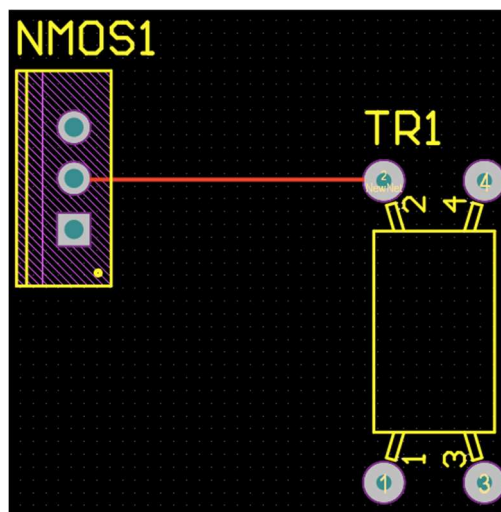


Рис. 153. Пример неоптимального использования ширины проводника

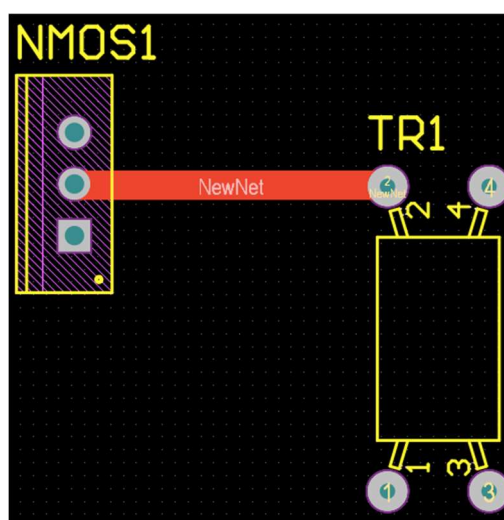


Рис. 154. Пример использования широкого (оптимального) проводника

Правило №2 – оптимальное подключение к контактным площадкам элементов. Выводы компонентов, переходные отверстия, которые встречаются на печатной плате, должны оптимально подключаться к проводящим дорожкам. Если данное условие не выполняется могут возникнуть следующие проблемы:

1) Низкая механическая прочность. Так, при замене вышедшего из строя компонента может произойти отслоение дорожки от печатной платы.

2) Технологические сложности в процессе производства печатных плат, так как возникает дополнительный брак, вызванный тем, что толщина дорожки слишком маленькая.

Чтобы избежать данные проблемы рекомендуется использовать ширину проводника равную 80% ширины площадки подключения, если же соединяются компоненты с разной шириной, переход рекомендуется сделать плавным, если это невозможно сделать, то рекомендуется привязывать размеры к минимальной ширине проводника. Пример тонкого соединения приведен на рис. 155, идеального на рис. 156, допустимого на рис. 157.



Рис. 155. Пример неоптимального соединения дорожек

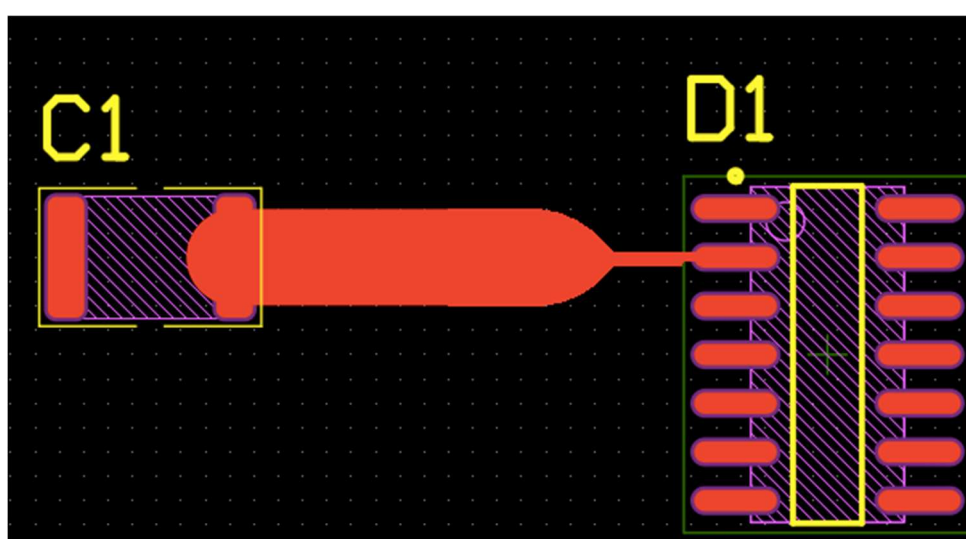


Рисунок 156. Идеальный (плавный) переход

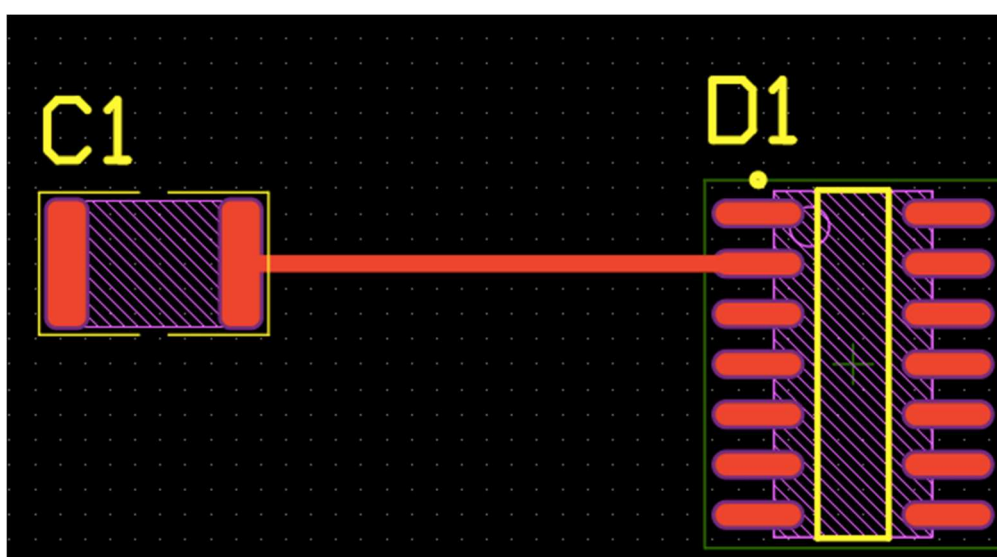


Рис. 157. Допустимый вид соединения
(80% от минимальной ширины контактной площадки)

Правило №3 – цепи питания. Если на схеме присутствует фильтрующий конденсатор, то дорожка должна сначала пройти через него, а потом на вход ножки, а не наоборот. Неграмотное соединение может привести к:

- 1) Пульсации на выходе элемента.
- 2) Выход из строя компонента и его нестабильная работа.

Для решения данной проблемы рекомендуется использовать максимально широкие дорожки и запитывать цифровые компоненты через фильтрующий конденсатор.

Правило №4 – заземление. Заземление всегда должно быть максимальной ширины, чтобы обеспечить минимальное сопротивление. Невыполнение этого правила может вызвать следующие проблемы:

- 1) Нестабильность работы устройства и сильные помехи.
- 2) Нагрев тонкого проводника, так как на землю стекается ток со всех элементов.

Для решения данной проблемы достаточно использовать полигональное заполнение земляного полигона.

Правило №5 – зазор между проводниками. Для оптимальной работы устройства рекомендуется устанавливать расстояние между проводниками в соответствии с правилом 3W (рис. 158), чтобы уменьшить взаимные наводки.

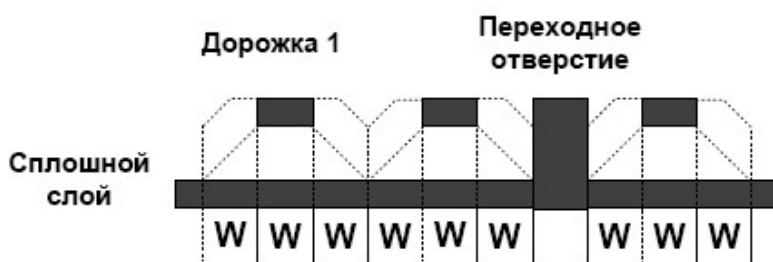


Рис. 158. Правило 3W

Правило №6 – переходные отверстия. Необходимо стараться всегда свести к минимуму число переходных отверстий, так как их большое число приводит к уменьшению полезного пространства на плате, повышается индуктивность цепей, понижение механической прочности.

Правило №7 – экранирование. Данный способ является самым простым по улучшению характеристик ЭМС, однако это приводит к повышению стоимости устройства, усложнению последующего ремонта. Поэтому данный способ рекомендуется применять в последнюю очередь, когда все другие методы и способы уже были реализованы, а излучение по-прежнему высокое.

ЗАКЛЮЧЕНИЕ

С ростом частот работы радиоэлектронных устройств на новый уровень выходят требования по обеспечению электромагнитной совместимости компонентов печатной платы. Чем сложнее устройство, тем более тяжелым становится моделирование печатной платы и исследование ее характеристик по ЭМС.

Современное программное обеспечение позволяет производить комплексное моделирование с отображением картин полей, что значительно упрощает обнаружение утечек и излишнего излучения поля в процессе работы устройства, чтобы их компенсировать путем модификации конструкции.

Существует достаточно мало комплексных источников, которые могли бы полностью описать все возможные способы улучшения характеристик ЭМС и причин их ухудшения из-за неправильной конструкции. Для разработчика всегда открывается большое число возможностей по улучшению электромагнитных характеристик печатной платы, самым простым способом при этом по-прежнему остается экранирование металлическим корпусом.

БИБЛИОГРАФИЧЕСКИЙ СПИСОК

1. Wilson P. The Circuit Designer's Companion / P. Wilson. – Third Edition, - Elsevier.: UK – 2012, 439 p.
2. Jones David L. PCB Design Tutorial / David L. Jones, - USA – 2004, 25 p.
3. Faraday M. Experimental Researches in Electricity, Volume 1 / M. Faraday, - USA – 1838, 336 p.
4. Milovanović B. Modelling of Printed Circuit Boards in Closed Environment Using TLM Method / B. Milovanović, N. Dončov, J. Joković // Proceedings of Small Systems Simulation Symposium 2012. – 2012. – P. 93 – 96.
5. ГОСТ IEC61188-1-2–2013. Печатные платы и печатные узлы проектирование и применение. – М.: Стандартиформ, 2014. – 34 с.
6. Research: The Bypass Capacitor in High-Speed Environments / Texas Instruments; SCBA007A. – Texas, USA, 1996. – 8 p.
7. Research: Decoupling techniques / Analog Devices; MT-101 Tutorial. – Norwood MA, USA, 2009. – 14 p.
8. Clean Power foe Every IC. Internet URL: <https://www.allaboutcircuits.com/technical-articles/clean-power-for-every-ic-part-1-understanding-bypass-capacitors/>
9. Chung D. L. Applied Material Science: Applications for Engineering Materials in Structural, Electronics, Thermal, and Other Industries / D. L. Chung, - Florida: CRS Press – 2001, 231 p.

ОГЛАВЛЕНИЕ

Введение	3
1. Основные сведения о разработке печатных плат	4
1.1. Единицы измерения при проектировании печатных плат (метрическая и английская системы).....	4
1.2. Подготовка печатной платы к выпуску в производство.....	5
2. Программное обеспечение, используемое для анализа характеристик печатных плат	9
2.1. Основы работы в программе Altium Designer	9
2.2. Использование программного обеспечения CST Studio.....	12
3. Лабораторный практикум	45
3.1. Лабораторная работа №1 «Исследование времени задержки сигналов после прохождения по дорожкам печатной платы».....	45
3.2. Лабораторная работа №2 «Исследование целостности сигналов на печатной плате с использованием инструмента SI-TD, SI-FD для цифровых устройств».....	57
3.3. Лабораторная работа №3 «Исследование целостности линий питания на печатной плате (PI)».....	71
3.4. Лабораторная работа №4 «Исследование падений напряжения и токов в процессе протекания по линии питания IR-Drop».....	84
3.5. Лабораторная работа №5 «Исследование влияния материалов изготовления на характеристики печатной платы путем использования CST Microwaves Studio».....	94
3.6. Лабораторная работа №6 «Исследование влияния расстояния между дорожками на излучаемые поля».....	99
3.7. Лабораторная работа №7 «Исследование планарных антенн на печатной плате».....	106
3.8. Лабораторная работа №8 «Исследование экранирования печатных плат».....	113
Заключение	125
Библиографический список	126

Учебное издание

Федоров Сергей Михайлович
Ищенко Евгений Алексеевич
Сиваш Михаил Александрович

**ЭЛЕКТРОМАГНИТНАЯ СОВМЕСТИМОСТЬ
РАДИОТЕХНИЧЕСКИХ СИСТЕМ**

Лабораторный практикум

Рисунок на обложке выполнен Е. А. Ищенко.

Компьютерный набор: К. А. Бердников
Редактор Е. А. Кусаинова
Подписано к изданию
Объем данных Мб

ФГБОУ ВО «Воронежский государственный технический университет»
394026 Воронеж, Московский проспект, 14

Участок оперативной полиграфии издательства ВГТУ
394026 Воронеж, Московский проспект, 14