

МИНИСТЕРСТВО ОБРАЗОВАНИЯ И НАУКИ РОССИЙСКОЙ ФЕДЕРАЦИИ  
ФЕДЕРАЛЬНОЕ ГОСУДАРСТВЕННОЕ БЮДЖЕТНОЕ  
ОБРАЗОВАТЕЛЬНОЕ УЧРЕЖДЕНИЕ  
ВЫСШЕГО ОБРАЗОВАНИЯ  
«ВОРОНЕЖСКИЙ ГОСУДАРСТВЕННЫЙ ТЕХНИЧЕСКИЙ УНИВЕРСИТЕТ»  
(ФГБОУ ВО «ВГТУ», ВГТУ)

«УТВЕРЖДАЮ»

Председатель Ученого совета факультета радиотехники и электроники

проф. Небольсин В.А. \_\_\_\_\_

(подпись)

\_\_\_\_\_ 2016 г.

## УЧЕБНО-МЕТОДИЧЕСКИЙ КОМПЛЕКС ДИСЦИПЛИНЫ

### Проектирование БИС

(наименование дисциплины по учебному плану ООП)

для направления подготовки (специальности): 11.03.04 Электроника и нанoeлектроника  
(код, наименование)

Профиль подготовки (специализация): Микроэлектроника и твердотельная электроника  
(название профиля, магистерской программы, специализации по УП)

Форма обучения очная Срок обучения нормативный

Кафедра полупроводниковой электроники и нанoeлектроники  
(наименование кафедры-разработчика УМКД)

УМКД разработал: Строгонов А.В., д.т.н.  
(Ф.И.О., ученая степень авторов разработки)

Рассмотрено и одобрено на заседании методической комиссии ФРТЭ  
(наименование факультета)

Протокол № \_\_\_\_\_ от « \_\_\_\_\_ » \_\_\_\_\_ 2016 г.

Председатель методической комиссии Москаленко А.Г.  
(Ф.И.О)

Воронеж 2016 г.

МИНИСТЕРСТВО ОБРАЗОВАНИЯ И НАУКИ РОССИЙСКОЙ ФЕДЕРАЦИИ  
 ФЕДЕРАЛЬНОЕ ГОСУДАРСТВЕННОЕ БЮДЖЕТНОЕ  
 ОБРАЗОВАТЕЛЬНОЕ УЧРЕЖДЕНИЕ  
 ВЫСШЕГО ОБРАЗОВАНИЯ  
 «ВОРОНЕЖСКИЙ ГОСУДАРСТВЕННЫЙ ТЕХНИЧЕСКИЙ УНИВЕРСИТЕТ»  
 (ФГБОУ ВО «ВГТУ», ВГТУ)

«УТВЕРЖДАЮ»

Председатель Ученого совета факультета радиотехники и электроники

проф. Небольсин В.А. \_\_\_\_\_

(подпись)

\_\_\_\_\_ 2016 г.

## РАБОЧАЯ ПРОГРАММА ДИСЦИПЛИНЫ

### Проектирование БИС

(наименование дисциплины (модуля) по УП)

**Закреплена за кафедрой:** полупроводниковой электроники и наноэлектроники

**Направление подготовки (специальности):** 11.03.04 Электроника и наноэлектроника  
 (код, наименование)

**Профиль:** Микроэлектроника и твердотельная электроника  
 (название профиля по УП)

**Часов по УП: 144; Часов по РПД: 144;**

**Часов по УП (без учета часов на экзамены): 108; Часов по РПД: 108;**

**Часов на самостоятельную работу по УП: 24 (22%);**

**Часов на самостоятельную работу по РПД: 24 (22%)**

**Общая трудоемкость в ЗЕТ: 4;**

**Виды контроля в семестрах (на курсах):** Экзамены - 8; Зачеты - 0; Зачеты с оценкой – 0;

Курсовые проекты - 8; Курсовые работы - 0.

**Форма обучения:** очная;

**Срок обучения:** нормативный.

### Распределение часов дисциплины по семестрам

Вид занятий	№ семестров, число учебных недель в семестрах																	
	1 / 18		2 / 18		3 / 18		4 / 18		5 / 18		6 / 18		7 / 18		8 / 12		Итого	
	УП	РПД	УП	РПД	УП	РПД	УП	РПД	УП	РПД	УП	РПД	УП	РПД	УП	РПД	УП	РПД
Лекции															36	36	36	36
Лабораторные															48	48	48	48
Практические															-	-	-	-
Ауд. занятия															84	84	84	84
Сам. работа															24	24	24	24
<b>Итого</b>															<b>108</b>	<b>108</b>	<b>108</b>	<b>108</b>

**Сведения о ФГОС, в соответствии с которым разработана рабочая программа дисциплины (модуля) – 11.03.04 «Электроника и наноэлектроника».** Утвержден приказом Министерства образования Российской Федерации от 12 марта 2015 г. №218.

**Программу составил:** \_\_\_\_\_ д.т.н., Строгонов А.В.  
(подпись, ученая степень, ФИО)

**Рецензент (ы):** \_\_\_\_\_ Коваленко П.Ю., к.т.н., зам. гл. инженера АО «ВЗПП-С»

Рабочая программа дисциплины составлена на основании учебного плана подготовки бакалавров по направлению 11.03.04 “Электроника и наноэлектроника”, профиль “Микроэлектроника и твердотельная электроника”.

Рабочая программа обсуждена на заседании кафедры полупроводниковой электроники и наноэлектроники

протокол № \_\_\_\_\_ от \_\_\_\_\_ 2016 г.

Зав. кафедрой ППЭНЭ \_\_\_\_\_ С.И. Рембеза

## 1. ЦЕЛИ ОСВОЕНИЯ ДИСЦИПЛИНЫ

1.1	<p><b>Цель изучения дисциплины</b> – формирование системы знаний по автоматизированному проектированию больших интегральных схем с использованием различных уровней абстракции.</p> <p>Изучение дисциплины должно способствовать формированию у студентов навыков разработки больших интегральных схем по субмикронным проектным нормам КМОП-технологии.</p>
1.2	<b>Для достижения цели ставятся задачи:</b>
1.2.1	изучение основ функционирования узлов комбинационного и последовательностного типа с учетом особенностей КМОП-технологии;
1.2.2	изучить маршрут проектирования заказных БИС по КМОП-технологии с использованием САПР Tanner EDA и методологии стандартных ячеек;
1.2.3	освоить процесс проектирования БИС на системном уровне;
1.2.4	освоить процесс проектирования БИС на функциональном уровне с использованием высокоуровневого языка описания аппаратуры VHDL в САПР Quartus II;
1.2.5	освоить процесс проектирования БИС по масштабируемой КМОП-технологии на схемотехническом уровне (схемотехнический редактор SEdit и подсистема T-Spice САПР Tanner EDA);
1.2.6	освоить процесс проектирования БИС по масштабируемой КМОП-технологии на физическом (топологическом) уровне (топологический редактор LEdit САПР Tanner EDA) с использованием метода стандартных ячеек.

## 2. МЕСТО ДИСЦИПЛИНЫ В СТРУКТУРЕ ООП ВО

Цикл (раздел) ООП: Б1	код дисциплины в УП: Б1.В.ОД.19
<b>2.1 Требования к предварительной подготовке обучающегося</b>	
Для успешного освоения дисциплины студент должен иметь знания, полученные при изучении дисциплин:	
Б1.Б.18	«Основы проектирования электронной компонентной базы»
Б1.Б.20	«Схемотехника»
Б1.В.ОД.18	«Системы автоматизированного проектирования интегральных микросхем»
<b>2.2 Дисциплины и практики, для которых освоение данной дисциплины необходимо как предшествующее</b>	
Дисциплина завершает курс бакалавриата.	

## 3. КОМПЕТЕНЦИИ ОБУЧАЮЩЕГОСЯ, ФОРМИРУЕМЫЕ В РЕЗУЛЬТАТЕ ОСВОЕНИЯ ДИСЦИПЛИНЫ

ПКВ-1	способностью владеть современными методами расчета и проектирования микроэлектронных приборов и устройств твердотельной электроники, способностью к восприятию, разработке и критической оценке новых способов их проектирования
-------	--

## В результате освоения дисциплины обучающийся должен

<b>3.1</b>	<b>Знать:</b>
3.1.1	методологию проектирования цифровых и аналого-цифровых БИС (ПКВ-1);
3.1.2	основы высокоуровневого языка описания аппаратных средств (VHDL) (ПКВ-1);
3.1.3	основы теории n-МОП и КМОП-схем и технологический маршрут изготовления БИС (ПКВ-1);
3.1.4	понятия о конструктивно-технологических проектных нормах масштабируемой КМОП-технологии и правила проектирования (ПКВ-1);
3.1.5	различные виды схемотехнического анализа моделирования для Spice-симуляторов САПР БИС (на примере T-Spice) (ПКВ-1);
3.1.6	основы топологии логических элементов и триггеров n-МОП и КМОП БИС (ПКВ-1);
<b>3.2</b>	<b>Уметь:</b>
3.2.1	проводить качественный анализ работы МОП транзисторов и КМОП логических элементов, вычислять паразиты для субмикронных БИС (ПКВ-1);
3.2.2	пользоваться SPICE-моделями МОП транзисторов по субмикронной КМОП-технологии для проведения схемотехнического моделирования в САПР БИС Tanner EDA (ПКВ-1);
3.2.3	разрабатывать топологический чертеж логических элементов и последовательностных устройств в «ручном» с использованием символьного представления и в автоматизированном режимах с использованием топологических редакторов САПР БИС по методу стандартных ячеек (ПКВ-1);
3.2.4	восстанавливать из описания топологии электрические схемы по КМОП-технологии (ПКВ-1);
<b>3.3</b>	<b>Владеть:</b>
3.3.1	навыками работы со схемотехническим редактором SEdit, с редактором топологии L-Edit и симулятором T-Spice САПР БИС Tanner EDA (ПКВ-1);
3.3.2	процессом проектирования сложно-функциональных блоков в базе ПЛИС в САПР Quartus II компании Altera, с использованием высокоуровневого языка описания аппаратуры VHDL (ПКВ-1).

## 4. СТРУКТУРА И СОДЕРЖАНИЕ ДИСЦИПЛИНЫ

№ п./п	Наименование раздела дисциплины	Семестр	Неделя семестра	Вид учебной нагрузки и их трудоемкость в часах				
				Лекции	Практические занятия	Лабораторные работы	СРС	Всего часов
1	Современные и перспективные цифровые БИС/СБИС типа «система на кристалле» со сложными программируемыми структурами	8	1	4	-	-	2	6
2	Архитектуры современных	8	2	2	-	-	2	4

	специализированных заказных БИС и ПЛИС							
3	Особенности схемотехники логических элементов и триггеров цифровых КМОП БИС	8	3	4	-	12	2	18
4	Особенности схемотехники сложно-функциональных аналого-цифровых устройств КМОП БИС (сдвиговые регистры, счетчики, сумматоры/вычитатели, перемножители, делители)	8	4-6	8	-	12	6	26
5	Проектирование топологии логических элементов и триггеров КМОП БМК и заказных БИС в САПР Tanner EDA	8	7-9	10	-	12	6	28
6	Языки функционального (поведенческого) описания цифровых БИС. Примеры проектирования цифровых устройств с использованием языков описания аппаратуры VHDL в САПР Quartus II	8	10-12	8	-	12	6	26
<b>Итого</b>				<b>36</b>	<b>-</b>	<b>48</b>	<b>24</b>	<b>108</b>

#### 4.1 Лекции

Неделя семестра	Тема и содержание лекции	Объем часов
<b>1. Современные и перспективные БИС/СБИС типа “Система на кристалле” со сложными программируемыми структурами</b>		<b>4</b>
1	Назначение, применение и перспективы развития специализированных (заказные/полузаказные) БИС конкретного применения (ASIC). БИС для специализированных стандартных применений (ASSP). Назначение, применение и перспективы развития ПЛИС. Понятие идеологии “система на кристалле” (System on chip, SOC). Уровни проектирования БИС. Проблемы, связанные с проектированием БИС по субмикронным проектным нормам, и методы их решения. <i>Самостоятельное изучение.</i> Динамические реконфигурируемые системы на базе ПЛИС по архитектуре FPGA. Понятия “интеллектуальной собственности” (IP – Intellectual Propetry) и виртуальные компоненты (VC). Стековые 3D БИС.	4
<b>2. Архитектуры современных специализированных заказных БИС и ПЛИС</b>		<b>2</b>
2	Заказные и полузаказные интегральные схемы на основе КМОП БМК (вентильные матрицы). Основные тенденции разви-	2

	<p>тия ПЛИС. Классификация ПЛИС. Сложные программируемые логические схемы (CPLD). Программируемые пользователем вентиляльные матрицы (FPGA). Архитектуры MAX, FLEX и STRATIX компании Altera. Архитектуры ПЛИС CPLD и FPGA компании Xilinx</p> <p><i>Самостоятельное изучение.</i> Назначение, применение и перспективы развития аналоговых и смешанных аналого-цифровых БИС. Особенности проектирования топологии КМОП БМК.</p>	
<b>3. Особенности схемотехники логических элементов и триггеров цифровых КМОП БИС</b>		<b>4</b>
3	<p>Схемотехника ключей и логических элементов n-МОП и КМОП БИС. Синтез КМОП элементов. Схемотехника комбинационных логических элементов. Проходные логические схемы и КМОП логика на передаточных вентилях. Шифраторы/дешифраторы, мультиплексоры/демультиплексоры, коммутаторы, компараторы по КМОП-технологии. Особенности проектирования КМОП-триггеров БИС, тактируемых уровнем и фронтом сигнала.</p> <p><i>Самостоятельное изучение.</i> Модификации комбинационных логических схем. Схемотехника динамических КМОП-триггеров БИС, тактируемых фронтом синхросигнала.</p>	4
<b>4. Особенности схемотехники сложно-функциональных аналого-цифровых устройств КМОП БИС</b>		<b>8</b>
4	<p>Последовательностные логические схемы. Конечные автоматы. Сдвиговые регистры, счетчики. Логические элементы схем потоковой обработки информации: сумматоры/вычитатели, умножители, делители. Умножение с накоплением методом правого сдвига. Параллельные векторные умножители. Цифровые запоминающие устройства. Статические ОЗУ. ПЗУ. Репрограммируемые ПЗУ.</p> <p><i>Самостоятельное изучение.</i> Схемы ускоренного умножения.</p>	2
5	<p>Устройство и принцип действия операционных усилителей (ОУ). Динамические свойства ОУ. Основные характеристики ОУ. Классификация ОУ. Применение ОУ. Аналоговые компараторы напряжений. Характеристики аналоговых компараторов. Применение аналоговых компараторов напряжения.</p> <p><i>Самостоятельное изучение.</i> Современные аналоговые и операционные усилители. Аналоговые перемножители напряжений. Устройство и принцип действия. Классификация и типы перемножителей.</p>	4
6	<p>Принципы построения ЦАП. ЦАП на резистивной матрице. ЦАП на операционном усилителе с матрицей резисторов R-2R. Конструкции ЦАП. Современные конструкции ЦАП. Основные параметры ЦАП.</p> <p>Общие сведения об АЦП. Классификация АЦП. АЦП по-</p>	2

	<p>следовательного приближения. Интегрирующие АЦП. АЦП многотактного интегрирования. Преобразователи напряжения частота. АЦП параллельного типа. Последовательно-параллельные АЦП. Многоступенчатые АЦП. Сигма-дельта АЦП. Сигма-дельта АЦП второго и третьего поколения. Интерфейсы АЦП. АЦП с последовательным интерфейсом выходных данных. АЦП с параллельным интерфейсом выходных данных. Основные параметры АЦП.</p> <p><i>Самостоятельное изучение.</i> Системы сбора данных и микроконверторы. Малопотребляющие и быстродействующие ЦАП. Современные конструкции АЦП/ЦАП.</p>	
<b>5. Схемотехническое и топологическое проектирование логических элементов КМОП БМК и заказных БИС в САПР Tanner EDA</b>		10
7	<p>Описание САПР Tanner EDA. Процесс проектирования в САПР Tanner EDA. Стандартные методы анализа электрических схем: расчет режима по постоянному току, частотных и переходных процессов, расчет чувствительности схемы к разбросу параметров компонентов и проверка работоспособности для наихудшей комбинации отклонений от номинала, графический анализ формы сигнала, анализ производительности по результатам моделирования, графическое редактирование входных сигналов.</p> <p><i>Самостоятельное изучение.</i> Многовариантный и статистический анализ по методу Монте-Карло. Основные элементы конструкции топологии КМОП БМК БИС.</p>	4
8	<p>Понятие о конструктивно-технологических нормах и правилах проектирования по масштабируемой КМОП-технологии. Основные элементы конструкции топологии заказных КМОП БИС с одним слоем металлизации.</p> <p><i>Самостоятельное изучение.</i> Топология резисторов, конденсаторов и диодов.</p>	2
9	<p>Основные элементы конструкции топологии заказных КМОП БИС с двумя слоями металлизации по масштабируемой КМОП-технологии. Использование САПР Tanner EDA для проектирования топологии БИС.</p> <p><i>Самостоятельное изучение.</i> Топологический редактор L-Edit.</p>	4
<b>6. Языки функционального (поведенческого) описания цифровых БИС. Примеры проектирования цифровых устройств с использованием языков описания аппаратуры VHDL в САПР Quartus II</b>		8
10	<p>Положение в области языков функционального описания. Роль функционального описания в САПР. Примеры языков описания аппаратуры: VHDL, Verilog. Общее содержание языка VHDL: синтаксис, базовые конструкции, примеры реализаций. Стили описания аппаратурных архитектур. Поведенческое описание, потоковое описание, структурное описание.</p> <p><i>Самостоятельное изучение.</i> Основы языка Verilog.</p>	2
11	Проектирование комбинационных устройств на языке	4

	VHDL: дешифраторы, шифраторы, мультиплексоры, сумматоры, преобразователи кодов. <i>Самостоятельное изучение.</i> Проектирование арифметико-логических устройств на Verilog.	
12	Проектирование последовательностных устройств на языке VHDL: защелки, триггеры, регистры, счетчики. Проектирование модулей памяти (ОЗУ, ПЗУ). Проектирование конечных автоматов. <i>Самостоятельное изучение.</i> КИХ-фильтры в базисе ПЛИС на последовательной и параллельной распределенной арифметике.	2
<b>Итого часов</b>		<b>36</b>

## 4.2 Лабораторные работы

Неделя семестра	Наименование лабораторной работы	Объем часов	Виды контроля
<b>1. Особенности схемотехники логических элементов и триггеров цифровых КМОП БИС</b>		<b>12</b>	Отчет
1	Схемотехническое проектирование электронных ключей коммутаторов цифровых сигналов с использованием различных видов схемотехнического анализа в САПР Tanner	4	
2	Схемотехническое проектирование логических элементов и триггеров по n-МОП и КМОП-технологиям в САПР Tanner.	4	
3	Схемотехническое проектирование сдвиговых регистров и асинхронных, синхронных счетчиков в САПР Tanner	4	
<b>4. Особенности схемотехники сложно-функциональных аналого-цифровых устройств КМОП БИС</b>		<b>12</b>	Отчет
4	Разработка электрической схемы сумматора с последовательным переносом в схемотехническом редакторе SEdit САПР Tanner EDA	4	
5	Проектирование дифференциального усилителя по КМОП-технологии в схемотехническом редакторе SEdit САПР Tanner EDA	4	
6	Проектирование четырехразрядного АЦП последовательного приближения с ЦАП на матрице $R - 2R$ в схемотехническом редакторе SEdit САПР Tanner EDA	4	
<b>5. Проектирование топологии логических элементов и триггеров КМОП БМК и заказных БИС в САПР Tanner EDA</b>		<b>12</b>	Отчет
7	Проектирование топологии простейших и составных логических элементов, триггеров. Восстановление электрической схемы из описания топологии в ручном и автоматических режимах.	4	

8	Проектирование топологии 4-разрядного двоичного счетчика.	4	
9	Проектирование топологии матричного умножителя целых чисел со знаком размерностью 4x4.	4	
<b>6. Языки функционального (поведенческого) описания цифровых БИС. Примеры проектирования цифровых устройств с использованием языков описания аппаратуры VHDL в САПР Quartus II и учебно-лабораторного стенда LESO2.1</b>		<b>12</b>	<b>Отчет</b>
10	Разработка проекта умножителя целых без знаковых чисел методом сдвига и сложения	4	
11	Проектирование параллельных КИХ-фильтров в базе ПЛИС с использованием мегафункций и языка VHDL	4	
12	Проектирование КИХ-фильтров на последовательной и параллельной распределенной арифметике с использованием мегафункций и языка VHDL	4	
<b>Итого часов</b>		<b>48</b>	

#### 4.2. Самостоятельная работа студента (СРС)

Неделя семестра	Содержание СРС	Виды контроля	Объем часов
1	Подготовка к выполнению лаб. работы	Допуск к выполнению лаб. работы	1
	Работа с конспектом лекций, с учебником	Проверка конспекта	1
2	Подготовка к выполнению лаб. работы	Защита, допуск к выполнению лаб. работы	1
	Работа с конспектом лекций, с учебником	Проверка конспекта	1
3	Подготовка к выполнению лаб. работы	Защита, допуск к выполнению лаб. работы	1
	Работа с конспектом лекций, с учебником	Отчет	1
4	Подготовка к выполнению лаб. работы	Защита, допуск к выполнению лаб. работы	1
	Работа с конспектом лекций, с учебником	Отчет	1
5	Подготовка к выполнению лаб. работы	Защита, допуск к выполнению лаб. работы	1
	Подготовка к контрольной работе	Контр. работа	1
6	Подготовка к выполнению лаб. работы	Защита, допуск к выполнению лаб. работы	1
	Работа с конспектом лекций, с учебником	Отчет	1
7	Подготовка к выполнению лаб. работы	Защита, допуск к выполнению лаб. работы	1
	Работа с конспектом лекций, с учебником	Отчет	1
8	Подготовка к выполнению лаб. работы	Защита, допуск к выполнению лаб. работы	1
	Работа с конспектом лекций, с учебником	Отчет	1

9	Подготовка к выполнению лаб. работы	Защита, допуск к выполнению лаб. работы	1
	Работа с конспектом лекций, с учебником	Отчет	1
10	Подготовка к выполнению лаб. работы	Защита, допуск к выполнению лаб. работы	1
	Работа с конспектом лекций, с учебником	Отчет	1
11	Подготовка к выполнению лаб. работы	Защита, допуск к выполнению лаб. работы	1
	Подготовка к контрольной работе	Контр. работа	1
12	Подготовка к выполнению лаб. работы	Защита, допуск к выполнению лаб. работы	1
	Подготовка к экзамену		1
Итого:			24

## 5. ОБРАЗОВАТЕЛЬНЫЕ ТЕХНОЛОГИИ

	<b>В рамках изучения дисциплины предусмотрены следующие образовательные технологии:</b>
5.1	<b>Лекции:</b> информационные лекции, лекции – визуализации, проблемные лекции
5.2	<b>Лабораторные работы:</b> – выполнение лабораторных работ; – защита выполненных работ;
5.4	<b>самостоятельная работа студентов:</b> – изучение теоретического материала, – работа с учебно-методической литературой, – оформление конспектов лекций, подготовка отчетов, – подготовка к текущему контролю успеваемости, к зачету
5.5	<b>консультации</b> по всем вопросам учебной программы.

## 6. ОЦЕНОЧНЫЕ СРЕДСТВА ДЛЯ ТЕКУЩЕГО КОНТРОЛЯ УСПЕВАЕМОСТИ, ПРОМЕЖУТОЧНОЙ АТТЕСТАЦИИ ПО ИТОГАМ ОСВОЕНИЯ ДИСЦИПЛИНЫ И УЧЕБНО-МЕТОДИЧЕСКОЕ ОБЕСПЕЧЕНИЕ САМОСТОЯТЕЛЬНОЙ РАБОТЫ СТУДЕНТОВ

<b>6.1</b>	<b>Контрольные вопросы и задания</b>
6.1.1	Используемые формы текущего контроля: – контрольные работы; – отчет и защита выполненных практических работ.
6.1.2	Рабочая программа дисциплины обеспечена фондом оценочных средств для проведения входного, текущего контроля и промежуточной аттестации. Фонд включает примерные темы курсовых проектов, варианты контрольных работ, вопросы к экзамену, экзаменационные билеты.
<b>6.2</b>	<b>Темы письменных работ</b>
6.2.1	Контрольная работа по теме «Схемотехническое проектирование последовательностных устройств в САПР Tanner: сдвиговые регистры, счетчики, цифровые автоматы»
6.2.2	Контрольная работа по теме «Проектирование последовательностных устройств на языке VHDL: триггеры, регистры, счетчики»

<b>6.3</b>	<b>Другие виды контроля</b>
6.3.1	Тесты по темам: «Схемотехническое проектирование базовых логических элементов по КМОП-технологии» «Проектирование топологии базовых логических элементов по КМОП-технологии»

## 7. УЧЕБНО-МЕТОДИЧЕСКОЕ И ИНФОРМАЦИОННОЕ ОБЕСПЕЧЕНИЕ ДИСЦИПЛИНЫ (МОДУЛЯ)

7.1 Рекомендуемая литература				
№ п/п	Авторы, составители	Заглавие	Годы издания. Вид издания	Обеспеченность
7.1.1 Основная литература				
1	Вонг Б.П., Миталл А., Старр Г.	Нано-КМОП схемы и проектирование на физическом уровне. Техносфера	2014 Печат.	0.5
2	Попов В.Д., Белова Г.Ф.	Физические основы проектирования кремниевых цифровых интегральных схем в монолитном и гибридном исполнении. СПб.: Лань	2015 ЭБС Лань	1
3	Игнатов А.Н.	Микросхемотехника и нанoeлектроника. СПб.: Лань	2011 ЭБС Лань	1
4	Амосов В.В.	Схемотехника и средства проектирования цифровых устройств. БХВ-Петербург	2007 Печатный	0.1
5	Тарасов И.Е., Потехин И.Е.	Разработка систем цифровой обработки сигналов на базе ПЛИС. М.: Горячая линия - Телеком	2007 Печатный	0.4
6	Тарасов И.Е.	Разработка цифровых устройств на основе ПЛИС фирмы Xilinx с применением языка VHDL	2005 Печатный	0.4
7	Угрюмов Е.П.	Цифровая схемотехника: Учеб. пособие. - 2-е изд., перераб. и доп. - СПб.: БХВ-Петербург	2004 Печатный	1
8	Петров М.Н., Гудков Г.В.	Моделирование компонентов и элементов интегральных схем. СПб.: Лань	2011 ЭБС Лань	1
7.1.2. Дополнительная литература				
1	Строгонов А.В.	Цифровая обработка сигналов в базе программируемых логических интегральных схем	2015 Магнитный носитель	1
2	Строгонов А.В.	Основы цифровой обработки сигналов: учеб. пособие	2014 Магнитный носитель	1
3	Строгонов А.В.	Системное проектирование программируемых логических интегральных схем: учеб. пособие	2012 Магнитный носитель	1
4	Строгонов А.В.	Основы микросхемотехники интегральных схем	2012 Магнитный носитель	1

5	Строгонов А.В.	Проектирование устройств цифровой обработки сигналов для реализации в базисе программируемых логических интегральных схем	2015 Магнитный носитель	1
7.1.3. Методические разработки				
1	Строгонов А.В., Шацких Д.С.	Методические указания к курсовому проектированию по дисциплине “Проектирование БИС” для студентов специальности 210104 “Микроэлектроника и твердотельная электроника” очной формы обучения	2010 Печат.	1
2	Строгонов А.В., Кошелева Н.Н.	Методические указания к выполнению лабораторных работ по дисциплине “Проектирование БИС” для студентов специальности 210104 “Микроэлектроника и твердотельная электроника” очной формы обучения (рег. номер 68-2009)	2009 Печат.	1
3	Строгонов А.В., Кошелева Н.Н.	Методические указания к выполнению лабораторных работ по дисциплине “Проектирование БИС” для студентов специальности 210104 “Микроэлектроника и твердотельная электроника” очной формы обучения (рег. номер 105-2009)	2009 Печат.	1
7.1.4 Программное обеспечение и интернет ресурсы				
1	САПР БИС Tanner САПР ПЛИС Altera Quartus II САПР ПЛИС Xilinx ISE Системы цифрового моделирования ModelSim-Altera Система визуально-имитационного моделирования Matlab/Simulink Программа синтеза логики Synplicity Synplify			
2	<a href="http://www.labfor.ru">www.labfor.ru</a> Лаборатории электронных средств обучения, ЛЭСО ГОУ ВПО «СибГУТИ» <a href="http://www.asic.ru">www.asic.ru</a> НПК "Технологический центр" <a href="http://www.tcen.ru">www.tcen.ru</a> НПК "Технологический центр" <a href="http://www.e-kir.ru">www.e-kir.ru</a> Электронные версии журнала “Компоненты и технология”			

## 8. МАТЕРИАЛЬНО-ТЕХНИЧЕСКОЕ ОБЕСПЕЧЕНИЕ ДИСЦИПЛИНЫ (МОДУЛЯ)

<b>8.1</b>	<b>Специализированная лекционная аудитория</b> , оснащенная оборудованием для лекционных демонстраций и проекционной аппаратурой
<b>8.2</b>	<b>Дисплейный класс</b> , оснащенный САПР ПЛИС Altera Quartus II и Xilinx ISE, системой визуально-имитационного моделирования Matlab/Simulink и учебными лабораторными стендами LESO2.1 (Лаборатории электронных средств обучения, ЛЭСО ГОУ ВПО «СибГУТИ») в количестве 10 шт для проведения лабораторного практикума

**Карта обеспеченности рекомендуемой литературой  
по дисциплине «Проектирование БИС»**

№ п/п	Авторы, составители	Заглавие	Год издания. Вид издания.	Обеспеченность
<b>1. Основная литература</b>				
1	Вонг Б.П., Миталл А., Старр Г.	Нано-КМОП схемы и проектирование на физическом уровне. Техносфера	2014 Печат.	0,5
2	Попов В.Д., Белова Г.Ф.	Физические основы проектирования кремниевых цифровых интегральных схем в монолитном и гибридном исполнении. СПб.: Лань	2015 ЭБС Лань	1,0
3	Игнатов А.Н.	Микросхемотехника и наноэлектроника. СПб.: Лань	2011 ЭБС Лань	1,0
4	Амосов В.В.	Схемотехника и средства проектирования цифровых устройств. БХВ-Петербург	2007 Печатный	0,1
5	Тарасов И.Е., Потехин И.Е.	Разработка систем цифровой обработки сигналов на базе ПЛИС. М.: Горячая линия - Телеком	2007 Печатный	0,4
6	Тарасов И.Е.	Разработка цифровых устройств на основе ПЛИС фирмы Xilinx с применением языка VHDL	2005 Печатный	0,4
7	Угрюмов Е.П.	Цифровая схемотехника: Учеб. пособие. - 2-е изд., перераб. и доп. - СПб.: БХВ-Петербург	2004 Печатный	1,0
8	Петров М.Н., Гудков Г.В.	Моделирование компонентов и элементов интегральных схем. СПб.: Лань	2011 ЭБС Лань	1,0
9	Строгонов А.В.	Цифровая обработка сигналов в базе программируемых логических интегральных схем	2015 Магнитный носитель	1,0
10	Строгонов А.В.	Основы цифровой обработки сигналов: учеб. пособие	2014 Магнитный носитель	1,0
11	Строгонов А.В.	Системное проектирование программируемых логических интегральных схем: учеб. пособие	2012 Магнитный носитель	1,0
<b>2. Дополнительная литература</b>				
1	Строгонов А.В.	Основы микросхемотехники интегральных схем	2012 Магнитный носитель	1,0
2	Строгонов А.В.	Проектирование устройств цифровой обработки сигналов для реализации в базе программируемых логических интегральных схем	2015 Магнитный носитель	1,0
<b>3. Методические разработки</b>				
1	Строгонов А.В. Шацких Д.С.	Методические указания к курсовому проектированию по дисциплине «Проектирование БИС» для студентов специальности 210104 «Микроэлектроника и твердотельная электроника» очной формы обучения	2010 Печат.	1,0

2	Строгонов А.В. Кошелева Н.Н.	Методические указания к выполнению лабораторных работ по дисциплине “Проектирование БИС” для студентов специальности 210104 “Микроэлектроника и твердотельная электроника” очной формы обучения (рег. номер 68-2009)	2009 Печат.	1,0
3	Строгонов А.В. Кошелева Н.Н.	Методические указания к выполнению лабораторных работ по дисциплине “Проектирование БИС” для студентов специальности 210104 “Микроэлектроника и твердотельная электроника” очной формы обучения (рег. номер 105-2009)	2009 Печат.	1,0

Зав. кафедрой \_\_\_\_\_ С.И. Рембеза

Директор НТБ \_\_\_\_\_ Т.И. Буковшина

«УТВЕРЖДАЮ»  
Председатель Ученого совета факультета радиотехники и электроники

\_\_\_\_\_ Небольсин В.А.  
(подпись)

\_\_\_\_\_ 201\_\_ г.

## Лист регистрации изменений (дополнений) УМКД

### Проектирование БИС

В УМКД вносятся следующие изменения (дополнения):

---

---

---

---

Изменения (дополнения) в УМКД обсуждены на заседании кафедры полупроводниковой электроники и нанoeлектроники

Протокол № \_\_\_\_\_ от «\_\_» \_\_\_\_\_ 20\_\_ г.

Зав. кафедрой ППЭНЭ

С.И. Рембеза

Изменения (дополнения) рассмотрены и одобрены методической комиссией ФРТЭ

Председатель методической комиссии ФРТЭ

А.Г. Москаленко

«Согласовано»

С.И. Рембеза

### Лист регистрации изменений

Порядковый номер изменения	Раздел, пункт	Вид изменения (заменить, аннулировать, добавить)	Номер и дата приказа об изменении	Фамилия и инициалы, подпись лица, внесшего изменение	Дата внесения изменения